پژوهشگاه نیرو

Niroo Research Institute

NRI-ER-660-PIEPN16-99-F

طراحی و ساخت نمونه آزمایشگاهی ترانسفورماتور الکترونیک قدرت با توان ۵ کیلوولت آمپر



مدیر پروژه: مهدی بابایی رگنی

مجری پروژه: سعید حاتمی

DOI: 10.30503/nripress.2020.154


بسم الله الرحمن الرحيم

طراحی و ساخت نمونه آزمایشگاهی ترانسفورماتور الکترونیک قدرت با توان ۵ کیلوولت آمپر

مدیر پروژه: مهدی بابایی رگنی

انتشارات پژوهشگاه نیرو

اسفند ۱۳۹۹

کد گزارش: NRI-ER-660-PIEPN16-99-F

DOI: 10.30503/nripress.2020.154

ایران. وزارت نیرو. پژوهشگاه نیرو. گروه پژوهشی الکترونیک قدرت

طراحی و ساخت نمونه آزمایشگاهی ترانسفورماتور الکترونیک قدرت با توان ۵ کیلوولت آمپر/ مهدی بابایی رگنی. ویراستار: سیما حسینی ماکان. کارفرما: پژوهشگاه نیرو، ۱۳۹۹.

۱۹۸ص.: مصور، نمودار، جدول

۱.مرامی ساران، محمد، همکار پروژه. ۲. رشیدی‌راد، نسیم، همکار پروژه. ۳. پرتوی‌فر، مهدی، همکار پروژه. ۴. حافظی، حمیدرضا، همکار پروژه. ۵. حاتمی، سعید، مجری. ۶. توزیع/ کیفیت توان ۷. تولید

پژوهشگاه نیرو

گروه پژوهشی الکترونیک قدرت

کلیه حقوق قانونی این اثر متعلق به پژوهشگاه نیرو است.

نشانی: تهران، شهرک‌غرب، انتهای بلوار شهیددادمان، پژوهشگاه نیرو، کد پستی: ۱۴۶۸۶۱۳۱۱۳

تلفن: ۹-۸۸۰۷۹۴۰۱

نمابر: ۸۸۰۷۸۲۹۶

وبگاه:www.nri.ac.ir

پست الکترونیک انتشارات:publications@nri.ac.ir

فرم تعهدنامه اصالت اثر

این‌جانب مهدی بابایی رگنی متعهد می‌شوم که مطالب مندرج در این گزارش حاصل کار پژوهشی این‌جانب و همکاران به‌شرح زیر است و به دستاوردهای پژوهشی دیگران که در این پژوهش از آن استفاده شده است، مطابق مقررات ارجاع و در فهرست منابع و مآخذ ذکر گردیده است.

کلیه حقوق مادی و معنوی این اثر متعلق به پژوهشگاه نیرو است.

همکاران:

۱. محمد مرامی ساران؛
۲. نسیم رشیدی‌راد؛
۳. مهدی پرتوی‌فر؛
۴. حمیدرضا حافظی.

پیشگفتار

در دهه‌های اخیر مفهوم شبکه‌های هوشمند توجه پژوهشگران و صنعتگران را به‌عنوان یک راه‌حل مقبول برای حل چالش‌های موجود در سیستم قدرت جلب کرده است. به‌دلیل رشد بار، افزایش نفوذ انرژی‌های نو (تجدیدپذیر) و آرایش‌های مختلفی که از منابع تولید پراکنده وجود دارد، شبکه‌های توزیع هوشمند بیشتر درخور توجه قرار گرفته است. با توجه به وجود منابع تولید DC و AC و همچنین مصارف AC و DC در حالت بی‌استفاده از ریزشبکه‌های ترکیبی، نیاز به استفاده مکرر از مبدل‌های AC/DC و برعکس وجود خواهد داشت که این امر موجب افزایش تلفات و هزینه در سیستم می‌گردد. یک راه‌حل برای اتصال منابع تولید پراکنده، بارها و منابع ذخیره انرژی به ریزشبکه‌ها و همچنین برای اتصال ریزشبکه‌ها به شبکه قدرت، استفاده از مبدل‌های چندپورته و ترانسفورماتورهای الکترونیک قدرت یا ترانسفورماتورهای حالت جامد می‌باشد. ضرورت کنترل دقیق و سریع شبکه‌های هوشمند و ایجاد خطوط جریان مستقیم، خود نیازمند ادوات الکترونیک قدرت مانند PET است؛ بنابراین در دورنمای شبکه‌های قدرت، استفاده از ادوات الکترونیک قدرت مخصوصاً PET اجتناب‌ناپذیر خواهد بود. همچنین این تکنولوژی می‌تواند جایگزین مبدل‌هایمبدل‌هایی گردد که با یک ترانسفورماتور جداگانه به شبکه متصل می‌شوند. STATCOM، مبدل‌هایمبدل‌های توربین‌های بادی و نیروگاه‌های خورشیدی، مبدل‌هایمبدل‌های به‌کاررفته در ایستگاه‌های شارژ خودروهای برقی، درایو موتورهای پرتوان صنعتی، مبدل‌هایمبدل‌های به‌کاررفته در قطارهای برقی و... چند نمونه از کاربرد این تکنولوژی در آینده صنعت برق می‌باشند که باعث کاهش تلفات، کاهش هزینه ساخت، کاهش وزن و افزایش کنترل‌پذیری می‌شود.

در این گزارش ابتدا مشخصه‌های انواع مختلف PET معرفی و تبیین می‌شوند؛ سپس انواع مختلف مبدل‌های چندسطحی برای طبقه ورودی PET بررسی شده است و مزایا و معایب آن‌ها شناسایی می‌شوند. در فصل سوم، انواع مختلف مبدل‌های DC-DC ایزوله، مناسب برای کاربرد PET بررسی شده است و ویژگی‌های آن‌ها بیان می‌شود. در فصل چهارم، انواع مبدل‌های DC-AC موجود و مزایا و معایب آن‌ها بررسی می‌شود. در فصل آخر، انواع ساختار ترانسفورماتورهای الکترونیک-قدرت مدولار سه‌طبقهسه‌طبقه بررسی شده و ساختار مناسب برای نمونه آزمایشگاهی انتخاب خواهد شد.

یکی از مهم‌ترین بخش‌های یک ترانسفورماتور الکترونیک قدرت، سیستم کنترل آن می‌باشد. به‌دلیل وجود سنسورهای جریان و ولتاژ زیاد و همچنین تعداد زیاد IGBTها در ساختار قدرت و همچنین نیاز به کنترل هم‌زمان مبدل‌های موجود در سه طبقه مختلف، به یک سخت‌افزار کنترلی پرقدرت با سرعت پردازش زیاد و همچنین تعداد ورودی و خروجی کافی نیاز می‌باشد. در فصل ششم این گزارش، روند انتخاب، طراحی و ساخت سخت‌افزار سیستم کنترل PET تشریح شده است. طراحی مدار چاپی، مونتاژ و جانمایی سیستم کنترل در این گزارش آمده است. همچنین در فصل هفتم، چگونگی توسعه نرم‌افزار برای کنترل PET آمده است.

در گزارش مربوط به بخش طراحی مفهومی، انواع مختلف PET[۱] و ساختارهای بخش قدرت معرفی و مزایا و معایب هریک تشریح شد. از میان ساختارهای معرفی‌شده ساختارهای سه‌طبقه مدولار گزینه مناسبی برای پیاده‌سازی

[۱] Power Electronic Transformer

ترانسفورماتورهای الکترونیک قدرت شناخته شد. مزایای حاصل از این انتخاب، کاهش هزینه در کلیه مراحل پیاده‌سازی، بهره‌برداری، عیب‌یابی و تعمیرات است. همچنین می‌توان به ساختارهای متداول مبدل‌های تمام پل و امکان تغذیه بارهای نامتعادل سه‌فاز در خروجی، ضمن کاهش هزینه‌های مربوط به مبدل DC-DC از طریق یکپارچه‌کردن ترانسفورماتورهای این مبدل در هر فاز اشاره نمود. در این گزارش طراحی تفصیلی اجزای ساختار قدرت ارائه شده است. چگونگی تست سنسورها، کارت‌های قدرت و تغذیه، سلف‌ها و سایر المان‌های قدرت نیز در فصل نهم این گزارش آمده است. ثبت نتایج حاصل از انجام آزمون‌ها نیز در فصل دهم این گزارش گنجانده شده است. در این فصل، چگونگی کنترل طبقه‌های مختلف تجهیز و نتایج حاصل از آن تشریح شده است.

این گزارش به‌وسیلهٔ مهندس بابایی رگنی، مهندس محمد مرامی، مهندس مهدی پرتوی‌فر، مهندس حمید حافظی و خانم دکتر نسیم رشیدی‌راد در گروه الکترونیک‌قدرت تهیه شده و به‌وسیلهٔ دکتر مهدی اسدی، داوری و نظارت شده است.

DOI: 10.30503/nripress.2020.154

فهرست مطالب

عنوان

صفحه

پیشگفتار ..... أ

فصل اول: شناخت و تبیین مشخصه‌های انواع مختلف PET ۱

مقدمه ۲

۱-۱ مفهوم PET ۲

۱-۲ انواع ساختارهای کلی PET ۴

۱-۳ ویژگی‌های انواع مختلف PET ۵

فصل دوم: شناخت انواع مختلف مبدل‌های چندسطحی برای طبقه ورودی PET و بررسی مزایا و معایب آن‌ها.. ۹

مقدمه ۱۰

۲-۱ مبدل طبقه ورودی ۱۰

۲-۲ انواع ساختارها ۱۱

۲-۲-۱ مبدل NPC یا DCC ۱۲

۲-۲-۲ مبدل با خازن شناور ۱۴

۲-۲-۳ مبدل پل-H آبشاری ۱۵

۲-۲-۴ NPC با پل H ۱۷

۲-۲-۵ مبدل NPC فعال سه‌سطحی ۱۷

۲-۲-۶ مبدل NPC فعال پنج‌سطحی ۱۸

۲-۲-۷ مبدل کلمپ ترانزیستوری (TCC) ۱۹

۲-۲-۸ مبدل چندسطحی مدولار (MMC) ۲۰

۲-۲-۹ ساختار مدولار ۲۱

۲-۲-۱۰ مقایسه ساختارها ۲۱

۲-۳ مدولاسیون ۲۲

۲-۳-۱ الگوریتم بر پایه سطوح ولتاژ ۲۳

۲-۳-۲ الگوریتم‌های بر پایه بردار فضایی ۲۳

۲-۳-۳ PWM با جابه‌جایی فاز ۲۴

۲-۳-۴ PWM با جابه‌جایی سطح ۲۵

۲-۳-۵ مدولاسیون بردار فضایی دوبعدی ۲۶

۲-۳-۶ مدولاسیون بردار فضایی سه‌بعدی ۲۷

۲-۳-۷ مدولاسیون تک‌فاز ۲۷

۲-۳-۸ جمع‌بندی ۲۸

فصل سوم: شناخت انواع مختلف مبدل‌های DC-DC ایزوله، مناسب برای کاربرد PET و بررسی ویژگی‌های آن‌ها ۳۰

مقدمه ۳۱
۳-۱ طبقه تبدیل DC-DC ۳۱
۳-۱ ساختارها ۳۲
۳-۱-۱ مبدل پل دوطرفه فعال تک‌فاز ۳۲
۳-۱-۲ مبدل پل دوطرفه فعال سه‌فاز ۳۳
۳-۱-۳ مبدل تمام پل ایزوله دوجهته ۳۳
۳-۱-۴ مبدل دوبرابرکننده جریان ایزوله دوطرفه ۳۴
۳-۱-۵ مبدل Push-Pull ایزوله دوطرفه ۳۴
۳-۱-۶ مبدل LLC ۳۵
۳-۱-۷ جمع‌بندی ۳۵
۳-۲ مدولاسیون ۳۶
۳-۲-۱ مدولاسیون جابه‌جایی فاز ۳۶
۳-۲-۲ مدولاسیون ذوزنقه‌ای ۳۷
۳-۲-۳ مدولاسیون مثلثی ۳۸
۳-۳- نتیجه‌گیری ۳۹

فصل چهارم: انواع مبدل‌های موجود DC-AC و بررسی مزایا و معایب آن‌ها ۴۰

مقدمه ۴۱
۴-۱ طبقه DC-AC ۴۱
۴-۲ ساختارها ۴۱
۴-۲-۱ مبدل‌های نیم‌پل ۴۲
۴-۲-۲ مبدل‌های تمام‌پل ۴۲
۴-۲-۳ مبدل تک‌فاز سه‌سیمه موازی ۴۳
۴-۲-۴ مبدل سه‌فاز مرسوم ۴۴
۴-۲-۵ مبدل سه‌فاز چهارساق ۴۵
۴-۳ مدولاسیون ۴۵
۴-۳-۱ مدولاسیون بردار فضایی سه‌بعدی ۴۵
۴-۳-۲ مدولاسیون پهنای پالس پیوسته ۴۶
۴-۳-۳ مدولاسیون پهنای پالس ناپیوسته ۴۶
۴-۴ جمع‌بندی ۴۸

فصل پنجم: بررسی ساختار ترانسفورماتورهای الکترونیک قدرت مدولار سه‌طبقه ۴۹

مقدمه ۵۰
۵-۱ انتخاب ساختار سه‌طبقهٔ مدولار برای ترانسفورماتورهای الکترونیک قدرت [۴۴، ۴۵] ۵۰
۵-۲ مقایسهٔ ساختارهای سه‌طبقهٔ مدولار شناخته‌شده [۴۴-۴۶] ۵۱
۵-۳ ارائهٔ ساختار سه‌طبقهٔ مدولار پیشنهادی برای ترانسفورماتورهای الکترونیکقدرت ۶۰
۵-۴ بررسی ساختار سه‌طبقهٔ مدولار پیشنهادی با فرض N=3 ..... ۶۳
۵-۵ نتیجه‌گیری ۶۴

فصل ششم: طراحی معماری سخت‌افزار برد کنترلر PET ۶۵

مقدمه ۶۵
۶-۱ طرح‌های مشتق‌شده از معماری دویونیتی ۶۵
۶-۲ بررسی و آزمون انواع میکروکنترلرهای ARM ۶۶
۶-۲-۱ مد کاری پردازندهٔ ARM ۶۸
6-2-2 کامپایلرها و مفسرهای موجود برای چیپ‌ها ۶۸
۶-۲-۳ رده‌بندی میکروکنترلرهای ARM ۶۹
۶-۲-۴ زیرمجموعه خانواده STM32 ..... ۷۱
6-2-5 معرفی میکروکنترلرهای سری STM32F4 ..... ۷۳
۶-۲-۶ کنترلر CORTEX-M4 ..... ۷۳
۶-۲-۷ مقایسه عملکردی CORTEX-M4 ..... ۷۴
۶-۳ بررسی و آزمون FPGAها ۷۵
۶-۳-۱ معیارهای اساسی انتخاب و استفاده از FPGA ۷۷
۶-۳-۲ مقایسه مشخصه‌ها ۷۷
۶-۳-۳ داده‌های PREP ۷۸
6-4 بررسی طرح معماری ARM Microcontroller با FPGA ۸۰
۶-۴-۱ واسط FMC(Flexible Memory Controller) ۸۱
۶-۵ طراحی شماتیک برد کنترلر PET ۸۳
۶-۵-۱ پروسسور اصلی ۸۳
۶-۵-۲ اتصال باس FMC میکروکنترلر ARM با FPGA ۸۳
۶-۵-۳ پروسسور کمکی ۸۴
۶-۵-۴ واسط اترنت برد PET ۸۴
۶-۵-۵ واسط سریال RS232 ..... ۸۵
6-5-6 کارت آنالوگ به دیجیتال ۳۲کاناله با واسط SPI ۸۵
۶-۵-۷ طراحی فیلتر برای حذف نویز سیگنال‌های ورودی ۸۷
۶-۵-۸ بلوک Power Supply ۸۷
۶-۵-۹ طراحی برد مدار چاپی برد کنترلر PET ۸۹

فصل هفتم: طراحی نرم‌افزار برد کنترلر PET ۹۲

مقدمه ۹۳
۷–۱ ساختار برنامه‌نویسی میکروکنترلر ARM ۹۳
۷–۱–۱ پیاده‌سازی SRF-PLL ۹۴
7-1-2 تعریف فضای RAM مشترک بین میکروکنترلر و FPGA ۹۷
7-2 ساختار برنامه‌نویسی FPGA ۹۹
۷–۲–۱ تنظیم واحد ضرب‌کننده فرکانس DCM ۹۹
7-2-2 تولید سیگنال رمپ مثلثی ۱۰۰
7-2-3 تولید سیگنال PWM ۱۰۲
7-2-4 اختصاص پورت‌های مدار به پین‌های FPGA ۱۰۳

فصل هشتم: طراحی تفصیلی بخش قدرت ترانسفورماتور الکترونیک قدرت ۱۰۹

مقدمه ۱۰۹
۸–۱ طرح کلی و مشخصات اصلی ترانسفورماتور الکترونیک قدرت ۱۱۰
8-2 ترانسفورماتورهای ولتاژ ۱۱۳
8-3 طراحی مدار پیش‌شارژ ۱۱۶
8-4 سلف اتصال شبکه ۱۱۹
8-5 کارت مبدل تمام‌پل ۱۲۲
8-6 مدار اندازه‌گیری جریان ۱۲۵
8-7 ترانسفورماتور قدرت بخش DC-DC ۱۲۷
۸–۸ فیلتر LC پایین‌گذر ۱۳۲
8-9 منابع تغذیه ایزوله درایورهای IGBT ۱۳۵
۸–۹–۱ طراحی ترانسفورماتور ۱۳۵
8-10 منابع تغذیه ایزوله در اولیه سیستم اندازه‌گیری ولتاژ ۱۳۹
۸–۱۰–۱ طراحی ترانسفورماتور ۱۴۰
8-11 منابع تغذیه ایزوله مربوط به ثانویه سیستم اندازه‌گیری ولتاژ و جریان ۱۴۳
۸–۱۱–۱ طراحی ترانسفورماتور ۱۴۳
8-12 کارت اندازه‌گیری ولتاژ ۱۴۵
۸–۱۳ نتیجه‌گیری ۱۴۷

فصل نهم: تست عملکردی سخت‌افزار ترانسفورماتور الکترونیک قدرت ۱۵۲

مقدمه ۱۵۳
۹–۱ آزمون ترانسفورماتورهای ولتاژ ۱۵۳
۹–۲ آزمون مدار پیش‌شارژ ۱۵۵

۹-۲-۱ نحوه انجام آزمون ۱۵۵
۹-۳ آزمون سلف اتصال به شبکه ۱۵۶
۹-۴ آزمون کارت مبدل تمام‌پل ۱۵۷
۹-۴-۱ تست ولتاژ ۱۵۷
۹-۴-۲ آزمون مدار درایور ۱۵۸
۹-۴-۳ آزمون جریان و توان نامی ۱۵۹
۹-۵ نتیجه‌گیری ۱۶۰

فصل دهم: تست سخت‌افزاری و نرم‌افزاری PET ۱۶۱

مقدمه ۱۶۲
۱۰-۱ شمای کلی ترانسفورماتور الکترونیک قدرت ۱۶۲
۱۰-۲ راه‌اندازی و کنترل طبقه ورودی ۱۶۴
۱۰-۳ راه‌اندازی و کنترل طبقه دوم (DC-DC) ۱۷۰
۱۰-۴ راه‌اندازی و کنترل اینورتر چهارساق ۱۷۱

مراجع ۱

فهرست شکل‌ها

عنوان

صفحه

شکل (۱-۱): شمای کلی یک PET [۱] ۲
شکل (۱-۲): ساختارها و پیکربندی‌های قابل‌دستیابی برای PET ۵
شکل (۱-۳): اولین مبدل AC/AC بر پایه PET ۵
شکل (۱-۴): پیکربندی یک‌طبقه با مبدل تمام‌پل و ترانسفورماتور فرکانس قوی [۴] ۶
شکل (۱-۵): PET با پیکربندی دوطبقه ۷
شکل (۱-۶): PET با پیکربندی سه‌طبقه با لینک‌های LVDC/MVDC ۸
شکل (۲-۱): شماتیک PET با طبقه مبدل AC/DC ورودی برجسته ۱۰
شکل (۲-۲): شکل موج ولتاژ خروجی مبدل الف: دسطحی؛ ب: سه‌سطحی؛ ج: نه‌سطحی [۸] ۱۲
شکل (۲-۳): مدار قدرت یک مبدل NPC سه‌سطحی ۱۳
شکل (۲-۴): مدار قدرت یک مبدل FC سه‌سطحی ۱۵
شکل (۲-۵): مبدل CHB پنج‌سطحی ۱۵
شکل (۲-۶): مبدل HNPC پنج‌سطحی ۱۷
شکل (۲-۸): مبدل 5L-ANPC ۱۸
شکل (۲-۹): مدار قدرت مبدل TCC ۱۹
شکل (۲-۱۰): مبدل MMC ۲۱
شکل (۲-۱۱): ساختار مدولار CHB ۲۱
شکل (۲-۱۲): دسته‌بندی مهم‌ترین روش‌های مدولاسیون چندسطحی ۲۴
شکل (۲-۱۳): تولید پالس با استفاده از روش PS-PWM برای یک مبدل چندسطحی با سه سلول HB ۲۵
شکل (۲-۱۴): روش‌های مختلف LS-PWM الف- PD-PWM؛ ب-POD-PWM؛ ج-APOD-PWM ۲۶
شکل (۲-۱۵): روش 2D-SVM برای یک مبدل سه‌سطحی ۲۶
شکل (۲-۱۶): حالت بردارهای فضایی یک مبدل سه‌بازو با روش 3D-SVM در مختصات کارتزین ۲۸
شکل (۲-۱۷): ناحیه کنترل روش 1DM برای یک مبدل تک‌فاز DCC پنج‌سطحی ۲۸
شکل (۳-۱): شماتیک طبقه DC-DC یک PET ۳۱
شکل (۳-۲): مقایسه بین یک ترانسفورماتور معمولی و یک ترانسفورماتور فرکانس قوی [۲۹] ۳۲
شکل (۳-۳): مبدل پل دوطرفه فعال تک‌فاز ۳۳
شکل (۳-۴): مبدل پل دوطرفه فعال سه‌فاز ۳۳
شکل (۳-۵): مبدل تمام پل ایزوله دوجهته ۳۴
شکل (۳-۶): مبدل دوبرابرکننده جریان ایزوله دوطرفه ۳۴
شکل (۳-۷): مبدل Push-Pull ایزوله دوطرفه ۳۵
شکل (۳-۸): مبدل LLC ۳۵
شکل (۳-۹): مدولاسیون جابه‌جایی فاز ۳۷

شکل (۳-۱۰): مدولاسیون ذوزنقه‌ای ۳۸
شکل (۳-۱۱): مدولاسیون مثلثی ۳۹
شکل (۴-۱): طبقه DC-AC یک PET ۴۱
شکل (۴-۲): مبدل سه‌فاز DC-AC تشکیل‌شده از سه نیم‌پل ۴۲
شکل (۴-۳): مبدل سه‌فاز DC-AC تشکیل‌شده از سه پل H ۴۳
شکل (۴-۴): مبدل تک‌فاز سه‌سیمه موازی ۴۴
شکل (۴-۵): مبدل سه‌فاز مرسوم ۴۴
شکل (۴-۶): مبدل سه‌فاز چهارساق ۴۵
شکل (۴-۷): 3D-SVPWM الف: در مختصات $\alpha\beta\gamma$؛ ب: در مختصات abc؛ ج: در مختصات abc با یک قاب شش‌ضلعی ۴۶
شکل (۴-۸): سیگنال مدولاسیون برای فاز (چپ) و نول (راست) الف: CPWM؛ ب: DPWM ۴۷
شکل (۴-۹): نحوه اجرای CPWM ۴۷
شکل (۵-۱): نمایی از یک واحد DAB [۴۵] ۵۲
شکل (۵-۲): نمایی از یک واحد MAB [۴۵] ۵۲
شکل (۵-۳): نمایی از یک واحد QAB [۴۶] ۵۳
شکل (۵-۴): نمایی از مدار معادل مبدل QAB برای انتقال آن‌هاتوآن‌های مختلف بین سلول‌های مختلف [۴۶] ۵۴
شکل (۵-۷): نمایی از ساختار سوم، متشکل از واحدهای QAB در طبقهٔ میانی ۵۷
شکل (۵-۸): مقایسهٔ کیفی عملکرد، میان مبدل‌های DAB و QAB ۶۰
شکل (۵-۹): نمایی از ساختار ارائه‌شده و واحد معرفی‌شده با عنوان N/1 AB ۶۱
شکل (۵-۱۰): نمایی از ساختار ارائه‌شده با فرض N=3 (3/1 AB) ۶۴
شکل (۶-۱): رده‌بندی میکروکنترلرهای ARM ۷۱
شکل (۶-۲): میکروکنترلرهای سری STM32F4 ..... ۷۳
شکل (۶-۳): عملکرد مناسب میکروکنترلر انتخابی در انجام پردازش‌های سیگنال دیجیتال را در مقایسه با نسل قبلی و DSP ۷۴
شکل (۶-۴): واحدهای جانبی کنترلر سری STM32F4 ..... ۷۵
شکل (۶-۵): مقایسه‌ای بین FPGAهای Xilinx و ALTERA ۷۹
شکل (۶-۶): مقایسه‌ای بین FPGAهای Xilinx ۸۰
شکل (۶-۷): نمونه‌ای از یک برد طراحی‌شده با معماری ARM+FPGA ۸۱
شکل (۶-۸): بلوک دیاگرام FSCM ۸۲
شکل (۶-۹): معماری کارت کنترلر و ADC ۸۳
شکل (۶-۱۰): شماتیک پروسسور اصلی ۸۳
شکل (۶-۱۱): اتصال سخت‌افزاری بین FPGA و ARM ۸۴
شکل (۶-۱۲): پروسسور کمکی ۸۴
شکل (۶-۱۳): بلوک اترنت برد PET ۸۵
شکل (۶-۱۴): شماتیک واسط سریال RS232 ..... ۸۵
شکل (۶-۱۵): معماری AD7609 ..... ۸۶

شکل (۶-۱۶): شماتیک کارت مبدل آنالوگ به دیجیتال ۳۲کاناله ۸۷
شکل (۶-۱۷): فیلتر حذف نویز سیگنال‌های ورودی ۸۷
شکل (۶-۱۸): بلوک کارت آنالوگ به دیجیتال PET ۸۸
شکل (۶-۱۹): شماتیک داخلی بلوک Power Supply ۸۹
شکل (۶-۲۰): ساختمان برد مدار چاپی چهارلایه PET ۹۰
شکل (۶-۲۲): شمای PCB برد کنترلر PET ۹۰
شکل(۶-۲۳): شمای PCB برد آنالوگ به دیجیتال ۳۲کاناله PET ۹۱
شکل (۷-۱): بلوک دیاگرام PLL ۹۵
شکل (۸-۲): باس FSMC میکروکنترلر ۹۷
شکل (۷-۳): تنظیم واحد ضرب‌کننده فرکانس ۱۰۰
شکل (۷-۵): تولید سیگنال رمپ مثلثی ۱۰۱
شکل(۸-۱): طرح کلی مدار قدرت ۱۱۲
شکل(۸-۲): ساختار داخلی شکل (۸-۱) ۱۱۳
شکل(۸-۳): سنسورهای جریان هال LA55-P ۱۱۳
شکل(۸-۴): ترانسفورماتور ولتاژ ۱۱۵
شکل(۸-۵): ترانسفورماتور ولتاژ ۱۱۶
شکل(۸-۶): مدار معادل پیش‌شارژ خازن‌های لینک DC ۱۱۷
شکل(۸-۷): تصویر مقاومت‌های شارژ و رله‌های SW2 ۱۱۹
شکل(۸-۸): ولتاژ هفت‌سطحی VAB در شکل (۱-۱) ۱۱۹
شکل (۸-۱۰): سلف اتصال به شبکه ۱۲۱
شکل(۸-۱۱): شماتیک مبدل تمام‌پل ۱۲۳
شکل(۸-۱۲): کارت مبدل تمام‌پل TOP ۱۲۵
شکل(۸-۱۳): کارت مبدل تمام‌پل BOTTOM ۱۲۵
شکل(۸-۱۴): مدار اندازه‌گیری جریان بر مبنای سنسور جریان هال LTS-25-NP ۱۲۶
شکل(۸-۱۵): شماتیک برد اندازه‌گیری جریان چهارکاناله ۱۲۸
شکل(۸-۱۶): طرح Bottom مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۸-۱۵) ۱۲۹
شکل(۸-۱۷): طرح Top مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۱۵) ۱۳۰
شکل(۸-۱۸): PCB مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۱۵) ۱۳۱
شکل(۸-۱۹):ترانسفورماتور قدرت بخش DC-DC ۱۳۲
شکل(۸-۲۰): نماد و تصویر سلف و خازن‌های فیلتر خروجی ۱۳۵
شکل(۸-۲۱): شماتیک منبع تغذیه ایزوله درایورهای IGBT ۱۳۷
شکل(۸-۲۲): طرح Bottom و Top مربوط به برد تغذیه چهارکاناله شکل (۱-۲۱) ۱۳۸
شکل(۸-۲۳): برد تغذیه چهارکاناله مربوط به شکل (۱-۲۱) ۱۳۹
شکل(۸-۲۴): شماتیک منبع تغذیه ایزوله چهارکاناله جهت سیستم اندازه‌گیری ولتاژ لینک DC ۱۴۱

شکل(۸-۲۵): طرح Bottom و Top مربوط به برد تغذیه چهارکاناله شکل (۱-۲۴) ۱۴۲
شکل(۸-۲۶): برد تغذیه چهارکاناله شکل (۱-۲۴) ۱۴۳
شکل(۸-۲۷): شماتیک منبع تغذیه ایزوله چهارکاناله جهت سیستم اندازه‌گیری ولتاژ لینک DC ۱۴۴
شکل(۸-۲۸): طرح Bottom و Top مربوط به برد تغذیه چهارکاناله شکل (۱-۲۷) ۱۴۵
شکل(۸-۲۹):PCB مربوط به برد تغذیه چهارکاناله شکل (۱-۲۷) ۱۴۵
شکل(۸-۳۰): مدار اندازه‌گیری ولتاژ بر مبنای تقویت‌کننده ایزوله HCPL7840 ..... ۱۴۶
شکل(۸-۳۱): شماتیک برد اندازه‌گیری ولتاژ چهارکاناله ۱۴۸
شکل(۸-۳۲): طرح Bottom مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۳۱) ۱۴۹
شکل(۸-۳۳): طرح Top مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۳۱) ۱۵۰
شکل(۸-۳۴): PCB مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۳۱) ۱۵۱
شکل(۹-۱): مدار آزمون ترانسفورماتورهای VT1، VT2 و VT3 ..... ۱۵۳
شکل(۹-۲): منحنی XY برای تخمین خطای فاز ترانسفورماتور ۱۵۴
جدول(۹-۱): اندازه‌گیری نسبت ترانسفورماتور و خطای فاز ۱۵۴
شکل(۹-۳): مدار آزمون سلف اتصال به شبکه ۱۵۶
شکل(۹-۴): مدار آزمون ولتاژ لینک DC ۱۵۸
شکل(۹-۶): مدار آزمون جریان و توان نامی ۱۶۰
شکل (۱۰-۱): نمای جلویی تابلوی PET ۱۶۲
شکل (۱۰-۲): نمای پشتی تابلوی PET ۱۶۴
شکل (۱۰-۳): شکل موج ولتاژ و جریان شبکه در حالت عملکرد یک‌سوساز دیودی طبقه اول ۱۶۵
شکل (۱۰-۴): مقادیر V_α و V_β ۱۶۵
شکل (۱۰-۵): مقادیر V_α و V_β ۱۶۶
شکل (۱۰-۶): بلوک دیاگرام کنترلی طبقه اول PET ۱۶۶
شکل (۱۰-۷): جریان و ولتاژ طبقه اول PET ۱۶۷
شکل (۱۰-۸): مؤلفه‌های d و q جریان PET ۱۶۷
شکل (۱۰-۹): نحوه تبدیل سیگنال مرجع اصلی هر فاز به سیگنال‌های مرجع مناسب برای کلید زنی یک اینورتر هفت‌سطحی ۱۶۸
شکل (۱۰-۱۰): ولتاژ تولیدشده به‌وسیلهٔ طبقه ورودی ۱۶۸
شکل (۱۰-۱۱): جریان سه‌فاز PET در حالت جبران‌سازی توان راکتیو ۱۶۹
شکل (۱۰-۱۲): تزریق جریان نامتعادل و برهم‌خوردن تعادل ولتاژ خازن‌های DC در فازهای مختلف ۱۶۹
شکل (۱۰-۱۳): عملکرد کنترل‌کننده متعادلگر ولتاژهای خازن‌های DC در فازهای مختلف در شرایط تزریق جریان نامتعادل ۱۶۹
شکل (۱۰-۱۴): آن‌هاجریان‌های سه‌فاز نامتعادل به‌همراه جریان توالی صفر طبقه ورودی ۱۷۰
شکل (۱۰-۱۵): بلوک دیاگرام کنترلی مبدل DC-DC با قابلیت انتقال توان خودکار دوطرفه ۱۷۰
شکل (۱۰-۱۶): پالس‌های مربوط به نیمه‌هادی‌های طبقه دوم ۱۷۱
شکل (۱۰-۱۷): نمای شماتیک اینورتر ۴-ساق ۱۷۱
شکل (۱۰-۱۸): شماتیک تولید سیگنال‌های PWM با استفاده از روش CPWM ۱۷۲

شکل (۱۰-۱۹): نتایج اینورتر سه‌فاز سه‌سیمه تحت بار نامتعادل بالا: ولتاژهای فازی پایین: آن‌ها فازی..... ۱۷۳
شکل (۱۰-۲۰): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم کلاسیک با اندیس مدولاسیون ۰,۹ بالا: ولتاژهای فازی پایین: جریان‌های فازی..... ۱۷۳
شکل (۱۰-۲۱): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم CPWM با اندیس مدولاسیون ۰,۹ بالا: ولتاژهای فازی پایین: جریان‌های فازی..... ۱۷۴
شکل (۱۰-۲۲): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم کلاسیک با اندیس مدولاسیون 1.15 الف: بالا: ولتاژهای فازی پایین: جریان‌های فازی؛ ب: THD ولتاژ..... ۱۷۵
شکل (۱۰-۲۳): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم CPWM با اندیس مدولاسیون ۱,۱۵ الف: بالا: ولتاژهای فازی پایین: جریان‌های فازی؛ ب: THD ولتاژ..... ۱۷۵
شکل (۱۰-۲۴): سیکل وظیفه کلیدزنی یکی از فازها و ساق چهارم..... ۱۷۶

فهرست جدول‌ها

عنوان

صفحه

جدول (۲-۱): مقایسه ویژگی‌های پیکربندی‌های چندسطحی ۲۲
جدول (۳-۱): مقایسه بین پیکربندی‌های DC-DC ایزوله مختلف ۳۵
جدول (۳-۲): مقایسه مختصر از سه روش مدولاسیون جابه‌جایی فاز، ذوزنقه‌ای و مثلثی ۳۹
جدول (۴-۱): مزایا و معایب اصلی ساختارهای مختلف طبقه DC-AC ۴۸
جدول (۴-۲): مقایسه بین روش‌های مدولاسیون اینورترهای چهارساق ۴۸
جدول (۵-۱): پارامترهای شبکه ۵۷
جدول (۵-۲): مقایسهٔ پارامترهای اصلی سمت MV برای تعداد مختلفی از واحدهای DAB و QAB ۵۷
جدول (۵-۳): لیست IGBTهای موجود در بازار ۵۸
جدول (۵-۴): آنالیز هزینه بر مبنای IGBTهای در دست□ بررسی از برند Powerex و با ساختار dual ۵۸
جدول (۵-۵): مقایسهٔ تعداد سولهای تمام‌پل طبقهٔ dc-dc، با فرض تعداد ماژول‌های برابر N در سمت ورودی طبقهٔ dc-dc، در ساختارهای در دست□ بررسی و پیشنهادی (تعداد ماژول‌های ذکرشده برای یک فاز است) ۶۱
جدول (۵-۶): مقایسهٔ تعداد سنسورهای ولتاژ موردنیاز به‌منظور کنترل و حفاظت طبقهٔ ورودی ترانسفورماتور الکترونیکقدرت، با فرض تعداد ماژول‌های برابر N در سمت ورودی طبقهٔ dc-dc، در ساختارهای در دست□ بررسی و پیشنهادی (تعداد ماژول‌های ذکرشده برای یک فاز است) ۶۳
جدول (۶-۱): طرح‌های مشتق‌شده از معماری دویونیتی ۶۶
جدول (۶-۲): بررسی انواع میکروکنترلرهای ARM ۶۷
جدول (۶-۳): زیرمجموعه خانواده STM32 ..... ۷۲
جدول (۶-۴): سطوح ولتاژی تغذیه برد کنترلر PET ۸۸
جدول (۸-۱) مشخصات اصلی ترانسفورماتور الکترونیک قدرت ۱۱۰
جدول (۸-۲): مشخصات IGBT به‌کاررفته در مبدل‌های تمام‌پل ۱۲۳
جدول (۸-۳): مشخصات درایور IGBT به‌کاررفته در مبدل‌های تمام‌پل ۱۲۴
جدول (۹-۲): آزمون مدار پیش‌شارژ ۱۵۵
جدول (۹-۳): آزمون اندوکتانس سلف اتصال به شبکه ۱۵۶
جدول (۹-۴): آزمون حرارتی سلف اتصال به شبکه ۱۵۶
جدول (۹-۵): آزمون ولتاژ لینک DC ۱۵۸
جدول (۹-۷): آزمون جریان و توان نامی ۱۶۰

فصل اول: شناخت و تبیین مشخصه‌های انواع مختلف PET

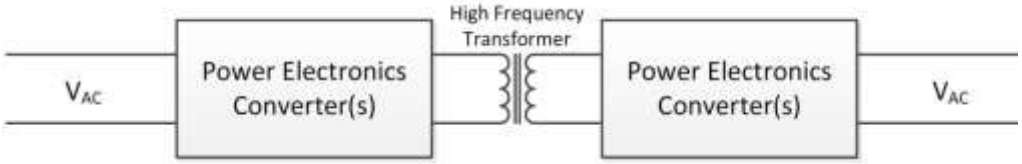
DOI: 10.30503/nripress.2020.154

مقدمه

در این فصل ابتدا اصول کارکرد ترانسفورماتورهای الکترونیک قدرت بیان می‌شود. تفاوت ساختاری و عملکردی این ترانسفورماتورها با ترانسفورماتورهای معمولی مطرح شده و قابلیت‌های قابل‌انتظار از یک ترانسفورماتور هوشمند دسته‌بندی خواهد شد؛ سپس انواع مختلف PET و مزایا و معایب هرکدام تشریح خواهد شد.

۱-۱ مفهوم PET

بنا به تعریف، یک PET شامل یک یا چند مبدل الکترونیک قدرت به‌همراه یک ترانسفورماتور فرکانس قوی می‌باشد که وظیفه تبدیل ولتاژ و ایزولاسیون بین دو سطح ولتاژ را بر عهده دارد. وظیفه مبدل‌های الکترونیک قدرت، اتصال به شبکه و بار (یا شبکه ثانویه) در دو طرف PET و ایجاد یک شکل موج AC فرکانس قوی برای ترانسفورماتور میانی می‌باشد. (**Error! Reference source not found.**) شمای کلی یک PET را نشان می‌دهد.



شکل (۰-۱): شمای کلی یک PET [۱]

ترانسفورماتورهای معمولی که با فرکانس شبکه (۵۰ یا ۶۰ هرتز) کار می‌کنند (LFT)[۱]، از زمان معرفی سیستم‌های AC برای تبدیل سطح ولتاژ و ایزولاسیون درخور استفاده قرار گرفته‌اند. به‌خاطر قیمت ارزان، راندمان و کارایی عالی، قابلیت اطمینان بسیار و تکنولوژی بالغ آن، گستره استفاده از این ابزار بسیار وسیع بوده و هرگونه بهبود در عملکرد آن، هزینه گزافی را در بر خواهد داشت [۱]. علی‌رغم استفادهٔ گسترده از آن، LFTها از چند مشکل عمده برخوردارند. چند نمونه از این مشکلات عبارت است از:

- اندازه بزرگ و وزن زیاد آن‌ها؛
- نیاز به روغن ترانسفورماتور که برای محیط‌زیست خطرناک و زیان‌بار است؛
- اشباع هسته که باعث ایجاد هارمونیک‌های جریان و جریان هجومی بزرگی خواهد شد؛

[۱] - Line Frequency Transformer

- مشخصه‌های ناخواسته ولتاژ در سمت ورودی مانند فرورفتگی‌های ولتاژ[۱]، به‌شکل موج ولتاژ سمت خروجی منتقل می‌شود؛
- هارمونیک‌های جریان خروجی، تأثیراتی روی میزان هارمونیک جریان ورودی خواهد داشت. بسته به نوع اتصال ترانسفورماتور، هارمونیک‌ها در شبکه منتشر شده یا باعث افزایش تلفات اهمی در اولیه (سمت ورودی) ترانسفورماتور خواهد شد. داشتن تلفات نسبتاً چشمگیر در بار میانگین. ترانسفورماتورها اغلب طوری طراحی می‌شوند که راندمان ماکزیمم خود را در بارهای نزدیک به بار نامی داشته باشند. در حالی که ترانسفورماتور در یک سیستم توزیع، دارای میانگین باری در حدود ۳۰درصد بار نامی می‌باشد؛
- همه LFTها از تنظیم ولتاژ نامناسب رنج می‌برند. در سطوح توان شبکه توزیع، توان ترانسفورماتورها غالباً کوچک بوده و تنظیم ولتاژ آن‌ها مناسب نیست.

در سال ۱۹۸۰، ترانسفورماتورهای حالت جامد[۲] یا PET به‌عنوان جایگزینی برای LFTها ارائه شده است. این ترانسفورماتورها از ابزار الکترونیک قدرت و یک ترانسفورماتور فرکانس قوی برای تبدیل ولتاژ و ایزولاسیون مورد نیاز استفاده می‌کنند. باید توجه شود که PET یک جایگزین با تناظر یک‌به‌یک با LFT نیست، بلکه یک ابزار چندکاره بوده که یکی از وظایف آن، تبدیل یک سطح ولتاژ AC به سطح ولتاژ AC دیگر است. ویژگی‌ها و مزایای دیگر PET که در یک LFT وجود ندارد عبارت است از [۲، ۳]:

- قابلیت کنترل‌پذیری بسیار به‌دلیل استفاده از ادوات الکترونیک قدرت؛
- کاهش اندازه و وزن آن به‌دلیل استفاده از ترانسفورماتور فرکانس قوی. اندازه هسته ترانسفورماتور به‌طور معکوس متناسب با فرکانس کاری آن است؛
- داشتن ضریب قدرت واحد، زیرا طبقه AC/DC می‌تواند به‌عنوان یک ابزار اصلاح ضریب قدرت عمل کند. ضریب قدرت واحد معمولاً باعث آزادشدن ۲۰درصدی ظرفیت ترانسفورماتور و بنابراین افزایش توان اکتیو در دسترس خواهد شد. به‌دلیل وجود خازن لینک DC در PETها، افزایش و کاهش ناگهانی ولتاژ[۳] ورودی روی ولتاژ خروجی تأثیر به‌مراتب کمتری دارد؛

---

۱ - Voltage dips

۲ - Solid State Transformer

۳ - Voltage sag and swell

- قابلیت حفظ توان خروجی برای چند سیکل، به‌دلیل وجود خازن لینک DC؛
- عملکرد به‌صورت یک مدارشکن[۱]. وقتی ادوات الکترونیک قدرت موجود در PET خاموش گردند، شارش توان متوقف شده است و مدار قدرت ترانسفورماتور قطع خواهد شد؛
- شناسایی سریع خطا و حفاظت در برابر آن؛
- بهبود پروفیل ولتاژ ورودی و خروجی و افزایش پارامترهای کیفیت توان مانند جبران‌سازی بی‌تعادلی ولتاژ و هارمونیک.

۱-۲ انواع ساختارهای کلی PET

از نظر معماری و مداری مبدل‌های الکترونیک‌قدرت، چندین نوع PET وجود دارد؛ اما از نظر پیکربندی و ساختار کلی، می‌توان همه انواع آن را در چهار گروه و دسته زیر تقسیم‌بندی نمود [۴]:

۱- یک‌طبقه بدون لینک DC (**Error! Reference source not found.**-الف)؛

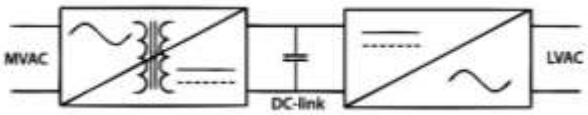
۲- دوطبقه با یک لینک DC در سمت ثانویه (**Error! Reference source not found.**-ب)؛

۳- دوطبقه با یک لینک DC در سمت اولیه (**Error! Reference source not found.**-ج)؛

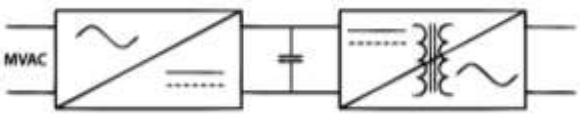
۴- سه‌طبقه با یک لینک DC در سمت اولیه و یک لینک DC در سمت ثانویه (**Error! Reference source not found.**-د).



الف

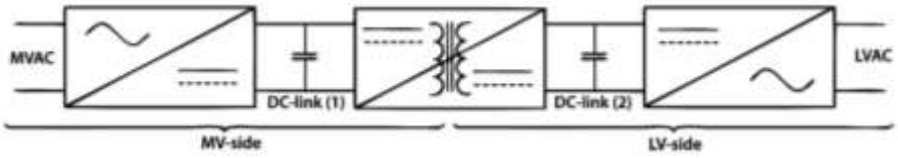


ب



ج

۱ - Circuit Breaker



د

شکل (۰-۲): ساختارها و پیکربندی‌های قابل‌دستیابی برای PET

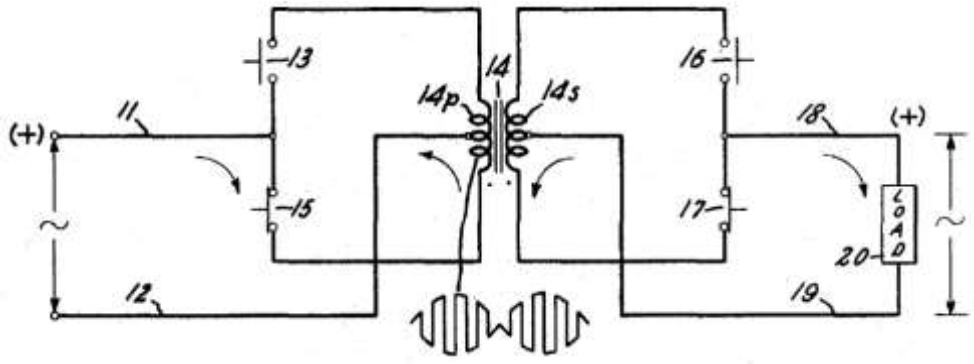
همان طور که از **Error! Reference source not found.**) برداشت می‌شود، برخی از ساختارها ساده‌تر بوده و قابلیت‌های کمتری را ارائه می‌دهند. برخی دیگر اما پیچیده‌تر و بسیار کاراتر هستند. بنا به کاربرد، پیکربندی‌های خاص و بهینه‌ای برای آن‌ها ارائه می‌شود. به‌طور کلی از بین ساختارهای قابل‌دستیابی، ساختار سه‌طبقه با دو لینک DC، ساختاری کامل‌تر بوده و قابلیت کنترل‌پذیری و انعطاف‌پذیری بیشتری دارد. این ساختار به‌عنوان یک ساختار اجراشدنی شناخته شده و می‌تواند تمامی مزایای مطرح‌شده برای یک PET را ارائه دهد.

۱-۳ ویژگی‌های انواع مختلف PET

هرکدام از انواع PET، دارای مزایا و معایب خاص خود هستند. در این بخش ویژگی‌ها، مزایا و معایب ساختارهای کلی PET بررسی می‌شود.

الف- ساختار یک‌طبقه

ساختار کلی PET یک‌طبقه در **Error! Reference source not found.**)-الف نشان داده شده است. نخستین ایده برای SST در سال ۱۹۶۸ ارائه شده است که یک مبدل ac/ac ایزوله تک‌فاز بوده که از نوع یک‌طبقه بوده است. **Error! Reference source not found.**) این مبدل را نشان می‌دهد که به‌وسیلهٔ M. William ارائه شد [۵].



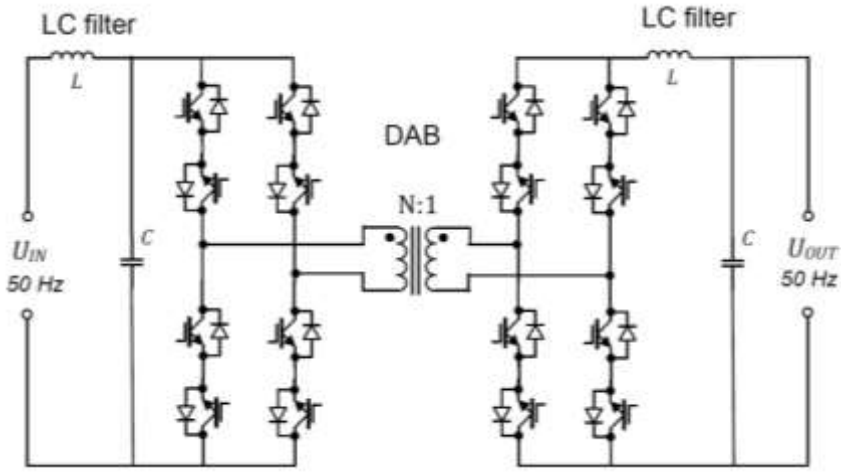
شکل (۰-۳): اولین مبدل AC/AC بر پایه PET

Error! Reference source not found.) نمونه تمام‌پل PET یک‌طبقه را نشان می‌دهد [۴]. همان طور که در شکل دیده می‌شود، هیچ خازن DC در مدار قدرت این مبدل به کار نرفته است؛ بنابراین تنها با کلیدزنی مناسب مبدل‌ها، ولتاژ سینوسی فرکانس قوی ایجاد شده است که با عبور از ترانسفورماتور، سطح ولتاژ تغییر می‌کند. مزیت اصلی این ساختار،

DOI: 10.30503/nripress.2020.154

سادگی آن است. در شرایطی که کاهش حجم و وزن ترانسفورماتور و همچنین قیمت تمام‌شده آن از اهمیت فراوانی برخوردار باشد، این ساختار می‌تواند گزینه مناسبی باشد.

اما این ساختار با وجود سادگی و قیمت پایین‌تر نسبت به ساختارهای دیگر، قابلیت کنترل توان راکتیو در سمت شبکه و بار را به‌دلیل نداشتن خازن در سمت شبکه و بار ندارد؛ بنابراین مانند ترانسفورماتورهای معمولی، توان راکتیو درخواستی به‌وسیلهٔ بار باید از شبکه تأمین گردد. همچنین شکل موج و فرکانس ولتاژ خروجی دقیقاً منطبق بر ولتاژ ورودی است. این بدین معنا است که این ساختار قابلیت بهبود کیفیت توان را چه برای مصرف‌کننده و چه برای شبکه دارا نیست. علاوه بر این معایب، وجود سلف در ورودی و خروجی جهت عملکرد در مُد کاهنده (Buck) و فیلتر ریپل‌های جریان ورودی و خروجی ضروری است.

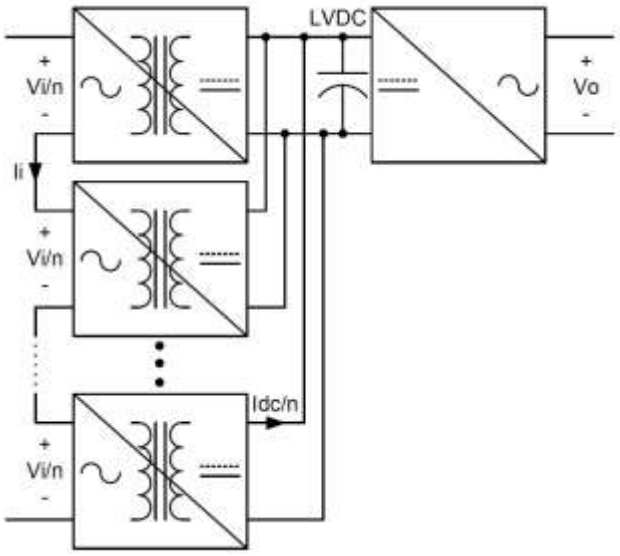


شکل (۰-۴): پیکربندی یک‌طبقه با مبدل تمام‌پل و ترانسفورماتور فرکانس قوی [۴]

ب: ساختار دوطبقه

پیکربندی دوطبقه بر مبنای مبدل AC/DC ایزوله به‌همراه یک اینورتر PWM در شکل (۱–۵) نشان داده شده است. نیمه‌هادی‌های سمت ولتاژ بالا باید برای تحمل ولتاژ و جریان مثبت و منفی چهاربعی (کلید کامل) باشند. عیب عمده این نوع مبدل، استفاده از دو سیستم کنترلی مجزا برای هر مسیر شارش توان (از سمت ولتاژ بالا به‌سمت ولتاژ پایین یا بالعکس) است. عیب‌های دیگر آن، کنترل‌نداشتن پارامترهای کیفیت توان در سمت ولتاژ بالا می‌باشد؛ اما با وجود خازن DC در سمت ولتاژ پایین، این مبدل قادر به بهبود پارامترهای کیفیت توان و تأمین توان راکتیو برای مصرف‌کننده (یا شبکه ولتاژ پایین) را دارا است. همچنین یک ولتاژ DC تنظیم‌شده نیز در سمت ولتاژ پایین وجود دارد که می‌تواند به بارها و منابع DC متصل گردد.

با استفاده از پل فعال دوطرفه (DAB)[۱] در ساختارهای دوطبقه، می‌توان از الگوریتم‌های کنترلی یکپارچه برای شارش توان دوطرفه استفاده کرد. همچنین در این ساختارها قابلیت کلیدزنی تحت ولتاژ صفر (ZVS) در محدوده توانی وسیع وجود دارد. عیب عمده این ساختار، حساسیت زیاد شارش توان اکتیو به تغییرات اندوکتانس نشتی ترانسفورماتور و همچنین ریپل بالای جریان‌ها است. به‌علاوه کنترل و جبران‌سازی توان راکتیو در سمت HV بسیار پیچیده است [۴].



شکل (۰-۵):PET با پیکربندی دوطبقه

ج: ساختار سه‌طبقه

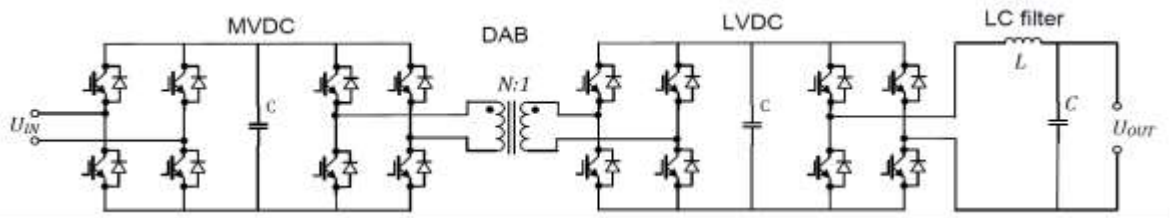
ساختارهای سه‌طبقه قابلیت‌های متعددی که از یک ترانسفورماتور هوشمند انتظار می‌رود را ارائه می‌دهند. ساختارهای سه‌طبقه شامل یک طبقه یک‌سوساز ورودی است که ولتاژ AC ورودی را به ولتاژ DC تبدیل می‌کند. ولتاژ DC تولیدشده، ولتاژ متوسط بوده و لینک MVDC نام دارد.

بعد از طبقه ورودی، ولتاژ MVDC به‌وسیلهٔ یک مبدل به ولتاژ AC فرکانس قوی تبدیل شده و از ترانسفورماتور فرکانس قوی عبور می‌کند و سطح ولتاژ آن تغییر می‌کند. این ولتاژ AC منتقل‌شده پس از یک‌سوشدن به ولتاژ DC با سطح ولتاژ پایین‌تر تبدیل شده که LVDC نام دارد.

در طبقه بعدی یک اینورتر وجود دارد که ولتاژ LVDC را به یک موج AC سینوسی با فرکانس ۵۰ یا ۶۰ هرتز تبدیل می‌کند. فیلتر پایین‌گذر LC نیز برای حذف اعوجاج‌های هارمونیکی در خروجی قرار می‌گیرد. **Error! Reference source not found.**) یک نمونه از PET سه‌طبقه را نشان می‌دهد [۴].

[۱]- Dual Active Bridge

DOI: 10.30503/nripress.2020.154



شکل (۰-۶): PET با پیکربندی سه‌طبقه با لینک‌های LVDC/MVDC

عیب عمده این ساختار، تعداد زیاد نیمه‌هادی قدرت به‌همراه عناصر پسیو دیگر است که نتیجه آن کاهش راندمان و قابلیت اطمینان سیستم است؛ اگرچه وجود لینک MVDC برای اتصال منابع انرژی تجدیدپذیر به این ترانسفورماتورها مناسب است.

پیکربندی‌های سه‌طبقه دیگر مانند ساختار با چند یک‌سوساز موازی نیز ارائه شده است که در فصل‌های جداگانه‌ای بررسی خواهد شد. ساختار سه‌طبقه کامل‌ترین نوع PET بوده و می‌تواند تمامی قابلیت‌هایی که از یک مبدل هوشمند و کامل انتظار می‌رود را ارائه دهد. با بررسی مقالات و نشریات گوناگون بین‌المللی مشخص شد که ساختار مقبول PET در آینده، ساختار سه‌طبقه خواهد بود؛ بنابراین در ادامه این گزارش، تنها به بررسی این نوع ساختار و انواع پیکربندی‌های سه‌طبقه معرفی‌شده پرداخته خواهد شد. در این راستا، در فصل‌های دوم تا چهارم به‌ترتیب ساختارهای مناسب و توپولوژی‌های معرفی‌شده برای طبقه‌های اول، دوم و سوم بررسی خواهند شد.

DOI: 10.30503/nripress.2020.154

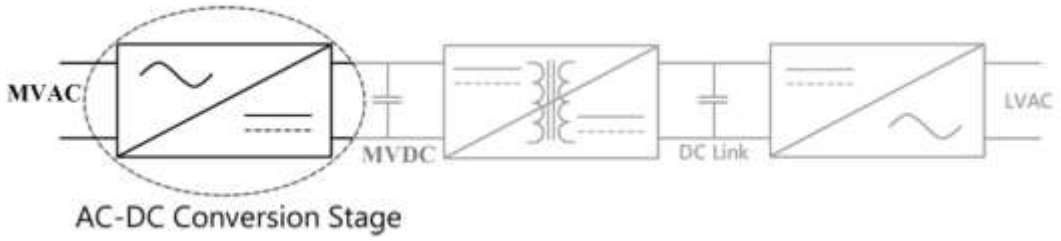
فصل دوم: شناخت انواع مختلف مبدل‌های چندسطحی برای طبقه ورودی PET و بررسی مزایا و معایب آن‌ها

مقدمه

در فصل قبل، مفهوم کلی PET ارائه شده و انواع ساختارهای آن معرفی شد. ساختار سه‌طبقه به‌دلیل کنترل‌پذیری و انعطاف‌پذیری زیاد قابلیت ارائه ویژگی‌های متعددی را دارد و علی‌رغم پیچیدگی و قیمت بیشتر، به‌عنوان پیکربندی برتر انتخاب می‌شود. طبقه ورودی این ترانسفورماتورها معمولاً به ولتاژ متوسط (۳ الی ۳۳ کیلوولت) متصل می‌شود. با توجه به سطح ولتاژ محدود نیمه‌هادی‌های قدرت، باید تمهیدات لازم را برای اتصال طبقه ورودی به شبکه ولتاژ متوسط در نظر گرفت. در ادامه این فصل به بررسی پیکربندی‌های مناسب برای طبقه ورودی پرداخته شده و ویژگی‌های هریک بیان می‌شود.

۲-۱ مبدل طبقه ورودی

طبقه ورودی یک PET، یک مبدل AC/DC است که دارای سطح ولتاژ متوسط (MV) می‌باشد. **Error! Reference source not found.**) این طبقه از یک PET را به‌صورت برجسته نشان می‌دهد [۶].



شکل (۲-۱): شماتیک PET با طبقه مبدل AC/DC ورودی برجسته

دو گزینه برای عملکرد در چنین سطح ولتاژ قوی وجود دارد:

۱- کانورترهای دوسطحی که از نیمه‌هادی‌های قدرت ولتاژ قوی بسیار مدرن استفاده می‌کنند؛

۲- کانورترهای چندسطحی که از نیمه‌هادی‌های قدرت صنعتی معمولی استفاده می‌کنند.

استفاده از نیمه‌هادی‌های ولتاژ قوی در پیکربندی کانورترهای دوسطحی منبع ولتاژ (2L-VSC) دارای مزایایی از قبیل بلوغ در ساختار مداری و روش‌های کنترلی آن می‌باشد. هرچند این نیمه‌هادی‌ها بسیار گران‌قیمت است و توان بسیار آن باعث ایجاد نیازمندی‌های دیگر از قبیل فیلتر ولتاژ قوی می‌شود [۷]. رسیدن به سطح ولتاژ قوی با این پیکربندی نیز محدود است؛ چراکه قابلیت تحمل ولتاژ این مبدل به ولتاژ تحمل‌پذیر یک نیمه‌هادی محدود می‌شود.

مبدل‌های با پیکربندی جدیدتر که به مبدل‌های چندسطحی معروف‌اند از نیمه‌هادی‌های ارزان‌تر استفاده می‌کنند. با استفاده از پیکربندی‌های چندسطحی می‌توان به سطوح بالای ولتاژ دست یافت؛ اما نتیجه آن مدار بسیار پیچیده همراه با چالش‌های مخصوص به خود است. این چالش‌ها در پیاده‌سازی مدار قدرت و کنترل آن‌ها وجود دارد. با وجود این، این پیچیدگی، کنترل‌پذیری بسیاری را ایجاد کرده که می‌تواند در بهبود کیفیت توان و راندمان سیستم به کار رود. این

DOI: 10.30503/nripress.2020.154

ویژگی‌های مثبت مبدل‌های چندسطحی، استفاده و کاربرد آن‌ها را بسیار جذاب نموده است و دلیل اصلی استفاده از این‌گونه مبدل‌ها در طبقه AC/DC (طبقه اول) یک PET می‌باشد [۶، ۸].

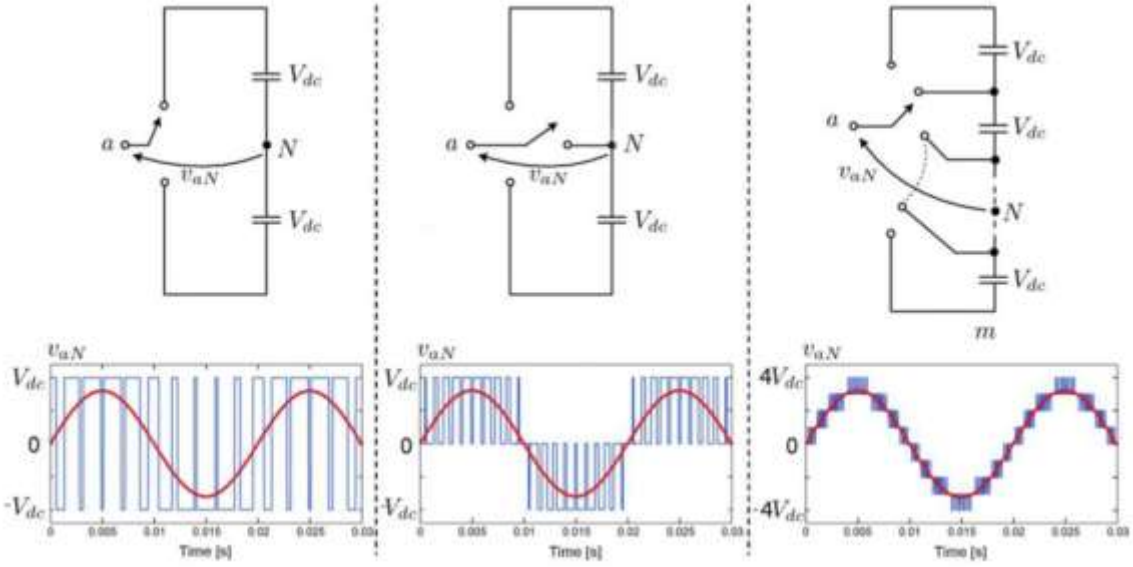
۲-۲ انواع ساختارها

همان طور که در بخش قبل بیان شد، در مبدل طبقه اول یک PET به‌دلیل وجود ولتاژ قوی، استفاده از مبدل‌های چندسطحی اجتناب‌ناپذیر است. استفاده از مبدل‌های چندسطحی دارای مزیت‌هایی است که عبارت‌اند از [۸]:

- رسیدن به سطوح توان و ولتاژ بیشتر؛
- ولتاژهای مُد مشترک کمتر؛
- جریان‌های هارمونیکی کمتر و سینوسی‌تر؛
- نیاز به فیلترهای کوچک‌ترکوچک‌تر یا حتی بی‌نیازی به آن در ورودی و خروجی؛
- افزایش راندمان؛
- امکان عملکرد در شرایط خطا (تحمل خطا و ادامه عملکرد).

مبدل‌های چندسطحی شامل نیمه‌هادی‌های قدرت و منابع ولتاژ خازنی هستند که در تولید شکل موج چندپله‌ای ولتاژ استفاده می‌شوند. این شکل موج پله‌ای با کلیدزنی نیمه‌هادی‌های قدرت ایجاد می‌شوند؛ به‌طوری که حداکثر ولتاژ در خروجی، حاصل جمع ولتاژ تمامی این منابع خازنی است.

تعداد سطوح یک مبدل به‌صورت تعداد مقادیر ولتاژ ثابتی که بین ترمینال خروجی و نقطه نول مبدل تولید می‌شود، تعریف می‌گردد. برای اینکه یک مبدل در دسته مبدل‌های چندسطحی قرار گیرد، هر فاز مبدل باید حداقل سه‌سطح ولتاژ متفاوت را تولید کند. این موضوع در **Error! Reference source not found.**) نشان داده شده است [۸].



ج ب الف

شکل ۲-۲): شکل موج ولتاژ خروجی مبدل الف: دوسطحی؛ ب: سه‌سطحی؛ ج: نه‌سطحی [۸]

اولین مبدل‌های چندسطحی معرفی‌شده، پیکربندی پل H آبشاری (CHB)[۱]، پیکربندی NPC[۲] و پیکربندی چندسطحی با خازن شناور (FC)[۳] بوده‌اند. دربارهٔ این سه پیکربندی مطالعات زیادی صورت گرفته و راهکارهای عملی متعددی برای تجاری‌سازی آن‌ها ارائه شده است.

دیگر پیکربندی‌های موجود، NPC با پل H پنج‌سطحی (5L-HNPC)، NPC فعال سه‌سطحی (3L-ANPC)، NPC فعال پنج‌سطحی (5L-ANPC)، مبدل کلمپ ترانزیستوری (TCC)[۴] و مبدل‌های چندسطحی مدولار (MMC)[۵] (که به عناوین M2LC و M2C نیز شناخته می‌شود) هستند [۹-۱۱].

۲-۲-۱ مبدل NPC یا DCC

مبدل‌های NPC یا DCC[۶] شامل چند اینورتر منبع ولتاژ کلاسیک دوسطحی هستند که با کمی اصلاحات به یکدیگر متصل شده‌اند [۸]. در **Error! Reference source not found.**) یک مبدل NPC سه‌سطحی نشان داده شده است. نقطه منفی مبدل بالایی به نقطه مثبت مبدل پایینی متصل شده و نقطه اتصال، خروجی فاز مبدل جدید است. در حالی که خروجی‌های مبدل‌های دوسطحی کلاسیک از طریق دو دیود کلمپ به یکدیگر متصل شده‌اند. نقطه بین دو دیود در فازهای

۱ - Cascade H-Bridge

۲ - Neutral Point Clamped

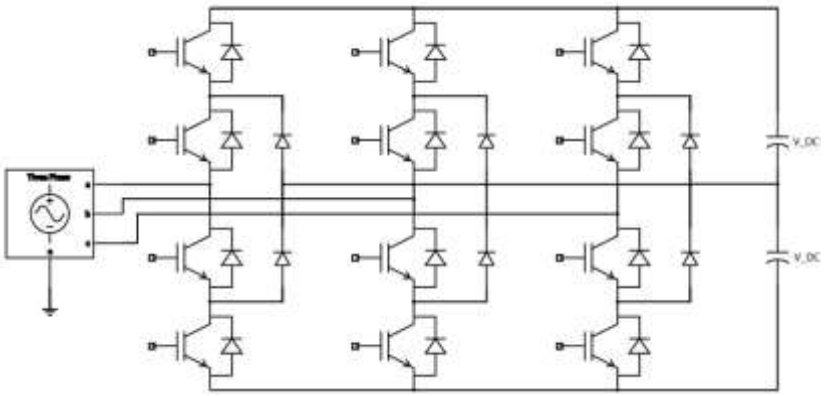
۳ - Flying Capacitor

۴ - Transistor Clamped Converter

۵ - Moduldr Multilevel Converter

۶ -Diode-Clamped Converter

مختلف به نقطه وسط خازن‌های لینک DC متصل شده است. به‌دلیل این تقسیم ولتاژ، هر نیمه‌هادی تنها نیمی از ولتاژ کلی مبدل را تحمل کرده و بنابراین با استفاده از نیمه‌هادی‌های مشابه، می‌توان به ولتاژ دو برابر مبدل دوسطحی کلاسیک دست یافت؛ چون نقطه نول دارای ولتاژ سطح صفر می‌باشد، مبدل **Error! Reference source not found.**) قادر به تولید سه سطح ولتاژ خواهد بود.



شکل (۲-۳): مدار قدرت یک مبدل NPC سه‌سطحی

اگرچه از نظر تئوری، پیکربندی NPC می‌تواند به هر تعداد سطح ولتاژ خروجی تعمیم پیدا کند؛ اما از نظر عملی، این پیکربندی با تعداد سطوح خروجی ۵ محدود می‌شود [۱۲، ۱۳]. در سطوح ولتاژ خروجی بالا، مشکلات تنظیم ولتاژ خازن‌های لینک DC و تعادل آن‌ها بسیار زیاد خواهد شد. مشکل دیگری که وجود دارد این است که با وجود اینکه سوئیچ‌های نیمه‌هادی در مدار قدرت، تنها ولتاژ یک سطح (ولتاژ یکی از خازن‌های لینک DC) را تحمل می‌کند؛ اما برخی دیودهای مدار چندین برابر این ولتاژ را تحمل خواهند کرد. این مشکل با سری‌سازی چند دیود حل‌شدنی است که خود باعث افزایش تلفات هدایتی می‌شود. همچنین این سری‌سازی دیودها باعث به‌وجودآمدن جریان‌های بازیابی معکوس شده که باعث افزایش تلفات کلیدزنی در مدار خواهد شد.

به‌طور کلی مزایای پیکربندی NPC به‌صورت زیر جمع‌بندی می‌شود [۱۴، ۱۵]:

- همه فازها از یک لینک DC مشترک استفاده می‌کنند که باعث کاهش خازن‌های مورد نیاز می‌شود.
- خازن‌ها می‌توانند به‌صورت یک گروه شارژ اولیه گردند.
- وقتی نیمه‌هادی‌های مدار در فرکانس اصلی کلیدزنی می‌شوند، راندمان مبدل بالا است.
- شارش توان راکتیو کنترل‌شدنی است.
- الگوریتم کنترلی برای مبدل‌های پشت‌به‌پشت[۱] ساده است.

[۱] -Back-to-Back

در کنار این مزایا، این پیکربندی دارای عیوبی نیز بوده است که عبارت‌اند از:

- کنترل شارش توان اکتیو برای مبدل‌های دوسطحی کلاسیک موجود در مدار بسیار مشکل است؛ زیرا سطوح DC میانی ممکن است باعث اضافه شارژ یا کاهش شارژ خازن‌ها شود که هیچ کنترل و نظارت دقیقی روی آن‌ها وجود ندارد.
- تعداد دیودهای کلمپ موجود در مدار به توان دوم تعداد سطوح ولتاژ خروجی وابسته است؛ بنابراین با افزایش سطوح ولتاژ خروجی، تعداد دیودها افزایش چشمگیری داشته است که عملاً استفاده از این پیکربندی را سخت یا حتی ناممکن می‌سازد.
- شارش جریان در سوئیچ‌های مختلف متفاوت است؛ زیرا برخی از آن‌ها مدت‌زمان بیشتری نسبت به دیگری در حال هدایت جریان می‌باشند؛ اگر این موضوع در فاز طراحی در نظر گرفته نشود، باعث انتخاب نامناسب (بزرگ‌تر و کوچک‌تر) نیمه‌هادی‌ها خواهد شد. شارش جریان ناهموار باعث ایجاد تلفات ناهموار نیز خواهد شد. این موضوع باعث توزیع نامتقارن دما در مدار قدرت می‌شود. این موضوع طراحی سیستم خنک‌کننده را تحت‌تأثیر قرار می‌دهد و حداکثر توان قابل‌حصول، جریان خروجی و فرکانس کلیدزنی مبدل برای یک تکنولوژی نیمه‌هادی خاص را محدود می‌کند [۱۰].

۲-۲-۲ مبدل با خازن شناور

مبدل‌های چندسطحی با خازن شناور بسیار شبیه مبدل‌های NPC هستند. مهم‌ترین تفاوت آن‌ها این است که دیود در مبدل‌های NPC با خازن در مبدل‌های FC جایگزین می‌شود. در پیکربندی FC، بار نمی‌تواند مستقیماً به نقطه نول متصل گردد. در عوض، بار از طریق پلاریته معکوس خازن شناور نسبت به لینک DC به سطح ولتاژ صفر می‌رسد. تفاوت مهم دیگر با پیکربندی NPC این است که پیکربندی FC مدولار بوده و به‌سادگی می‌تواند به سطوح بالای ولتاژ و توان، بسط داده شود. **Error! Reference source not found.**) یک نمونه سه‌سطحی مبدل FC را نشان می‌دهد.

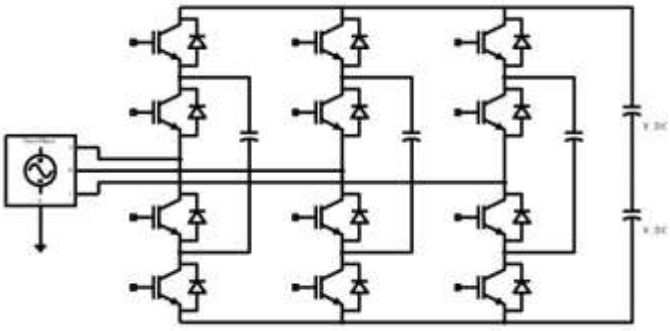
مزیت‌های عمده پیکربندی FC عبارت‌اند از [۱۴، ۱۵]:

- تعداد زیاد خازن‌ها اجازه عبور از خطاهای کوتاه‌مدت و کاهش ولتاژهای ناگهانی در شبکه را بدون ایجاد وقفه در عملکرد مبدل می‌دهد؛
- توان‌های اکتیو و راکتیو قابلیت کنترل دارند؛
- وجود کلیدزنی ترکیبی برای متعادل‌سازی سطوح مختلف ولتاژ.

معایب اصلی این پیکربندی هم عبارت است از:

- یک مبدل با سطوح بالا، نیازمند تعداد زیادی خازن است؛ بنابراین یک مبدل با سطوح ولتاژ قوی بسیار حجیم و سنگین خواهد بود. همچنین بسیار گران‌قیمت بوده و بسته‌بندی آن مشکل خواهد بود.

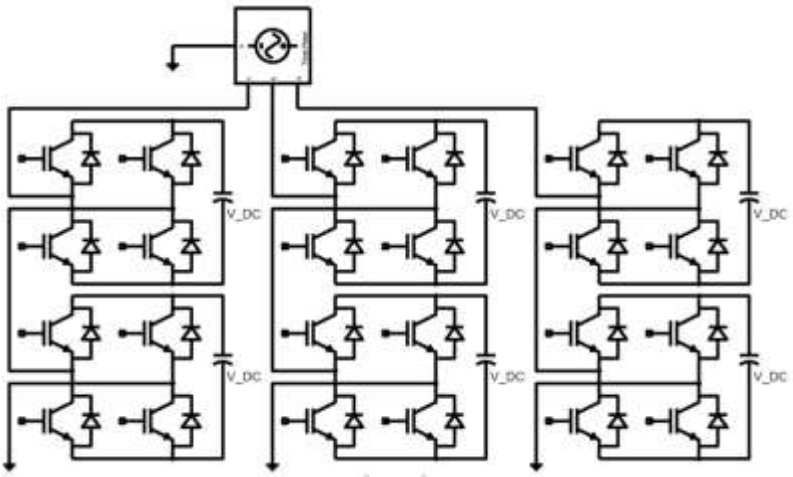
- برای متعادل‌بودن ولتاژ خازن‌های شناور، فرکانس کلیدزنی قوی نیاز است، چه از روش خودمتعادل‌ساز و چه از روش مدولاسیون پیچیده کمکی استفاده گردد. این فرکانس کلیدزنی قوی، برای کاربردهای پرتوان مناسب نیست.
- نیاز به شارژ اولیه خازن‌های شناور در یک سطح ولتاژ در راه‌اندازی سیستم که بسیار پیچیده است.
- بهره‌برداری از سوئیچ‌ها و راندمان آن‌ها برای انتقال توان اکتیو مناسب نیست.



شکل (۲-۴): مدار قدرت یک مبدل FC سه‌سطحی

۲-۲-۳ مبدل پل-H آبشاری

مبدل CHB شامل چندین پل H تک‌فاز بوده که به‌صورت آبشاری به یکدیگر متصل می‌باشند. هر پل H به یک منبع DC ایزوله متصل می‌شود. هر پل H سه ولتاژ خروجی متفاوت را تولید می‌کند. ولتاژ صفر و ولتاژ DC با پلاریته‌های مثبت و منفی. ولتاژ خروجی دو یا چند پل H که به‌صورت آبشاری به یکدیگر متصل هستند، می‌توانند با یکدیگر ترکیب شده و سطوح ولتاژ متفاوتی را ایجاد کند. این ویژگی باعث می‌شود که مقدار ولتاژ خروجی کلی مبدل و همچنین توان آن افزایش یابد. (**Error! Reference source not found.**) یک مبدل CHB پنج‌سطحی را نشان می‌دهد.



شکل (۲-۵): مبدل CHB پنج‌سطحی

منابع DC ایزوله که برای این پیکربندی نیاز است می‌تواند به‌وسیلهٔ مجموعه‌ای از ماژول‌های سلول‌های خورشیدی ایجاد شود. روش دیگر استفاده از ولتاژهای یک‌سوشده یک ترانسفورماتور چندسیم‌پیچه است. مزایای عمده CHB عبارت است از [۱۴، ۱۵]:

CHB می‌تواند سطوح ولتاژ خروجی بیشتری را نسبت به NPC و FC ایجاد کند. این ویژگی به CHB اجازه عملکرد با فرکانس کلیدزنی پایین‌تر را برای یک شکل موج ولتاژ خروجی مشابه می‌دهد. فرکانس کلیدزنی پایین‌تر اجازه استفاده از سیستم هوا–خنک (به‌جای سیستم پیچیده آب–خنک) را می‌دهد. همچنین این ویژگی اجازه عملکرد در فرکانس خروجی قوی‌تر، بدون تغییر در اندازه ادوات قدرت و بدون استفاده از فیلتر خروجی را می‌دهد [۱۰].

- مدولاربودن سیستم با استفاده از این پیکربندی امکان‌پذیر خواهد بود و همچنین بسته‌بندی آن بسیار ساده‌تر خواهد بود؛ زیرا همه سطوح دارای ساختار مشابه بوده و هیچ دیود و خازن اضافه‌ای در ساختار وجود ندارد.
- می‌توان مدارات بزرگ و حجیم و همچنین پرتلفات اسنابر را حذف نمود؛ زیرا عملکرد کلیدزنی نرم با استفاده از این پیکربندی امکان‌پذیر خواهد بود.
- ولتاژ خازن‌ها به‌صورت خودکار متعادل خواهد شد؛ زیرا شارژ متوسط هر خازن لینک DC در یک پریود ولتاژ خروجی برابر صفر است.
- اگر از ترانسفورماتور برای ایجاد ولتاژهای DC ایزوله استفاده گردد، با جابه‌جایی در گروه برداری سیم‌پیچ‌های آن می‌توان جریان هارمونیکی ورودی سیستم را بسیار کاهش داد [۱۱].

معایب عمده این پیکربندی نیز عبارت است از:

- هر پل H نیازمند یک منبع DC ایزوله است.
- حداکثر ولتاژ لینک DC هر پل H با ولتاژ نامی تحمل‌پذیر نیمه‌هادی‌های آن محدود می‌شود؛ بنابراین دسترسی به HVDC (لینک DC با ولتاژ قوی) در این پیکربندی امکان‌پذیر نیست.

چون در ساختار PET و در طبقه دوم آن از ترانسفورماتور ایزوله استفاده می‌شود، و همچنین مبدل CHB به‌عنوان طبقه ورودی و متصل به شبکه استفاده می‌شود، مشکل نیاز به منبع ولتاژ DC ایزوله برای هر پل H حل خواهد شد.

CHB با منابع ولتاژ نامتقارن نیز وجود دارد. ایده اصلی این پیکربندی، بهره‌برداری از سلول‌های مبدل با سطوح ولتاژ و توان متفاوت است. سلول‌های ولتاژ و پرتوان‌تر می‌توانند با فرکانس کلیدزنی کمتری کار کرده و تلفات را کاهش دهند؛ اگر سطوح ولتاژ مناسبی انتخاب گردند، با تعداد سلول‌های کمتر می‌توان به تعداد سطوح ولتاژ بیشتر دست یافت؛ بنابراین شکل موج ولتاژ خروجی دارای پله‌های بیشتری بوده و به‌شکل موج سینوسی نزدیک‌تر خواهد بود؛ چون از سطوح توانی متفاوت استفاده می‌شود، تأثیر حذف هارمونیک‌های مرتبه پایین جریان ورودی در این پیکربندی از بین می‌رود. مشکل دیگر آن است که به نیمه‌هادی‌های متفاوتی از نظر سطح ولتاژ و توان نیاز بوده و عملاً خاصیت مدولاربودن مبدل از بین خواهد رفت. عیب

دیگر آن است که در برخی مقادیر اندیس مدولاسیون، جریان گردشی در سلول‌ها به وجود می‌آید که مشکلات جدی را مخصوصاً برای سلول‌های با کم‌توان‌تر ایجاد می‌کند. برای حل این مشکل نیاز به اندازه‌گیری‌های دقیق و استفاده از الگوریتم‌های پیچیده برای کنترل ولتاژ لینک‌های DC وجود دارد. با وجود مزایای این پیکربندی، عیب‌های مطرح‌شده باعث شده است که این پیکربندی تابه‌حال به‌صورت صنعتی استفاده نشود [۱۶].

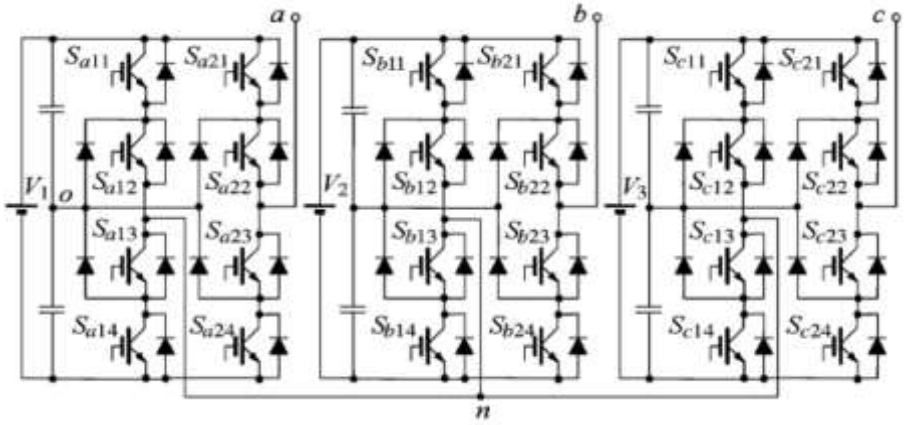
۲-۲-۴ NPC با پل H

یک مبدل HNPC پنج‌سطحی شامل یک پل H متصل به یک NPC سه‌سطحی می‌باشد [۱۰، ۱۷، ۱۸]؛ مانند هر پل H دیگر، HNPC به منبع DC ایزوله برای هریک از پل‌های H خود نیاز دارد (**Error! Reference source not found.**). یک ترانسفورماتور با سیم‌پیچی‌های ثانویه سه‌فاز اختصاصی به‌عنوان منابع ایزوله استفاده می‌شود. مزیت عمده این پیکربندی عبارت است از:

- ترانسفورماتور پیچیده استفاده‌شده می‌تواند به‌صورت مؤثری هارمونیک‌های مرتبه پایین را حذف کند.

عیب‌های اصلی این پیکربندی نیز به‌شرح زیر است:

- این پیکربندی به یک طرح مدولاسیون پیچیده نیازمند است.
- روش کنترلی باید بتواند ولتاژ خازن‌های لینک DC و همچنین تلفات کلیدزنی در یک بازو را متعادل سازد.
- مدولارپذیری این پیکربندی نسبت به CHB کمتر است.



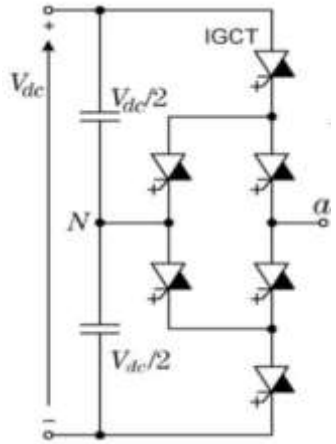
شکل (۲-۶): مبدل HNPC پنج‌سطحی

۲-۲-۵ مبدل NPC فعال سه‌سطحی

مبدل NPC فعال سه‌سطحی (3L-ANPC) به‌دلیل حل برخی مشکلات NPC معمولی مطرح شده است. با جایگزینی دیود در مبدل معمولی با یک سوئیچ اکتیو (IGBT یا MOSFET یا...)، می‌توان جریان را برای عبور از مسیر کلمپ بالایی

DOI: 10.30503/nripress.2020.154

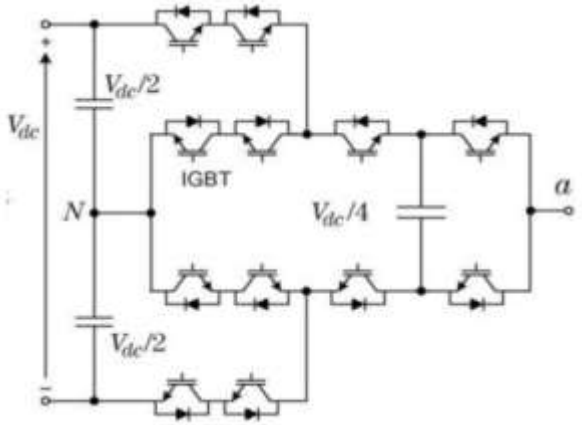
یا پایینی کنترل نمود. این ویژگی برای کنترل توزیع تلفات متقارن استفاده شده است و بنابراین ظرفیت توانی این مبدل نسبت به NPC معمولی با سوئیچ‌های مشابه بیشتر خواهد بود. **Error! Reference source not found.**) یک فاز این مبدل را نشان می‌دهد. با وجود حل مشکل توزیع تلفات، این مبدل کماکان سایر معایب مبدل NPC معمولی را دارا است [۱۹].



شکل (۲-۷): مبدل NPC فعال سه‌سطحی

۲-۲-۶ مبدل NPC فعال پنج‌سطحی

مبدل NPC فعال پنج‌سطحی (5L-ANPC) با اتصال سری دو مبدل 3L-ANPC تشکیل شده است که یک سلول قدرت FC نیز بین کلیدهای ANPC قرار گرفته است [۱۰]. **Error! Reference source not found.**) یک فاز این مبدل را نشان می‌دهد.



شکل (۲-۸): مبدل 5L-ANPC

مزایای مبدل 5L-ANPC عبارت است از:

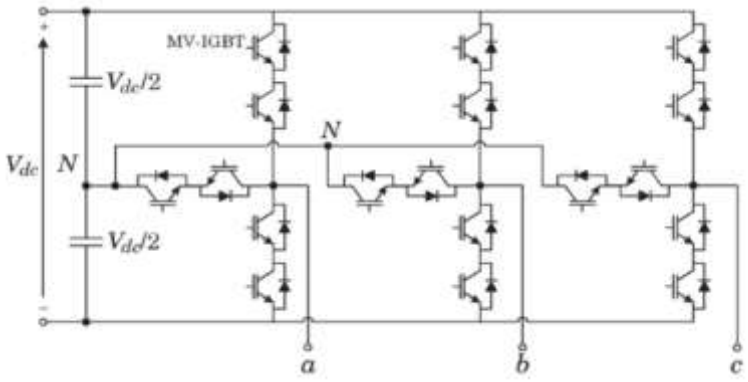
- با استفاده از FCها به‌صورت مدولار در می‌آید. این ویژگی برای پیکربندی NPCهای معمولی امکان‌پذیر نیست.
- با اضافه‌کردن سلول‌های FC، بدون نیاز به اضافه‌کردن دیودهای سری می‌توان به سطوح ولتاژ بالاتری دست یافت.

و معایب اصلی این پیکربندی نیز به‌شرح زیر است:

- ساختار مداری و کنترل این مبدل پیچیده است؛
- طرح کنترلی باید بتواند ولتاژ و ولتاژ اولیه خازن شناور و همچنین ولتاژ خازن لینک DC را کنترل و مدیریت کند؛
- با افزایش تعداد خازن‌های شناور، تنها تعداد سطوح ولتاژ خروجی اضافه شده است و تغییری در مقدار ولتاژ و توان نهایی مبدل ایجاد نخواهد شد. این مقدار کماکان با ولتاژ و توان بخش NPC مدار محدود خواهد شد.

۲-۲-۷ مبدل کلمپ ترانزیستوری (TCC)

مبدل کلمپ ترانزیستوری بسیار مشابه مبدل NPC است؛ اما در مدار قدرت آن به‌جای دیودهای کلمپ، از کلید دوطرفه استفاده شده است. این کلیدها اجازه کنترل مسیر شارش جریان در نقطه کلمپ‌شده را می‌دهد و همچنین کنترل توزیع تلفات نیز امکان‌پذیر خواهد بود [۱۰، ۲۰، ۲۱]. **Error! Reference source not found.**) مدار قدرت این مبدل را نشان می‌دهد.



شکل (۲-۹): مدار قدرت مبدل TCC

مزایای TCC عبارت است از:

- مبدل TCC نسبت به مبدل‌های NPC و FC از تعداد سوئیچ‌های کمتری (تقریباً ۵۰درصد کمتر) استفاده می‌کند.
- در مقایسه با مبدل‌های NPC و FC، سوئیچ‌ها نیمی از ولتاژ را تحمل می‌کنند. این ویژگی اجازه دوبرابرکردن فرکانس کلیدزنی در جریان بار مشابه را داده و بنابراین شکل موج خروجی بهتر خواهد شد.
- کنترل ساده گیت‌ها؛ زیرا تنها یک ترانزیستور قدرت در هر زمان کلیدزنی می‌شود.

- طراحی مدولار [۲۲].

معایب این پیکربندی نیز عبارت است از:

- یک استراتژی برای متعادل‌سازی ولتاژ نیاز است.
- تعداد زیادی ترانزیستور قدرت نیاز است.

۲-۲-۸ مبدل چندسطحی مدولار (MMC)

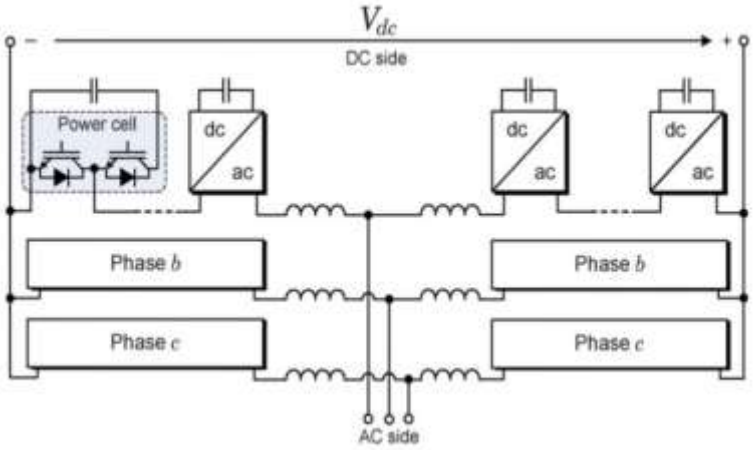
پیکربندی مبدل چندسطحی مدولار (MMC) که همچنین با نام‌های M^2LC و M2C نیز شناخته می‌شود)، در اوایل دهه ۲۰۰۰ میلادی معرفی شده و توجهات زیادی را، چه از سمت مراکز دانشگاهی و پژوهشی و چه از سمت صنایع به‌سمت خود جلب کرده است. مبدل MMC از اتصال سری چندین ماژول مشابه که شامل یک مبدل AC/DC و یک خازن شناور است تشکیل شده است تا ولتاژ خروجی تک‌فاز یا سه‌فاز را تولید نماید [۱۰، ۲۳].

سوئیچ‌های هر ماژول برای اتصال مستقیم یا معکوس یا ازمدارخارج‌کردن خازن متناظر خود استفاده می‌شوند. مجموع ولتاژ این خازن‌ها حداکثر ولتاژ و شکل موج چندسطحی ولتاژ خروجی مبدل در هر ستون مبدل را ایجاد می‌کنند. **Error! Reference source not found.**) ساختار مبدل MMC تک‌فاز را نشان می‌دهد.

مزایای اصلی MMC عبارت است از [۱۰، ۲۳، ۲۴]:

- این پیکربندی بسیار مدولار و انعطاف‌پذیر بوده و قابلیت داشتن ظرفیت متفاوت و گام‌به‌گام که رنج‌های وسیع ولتاژ متوسط تا ولتاژ قوی را در بر می‌گیرد دارا است؛
- تولید جریان هارمونیکی ضعیف و بی‌نیازی به فیلترهای بزرگ؛
- به منابع DC ایزوله جداگانه نیاز نداشته است و بنابراین ترانسفورماتوری برای این منظور نیاز نیست؛
- هر ماژولی خازن متناسب با خودش را داشته است و بنابراین نیازی به خازن‌های DC ولتاژ قوی نیست؛
- افزایش تعداد سطوح ولتاژ مبدل، باعث کاهش فرکانس کلیدزنی مورد نیاز خواهد شد، بدون آنکه تأثیری در کیفیت توان ایجاد گردد.

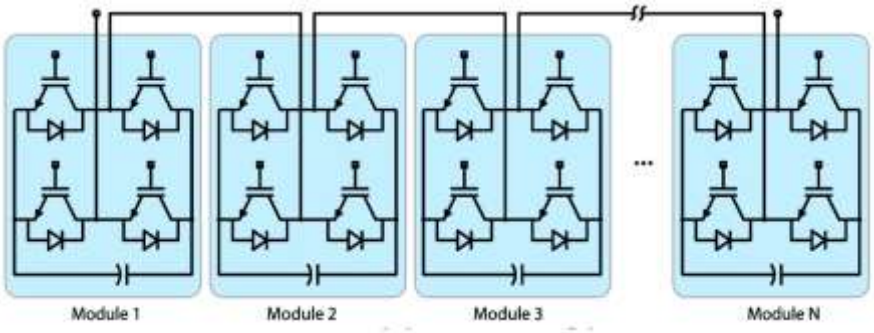
عیب اصلی مبدل MMC، نیاز آن به کنترل پیچیده جهت شارژ اولیه خازن‌ها و همچنین متعادل‌نگه‌داشتن ولتاژ خازن‌ها است [۷].



شکل (۲-۱۰): مبدل MMC

۲-۲-۹ ساختار مدولار

تأکید زیادی بر مدولاربودن یک پیکربندی مشخص وجود دارد. یک سیستم مدولار، سیستمی است که از بلوک‌های دقیقاً مشابه ساخته شده است. چون این بلوک‌ها دقیقاً مشابه هم هستند، هزینه‌های ساخت را به‌طور چشمگیری کاهش داده و اجازه داشتن ظرفیت‌های متفاوت در رنج وسیع را می‌دهد. همچنین بلوک‌های مشابه می‌توانند با استفاده از یک کنترل مناسب و از مدار خارج‌کردن مدول‌های معیوب، به‌جای آن‌ها به کار رفته و درجه افزونگی[۱] را افزایش دهند. مدولار مبدل CHB در **Error! Reference source not found.**) نشان داده شده است.



شکل (۲-۱۱): ساختار مدولار CHB

[۱] redundancy

DOI: 10.30503/nripress.2020.154

۲-۲-۱۰ مقایسه ساختارها

برای انتخاب بین پیکربندی‌های مختلف، ویژگی‌های اصلی آن‌ها در **Error! Reference source not found.**) آمده است.

جدول (۲-۱): مقایسه ویژگی‌های پیکربندی‌های چندسطحی

ساختار	کنترل	کنترل تعادل ولتاژ	ساختار مدولار	معایب اصلی
NPC	ساده	ناممکن	خیر	مشکل تعادل ولتاژ برای سیستم‌های بیش از سه سطح و افزایش تعداد دیودهای کلمپ با توان دوم سطوح خروجی
FC	پیچیده	پیچیده	بلی	نیاز به تعداد خازن‌های زیاد برای داشتن سطوح خروجی بیشتر
CHB	ساده	ساده	بلی	لینک DC ولتاژ قوی موجود نیست
HNPC	پیچیده	پیچیده	محدود	کنترل و مدولاسیون پیچیده
3L-ANPC	پیچیده	پیچیده	خیر	افزایش تعداد سوئیچ‌های کلمپ با توان دوم سطوح خروجی
5L-ANPC	پیچیده	پیچیده	بلی	مدار قدرت و کنترل پیچیده
TCC	ساده	پیچیده	بلی	نیاز به تعداد زیادی ترانزیستور
MMC	پیچیده	پیچیده	بلی	کنترل پیچیده

اطلاعات مندرج در **Error! Reference source not found.**) نشان می‌دهد که مبدل CHB دارای کنترل ساده، کنترل تعادل ولتاژ ساده و دارای ساختار مدولار است. دردسترس‌نبودن لینک DC ولتاژ قوی محدودیت جدی برای این ساختار جهت کاربرد PET محسوب نمی‌شود؛ چراکه تنها اتصال بین دو ولتاژ AC مطرح است؛ بنابراین وقتی به مزایای ساختار CHB نگاه کنیم، واضح است که این ساختار برای طبقه ورودی AC/DC یک PET مناسب‌تر است.

۲-۳ مدولاسیون

مبدل‌های چندسطحی نیازمند روش‌های مدولاسیون چندسطحی هستند. این روش‌ها در سال‌های گذشته بسیار شایسته توجه محققین قرار گرفته است. مهم‌ترین دلایل برای افزایش علاقه‌مندی در این حوزه عبارت است از [۶]:

- چالش به‌کارگیری روش‌های مدولاسیون سنتی برای مبدل‌های چندسطحی؛
- پیچیده شدن مدار و مدولاسیون در مبدل‌های چند سطحی به خاطر افزایش نیمه‌هادی‌های قدرت؛

- امکان‌پذیربودن اخذ مزایای بیشتر از این مبدل‌ها به‌خاطر درجه آزادی و کنترل‌پذیری بیشتر به‌واسطه حالت‌های کلیدزنی اضافه‌تر در مبدل‌های چندسطحی.

این دلایل باعث توسعه چندین روش مدولاسیون شد که هرکدام ویژگی‌ها و معایب خاص خودشان را در کاربردهای مختلف دارا می‌باشند. روش‌های مدولاسیون را می‌توان به دو دسته زیر تقسیم کرد:

- الگوریتم‌های بر پایه سطوح ولتاژ؛
- الگوریتم‌های بر پایه بردار فضایی.

۲-۳-۱ الگوریتم بر پایه سطوح ولتاژ

الگوریتم‌های بر پایه سطوح ولتاژ در حوزه زمان کار می‌کنند. از میان چندین روش مدولاسیون بر پایه سطوح ولتاژ، اغلب روش‌های مدولاسیون پهنای پالس (PWM) استفاده می‌شود. دلیل این انتخاب نیز عملکرد مطلوب، سادگی، فرکانس کلیدزنی ثابت و اجرای ساده دیجیتال و آنالوگ این الگوریتم می‌باشد [۲۵].

۲-۳-۲ الگوریتم‌های بر پایه بردار فضایی

الگوریتم‌های بر پایه بردار فضایی تکنیک‌هایی هستند که در آن، ولتاژ مرجع به‌صورت یک بردار استفاده می‌گردد. به‌جای استفاده از یک زاویه فاز در حوزه زمان، این روش‌ها از بردار مرجع برای محاسبهٔ زمان‌ها و حالت‌های کلیدزنی بهره می‌برند. الگوریتم‌های بردار فضایی (SVM)[۱] دارای بردارهای جایگزین بوده است که می‌توانند ولتاژ فاز به نول مشابهی را تولید کنند. این ویژگی می‌تواند برای بهبود مشخصه‌های مبدل استفاده گردد، از قبیل [۲۳]:

- کاهش ولتاژ مد مشترک DC خروجی؛
- کاهش اثر مدولاسیون اضافی[۲] جریان‌های خروجی؛
- بهبود طیف موج ولتاژ؛
- حداقل‌کردن فرکانس کلیدزنی.
- کنترل ولتاژ لینک DC، وقتی سلول‌های شناور استفاده می‌شود.

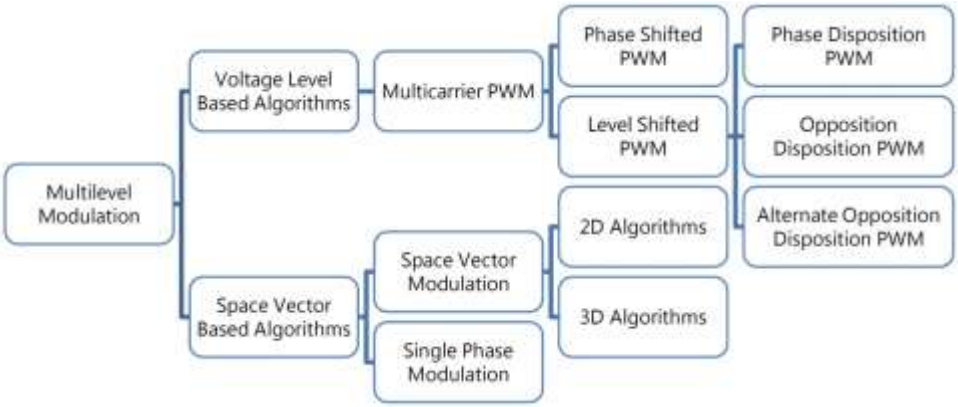
اگرچه چندین الگوریتم بر پایه فضای برداری موجود است، اما به‌ندرت در صنعت به کار می‌روند. دلیل این موضوع این است که روش PWM بر پایه موج حامل، تنها به سیگنال‌های مرجع و حامل و یک مقایسه‌کننده ساده جهت تولید پالس‌های مناسب نیازمند است. از طرف دیگر الگوریتم‌های مدولاسیون بر پایه بردار فضایی، حداقل به سه مرحله نیازمند هستند؛ مرحله اول انتخاب بردارهای مدولاسیون، مرحله دوم محاسبهٔ زمان‌های مدولاسیون و مرحله سوم ترتیب اعمال این زمان‌ها و ساخت بردار مرجع. این بدین معنا است که الگوریتم فضای برداری نیازمندی‌های سخت‌افزاری و محاسبات بیشتری نسبت به روش‌های PWM دارد.

---

[۱] -Space Vector Modulation

[۲] - Over Modulation

چندین روش مدولاسیون چندسطحی وجود دارد؛ اما همه این الگوریتم‌ها برای CHB مناسب نیستند. مهم‌ترین روش‌های مدولاسیون چندسطحی برای CHB در (**Error! Reference source not found.** نشان داده شده است [۲۶، ۲۷].



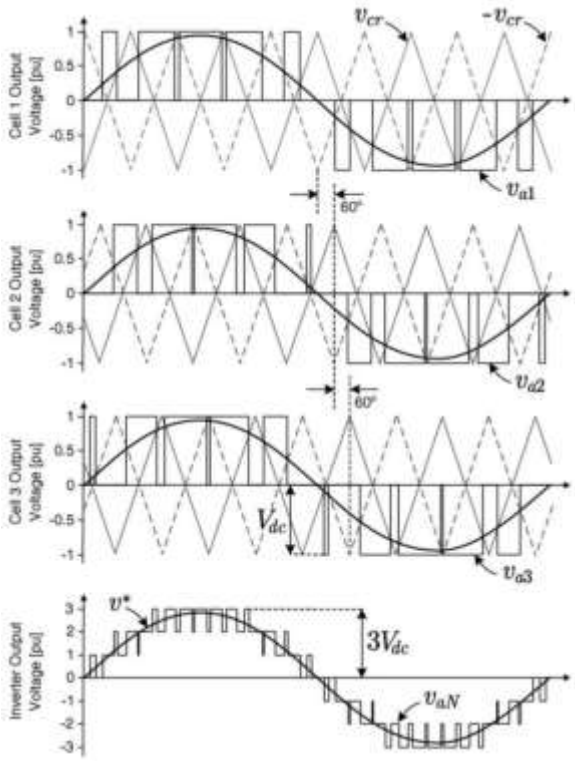
شکل (۲-۱۲): دسته‌بندی مهم‌ترین روش‌های مدولاسیون چندسطحی

۲-۳-۳ PWM با جابه‌جایی فاز[۱]

PWM با جابه‌جایی فاز (PS-PWM)، یک PWM سینوسی با چند موج حامل است که برای کنترل یک CHB چندسطحی توسعه یافته است. هر سلول به دو موج حامل تخصیص یافته است و به‌صورت مستقل و با استفاده از سیگنال مرجع مدوله می‌شود.

یک جابه‌جایی فاز مشابه روی همه موج‌های حامل اعمال می‌گردد؛ به‌طوری که مجموع این جابه‌جایی فازها برای nسلول برابر ۱۸۰ درجه گردد. این جابه‌جایی فاز شکل موج پله‌ای ولتاژ خروجی را تولید می‌کند [۱۱، ۲۷]. فرکانس کلیدزنی یک سلول از یک مبدل nسطحی، nبرابر کمتر از فرکانس خروجی مبدل خواهد بود. فرکانس کلیدزنی ضعیف‌تر، تلفات کلیدزنی کمتر را به دنبال دارد. اعمال روش PS-PWM باعث توزیع مساوی توان در سلول‌های مختلف CHB می‌شود. این موضوع باعث کاهش هارمونیک جریان ورودی CHB خواهد شد. (**Error! Reference source not found.** چگونگی تولید پالس‌های مدولاسیون را برای یک مبدل CHB با سه سلول را نشان می‌دهد.

[۱] - Phase Shifted PWM



شکل (۲-۱۳): تولید پالس با استفاده از روش PS-PWM برای یک مبدل چندسطحی با سه سلول HB

۲-۳-۴ PWM با جابه‌جایی سطح

روش مدولاسیون PWM سینوسی دیگر بر پایه چند موج حامل، با چیدن چند موج حامل روی هم به دست می‌آید. این روش مدولاسیون، که هریک از موج‌های حامل یک سطح ولتاژ خروجی را نمایندگی می‌کند، مدولاسیون PWM با جابه‌جایی سطح (LS-PWM)[۱] نامیده می‌شود [۶]. این روش دارای رفتار هارمونیکی بهتری نسبت به روش PS-PWM است؛ اما این تأثیر بسیار کم است [۱۰]. به‌کارگیری این روش باعث توزیع توان نامتقارن بین سلول‌های مختلف خواهد شد که باعث ایجاد اعوجاج زیاد در جریان ورودی مدار CHB خواهد شد. بسته به ترتیب چینش موج‌های حامل، روش LS-PWM می‌تواند به‌صورت زیر دسته‌بندی گردد:

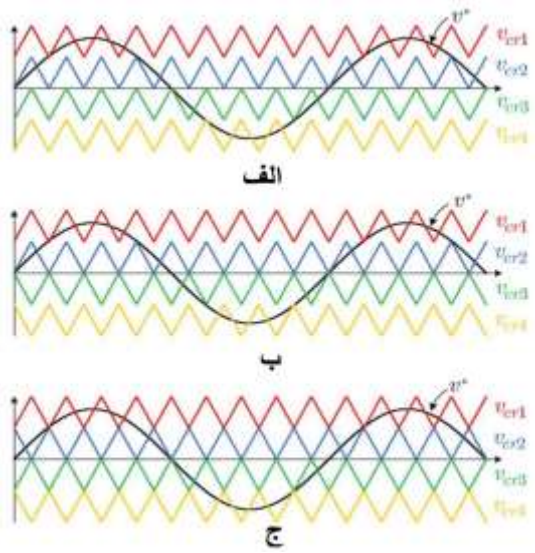
- روش PD-PWM[۲] که همه موج‌های حامل با فازهای مشابه روی هم مرتب می‌شوند (**Error! Reference source not found.**-الف).
- روش POD-PWM[۱] که موج‌های حامل مثبت با یکدیگر هم‌فاز بوده و با موج‌های حامل منفی ۱۸۰ درجه اختلاف‌فاز دارند (**Error! Reference source not found.**-ب).

[۱] - Level Shifted PWM

[۲] - Phase Disposition PWM

- روش APOD-PWM[۲] که هر موج حامل نسبت به موج قبلی خود ۱۸۰ درجه اختلاف‌فاز دارد (**Error! Reference source not found.**-ج).

مثالی از هرکدام از روش‌ها در **Error! Reference source not found.** نشان داده شده است.



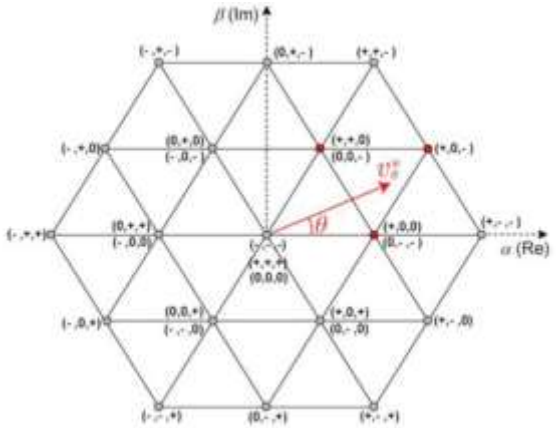
شکل (۲-۱۴): روش‌های مختلف LS-PWM الف- PD-PWM؛ ب- POD-PWM؛ ج- APOD-PWM

۲-۳-۵ مدولاسیون بردار فضایی دوبعدی

روش مدولاسیون بردار فضایی دوبعدی (2D-SVM) با تبدیل ولتاژ سه‌فاز در صفحه $\beta-\alpha$ کار می‌کند. این روش نزدیک‌ترین بردارهای موجود به بردار مرجع را تعیین کرده تا زمان کلیدزنی و ترتیب اعمال آن‌ها را تولید کند. محاسبات این روش ساده بوده و می‌تواند به هر سیستم سه‌فاز متعادل اعمال گردد. **Error! Reference source not found.** روش 2D-SVM را برای یک مبدل سه‌سطحی نشان می‌دهد [۸].

[۱] - Phase Opposition Disposition PWM

[۲] - Alternate Phase Opposition Disposition PWM



شکل (۲-۱۵): روش 2D-SVM برای یک مبدل سه‌سطحی

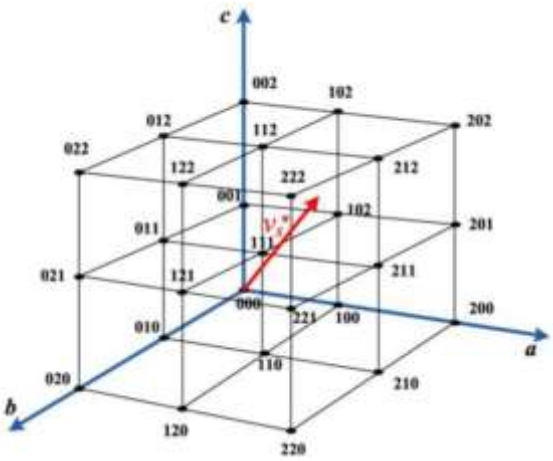
۲-۳-۶ مدولاسیون بردار فضایی سه‌بعدی

مدولاسیون بردار فضایی سه‌بعدی (3D-SVM) بسط روش 2D-SVM برای شبکه‌های نامتعادل می‌باشد. وقتی سیستم در یک شرایط نامتعادل قرار می‌گیرد یا اگر یک توالی صفر یا اعوجاج هارمونیکی در سیستم وجود داشته باشد، بردارهای حالت دیگر در صفحه $\beta-\alpha$ قرار نخواهند داشت. برای محاسبهٔ بردارهای حالت در این شرایط، صفحه $\beta-\alpha$ به بعد سومی به نام محور γ بسط پیدا خواهد کرد. روش 3D-SVM برای جبران‌سازی توالی صفر در فیلترهای فعال، در سیستم‌های با بار نامتقارن یا غیرخطی با یا بدون نول و همچنین برای متعادل‌کردن ولتاژ خازن‌های لینک DC کاربرد دارد (**Error! Reference source not found.**).

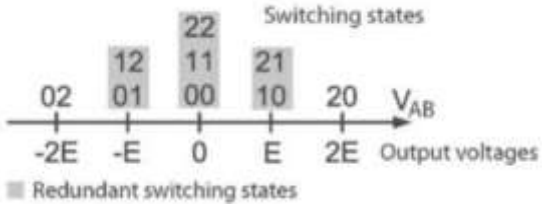
۲-۳-۷ مدولاسیون تک‌فاز

روش مدولاسیون جدیدتر، روش مدولاسیون تک‌فاز یا 1DM نام دارد. این روش از یک الگوریتم ساده‌ای برای تعیین توالی کلیدزنی و محاسبهٔ زمان‌ها استفاده می‌کند. این کار با تولید ولتاژ فاز مرجع به‌عنوان میانگین نزدیک‌ترین سطوح ولتاژ فاز انجام می‌شود. هزینه سخت‌افزار برای محاسبات مورد نیاز در روش 1DM پایین و مستقل از تعداد سطوح است و کارایی آن در سطح روش‌های 2D-SVM و 3D-SVM است. روش 1DM مستقل از پیکربندی انتخاب‌شده می‌باشد؛ اما به یک محاسبهٔ سریع برای انتخاب مناسب بین حالت‌های ممکن موجود انتخاب‌شدنی نیاز دارد [۲۸]. ناحیه کنترل یک 1DM در **Error! Reference source not found.**) نشان داده شده است؛ برای مثال اگر ولتاژ فاز مرجع برابر 1.7E باشد، استراتژی 1DM از حالت‌های (۲۰ و ۲۱) یا (۱۰ و ۲۰) استفاده خواهد کرد.

DOI: 10.30503/nripress.2020.154



شکل (۲-۱۶): حالت بردارهای فضایی یک مبدل سه‌بازو با روش 3D-SVM در مختصات کارتزین



شکل (۲-۱۷): ناحیه کنترل روش 1DM برای یک مبدل تک‌فاز DCC پنج‌سطحی

۲-۳-۸ جمع‌بندی

خلاصه روش‌های مدولاسیون موجود در **Error! Reference source not found.**) نشان داده شده است.

جدول (۲-۲): خلاصه روش‌های مدولاسیون موجود

روش	پیچیدگی الگوریتم	سخت‌افزار مورد نیاز	ویژگی
PS-PWM	ساده	متوسط	هر سلول به یک جفت موج حامل تخصیص یافته است و اجازه کنترل ساده را می‌دهد.
LS-PWM	ساده	متوسط	کمی رفتار هارمونیکی را بهبود می‌بخشد.
2D-SVM	پیچیده	بزرگ و گران‌قیمت	تنها برای سیستم‌های متعادل مناسب است.
3D-SVM	پیچیده	بزرگ و گران‌قیمت	برای دستگاه‌های متعادل و نامتعادل با یا بدون نول مناسب است.
1DM	ساده	بزرگ و گران‌قیمت	مستقل از پیکربندی و تعداد فازها.

DOI: 10.30503/nripress.2020.154

از جدول فوق می‌توان نتیجه گرفت که روش PS-PWM برای مدولاسیون مبدل CHB مناسب‌تر است. این روش دارای الگوریتم ساده، سخت‌افزار مورد نیاز در حد متوسط است. این روش تنها روشی است که در دستگاه‌های صنعتی و تجاری استفاده می‌شود [۱۰].

DOI: 10.30503/nripress.2020.154

فصل سوم: شناخت انواع مختلف مبدل‌های DC-DC ایزوله، مناسب برای کاربرد PET و بررسی ویژگی‌های آن‌ها

DOI: 10.30503/nripress.2020.154

مقدمه

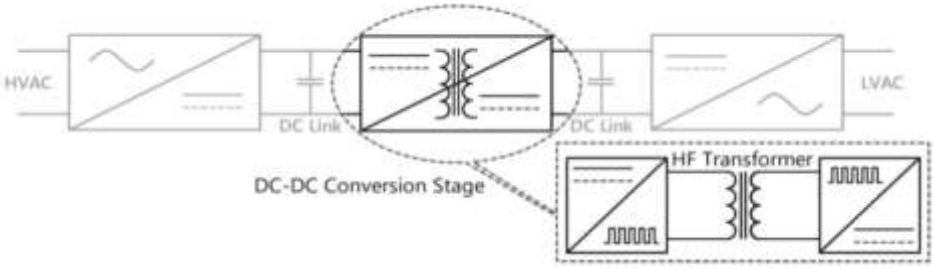
مهم‌ترین عملکرد مبدل‌های PET، تغییر سطح ولتاژ و ایجاد ایزولاسیون بین ولتاژهای اولیه و ثانویه است. در ساختارهای سه‌طبقه PET، این عمل در طبقه میانی و در مبدل DC-DC انجام می‌شود. مبدل‌های الکترونیک قدرت ولتاژ DC سمت ولتاژ متوسط را به موج AC فرکانس قوی تبدیل کرده که پس از عبور از ترانسفورماتور فرکانس قوی و عمل یک‌سوسازی در سمت ثانویه، به ولتاژ DC فشارضعیف تبدیل می‌شود. در ادامه این فصل انواع پیکربندی‌های موجود در این زمینه بررسی خواهد شد.

۳-۱ طبقه تبدیل DC-DC

طبقه دوم در یک PET سه‌طبقه، طبقه مبدل DC-DC می‌باشد. (**Error! Reference source not found.** شماتیک این طبقه از PET را نشان می‌دهد که می‌تواند به سه بخش تقسیم گردد:

- یک مبدل DC-AC در ورودی؛
- یک ترانسفورماتور فرکانس قوی (HF) در بخش میانی؛
- یک مبدل AC-DC در خروجی.

ترانسفورماتور فرکانس قوی برای ایزولاسیون بین دو سطح ولتاژ ورودی و خروجی نیاز است. همچنین ولتاژ قوی و جریان پایین ورودی را به جریان بالا و ولتاژ پایین در خروجی تبدیل می‌کند. دلیل اصلی استفاده از ترانسفورماتور فرکانس قوی در ساختمان PET، کاهش چشمگیر حجم و وزن هسته در مقایسه با ترانسفورماتورهای معمولی است.



شکل (۳-۱): شماتیک طبقه DC-DC یک PET

Error! Reference source not found.) تفاوت ظاهری و ابعادی یک ترانسفورماتور معمولی و یک ترانسفورماتور فرکانس قوی را در یک سطح توان نشان می‌دهد. برای داشتن این مزیت، ساختمان طبقه DC-DC باید تا حد ممکن کوچک و فشرده بوده، بدون آنکه راندمان کلی سیستم کاهش یابد.

DOI: 10.30503/nripress.2020.154



شکل (۳-۲): مقایسه بین یک ترانسفورماتور معمولی و یک ترانسفورماتور فرکانس قوی [۲۹]

۳-۱ ساختارها

برای طبقه میانی یک PET، چند مبدل کلاسیک DC-DC ایزوله وجود دارد؛ مانند مبدل‌های Flyback، Forward و Cuk ایزوله. این پیکربندی‌ها دارای مزیت در زمینه سادگی مدار قدرت و تعداد کم کلیدهای نیمه‌هادی مورد نیاز هستند؛ اما مبدل‌های Flyback و Forward ایزوله در زمینه استفاده مؤثر از ترانسفورماتور و کلیدهای نیمه‌هادی دارای معایبی هستند. معایب مبدل Cuk نیز کلیدزنی سخت، توزیع استرس ناهموار کلید، نیازمندی به دو خازن "انسداد (blocking)" با ظرفیت تحمل جریان شدید و دو سلف است. این معایب باعث می‌شود که این مبدل‌ها برای کاربرد در ساختمان PET نامناسب باشند.

پیکربندی‌های مناسب برای کاربرد در طبقه DC-DC یک PET عبارت است از [۳۰]:

- مبدل پل دوطرفه فعال تک‌فاز؛
- مبدل پل دوطرفه فعال سه‌فاز؛
- مبدل تمام‌پل ایزوله دوجهته؛
- مبدل دوبرابرکننده جریان[۱] ایزوله دوطرفه؛
- مبدل Push-Pull ایزوله دوطرفه؛
- مبدل LLC.

۳-۱-۱ مبدل پل دوطرفه فعال تک‌فاز

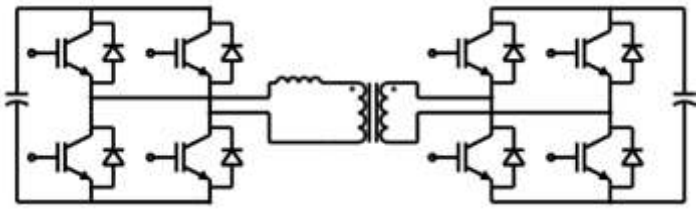
مبدل پل دوطرفه فعال[۲] (DAB) تک‌فاز شامل یک مدار تمام‌پل در سمت اولیه و ثانویه همراه با یک ترانسفورماتور فرکانس قوی در بین آن‌ها است. مبدل DAB از اندوکتانس نشتی ترانسفورماتور به‌عنوان منبع ذخیره انرژی و تولید شکل

[۱] - Current Doubler Converter

[۲] - Dual Active Bridge

DOI: 10.30503/nripress.2020.154

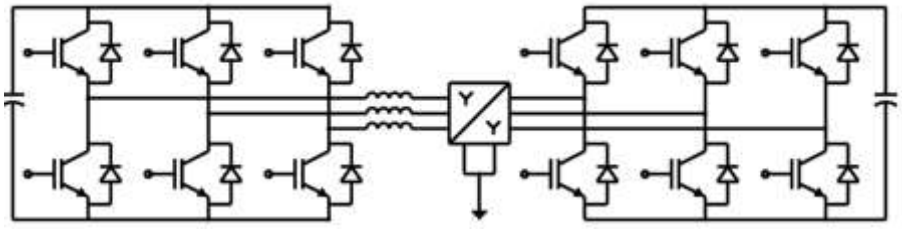
موج جریان استفاده می‌کند. مزیت عمده مبدل DAB، تعداد کم عناصر پسیو، توزیع متقارن جریان‌ها در سوئیچ‌ها و کلیدزنی نرم است. عیب آن نیز این است که بسته به طرح مدولاسیون و ولتاژ عملکرد، ممکن است جریان‌های مؤثر بزرگی بین خازن‌های لینک DC جاری گردد، مخصوصاً سمت ولتاژ ضعیف. **Error! Reference source not found.**) طرح شماتیکی این مبدل را نشان می‌دهد.



شکل (۳-۳): مبدل پل دوطرفه فعال تک‌فاز

۳-۱-۲ مبدل پل دوطرفه فعال سه‌فاز

مبدل پل دوطرفه فعال سه‌فاز شامل یک پل سه‌فاز در هر دو سمت ولتاژ قوی و ولتاژ ضعیف می‌باشد. این طرح نیازمند سه اندوکتانس برای ذخیره‌سازی انرژی و سه ترانسفورماتور فرکانس قوی است؛ هرچند یک ترانسفورماتور فرکانس قوی سه‌فاز نیز می‌تواند به کار گرفته شود. این طرح در مقایسه با مبدل DAB تک‌فاز، راندمان کلی بهتری را ارائه داده و به ترانسفورماتور، کلید و اندوکتانس با اندازه کمتری نیاز دارد. همچنین این پیکربندی دارای جریان مؤثر خازنی کمتر بوده است و بنابراین به عناصر با اندازه کوچک‌تری نیازمند است. یکی از معایب این پیکربندی تعداد نیمه‌هادی‌های مورد نیاز آن است. این پیکربندی به دوازده کلید نیاز دارد (در مقایسه با هشت کلید همتای تک‌فاز خود). عیب دیگر این پیکربندی نیز تلفات هدایتی و کلیدزنی زیاد آن در حین کار در محدوده توان و ولتاژ قوی است. **Error! Reference source not found.**) شماتیک این مبدل را نشان می‌دهد.

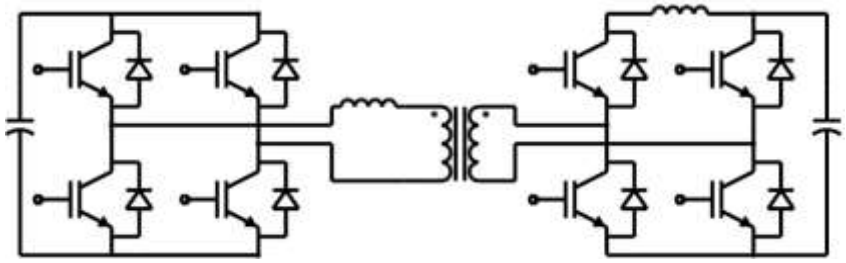


شکل (۳-۴): مبدل پل دوطرفه فعال سه‌فاز

۳-۱-۳ مبدل تمام‌پل ایزوله دوجهته

مبدل تمام‌پل ایزوله دوجهته شامل یک مبدل تمام‌پل همراه با یک فیلتر خازنی (منبع ولتاژ) در سمت اولیه و یک مبدل تمام‌پل با فیلتر اندوکتانسی (منبع جریانی) در سمت ثانویه می‌باشد (**Error! Reference source not found.**). این پیکربندی اجازه کلیدزنی فرکانس قوی را داده که نتایج آن چگالی پرتوان است. هرچند، حجم اضافه برای نصب سلف سمت

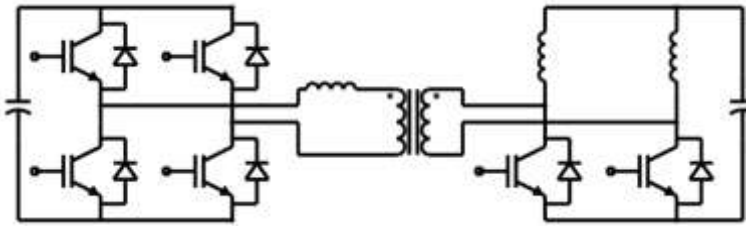
ثانویه نیاز است. عیب دیگر این پیکربندی، نیاز به مدار اسنابر برای جلوگیری از اسپایک‌های ولتاژی در طول مدت کلیدزنی است. این اسپایک‌های ولتاژی به‌خاطر این ایجاد می‌شوند که کلیدهای سمت ثانویه سلف، سمت ثانویه را به‌طور متناوب به راکتانس نشتی ترانسفورماتور متصل (به‌صورت سری) می‌کنند.



شکل (۳-۵): مبدل تمام‌پل ایزوله دوجهته

۳-۱-۴ مبدل دوبرابرکننده جریان ایزوله دوطرفه

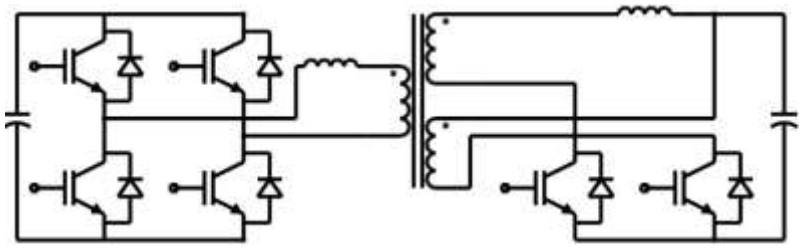
با تغییر کوچک در ساختمان مبدل تمام‌پل ایزوله دوجهته، مبدل دوبرابرکننده جریان ایزوله دوطرفه به وجود می‌آید. در این مبدل دو کلید بالایی مبدل تمام پل سمت ثانویه با دو سلف جایگزین شده است. این سلف‌ها باعث ایجاد توانمندی بسیار در کنترل جریان شده و کاهش تلفات کلیدزنی را به دنبال دارد. عیب عمده این پیکربندی نیاز به یک ترانسفورماتور با پرتوان‌تر می‌باشد. همچنین نیاز به دو سلف نسبتاً بزرگ در سمت ثانویه دارد (**Error! Reference source not found.**).



شکل (۳-۶): مبدل دوبرابرکننده جریان ایزوله دوطرفه

۳-۱-۵ مبدل Push-Pull ایزوله دوطرفه

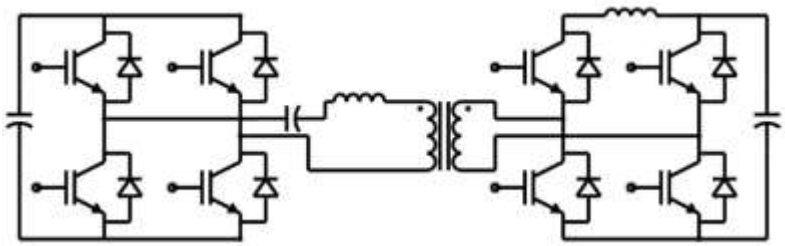
مبدل Push-Pull ایزوله دوطرفه نیز با تغییر در ساختمان مبدل تمام‌پل ایزوله دوجهته به دست می‌آید. ترانسفورماتور این پیکربندی دارای دو سیم‌پیچی در ثانویه با تپ وسط بوده و یک سلف در خروجی آن قرار دارد (**Error! Reference source not found.**). سلف خروجی در دو برابر فرکانس کلیدزنی نیمه‌هادی‌ها کار کرده است که در نتیجه اندازه آن نسبت به پیکربندی دوبرابرکننده جریان ایزوله دوطرفه نصف خواهد شد. چون هر سیم‌پیچی در ثانویه تنها در نیمی از پریود کلیدزنی هدایت می‌کنند؛ بنابراین استفاده بهینه از ترانسفورماتور انجام نشده و به یک ترانسفورماتور با پرتوان‌تر نیاز است.



شکل (۳-۷): مبدل Push-Pull ایزوله دوطرفه

۳-۱-۶ مبدل LLC

LLC یک مبدل DC-DC رزونانسی است. مبدل‌های رزونانسی جریان‌های تقریباً سینوسی را برای ترانسفورماتور تولید می‌کنند. این امر باعث کاهش تلفات کلیدزنی شده است که خود باعث افزایش فرکانس کلیدزنی قابل‌دستیابی و افزایش چگالی توان خواهد شد. مبدل LLC دارای یک خازن سری با اندوکتانس ترانسفورماتور است که جریان‌های DC را بلاک کرده و از به‌اشباع‌رفتن ترانسفورماتور HF جلوگیری می‌کند. هر دو سمت ترانسفورماتور به یک مبدل تمام‌پل متصل شده است. عیب عمده این پیکربندی این است که فرکانس کلیدزنی واقعی به‌شدت با ولتاژ ورودی و میزان بار خروجی تغییر می‌کند. این امر باعث ایجاد یک شرایط کنترل‌ناشدنی در شرایط بی‌باری می‌شود؛ زیرا در این شرایط به فرکانس کلیدزنی بی‌نهایت نیاز است. **Error! Reference source not found.**) این مبدل را نشان می‌دهد.



شکل (۳-۸): مبدل LLC

۳-۱-۷ جمع‌بندی

برای انتخاب یک مبدل DC-DC مناسب در طبقه دوم یک PET، مقایسه بین پیکربندی‌های مختلف در **Error! Reference source not found.**) انجام شده است.

جدول (۳-۱): مقایسه بین پیکربندی‌های DC-DC ایزوله مختلف

پیکربندی	مزیت‌ها	معایب
مبدل پل دوطرفه فعال تک‌فاز	– کمترین تعداد عناصر پسیو – راندمان خوب	– ممکن است جریان مؤثر بالای خازن DC اتفاق بیفتد.
مبدل پل دوطرفه فعال سه‌فاز	– جریان مؤثر کمتر نسبت به DAB – ریتینگ کمتر عناصر	– نیاز به تعداد زیاد کلید و سلف – تلفات بیشتر

	– بی‌نیازی به سلف اضافه	
مبدل تمام پل ایزوله دوجهته	– فرکانس کلیدزنی و چگالی توانی بیشتر	– نیاز به سلف اضافه – نیاز به مدار اسنابر
مبدل دوبرابرکننده جریان ایزوله دوطرفه	– کنترل جریان شدید و تلفات هدایتی کمتر – فرکانس کلیدزنی مورد نیاز کمتر	– نیاز به دو سلف اضافه – ولتاژ عملکرد محدود
مبدل Push-Pull ایزوله دوطرفه	– کنترل جریان شدید و کاهش سلف مورد نیاز – فرکانس کلیدزنی مورد نیاز کمتر	– استفاده مؤثر نکردن از ترانسفورماتور پیچیده
مبدل LLC	– فرکانس کلیدزنی و چگالی توانی بیشتر – راندمان خوب	– نیاز به سلف و خازن بزرگ مورد نیاز – کنترل‌ناپذیری در بی‌باری

با توجه به جدول فوق می‌توان دید که مبدل DAB تک‌فاز راندمان خوبی را ایجاد می‌کند؛ در حالی که تعداد عناصر پسیو آن نیز کم است. این امر اجازه ساخت مدار ساده و فشرده و کوچک را می‌دهد. به‌دلیل مزایای شرح‌داده‌شده، این پیکربندی برای طبقه DC-DC (طبقه دوم) یک PET استفاده می‌شود.

۳-۲ مدولاسیون

روش‌های مدولاسیون اصلی که برای مبدل DAB استفاده می‌شوند عبارت است از [۳۱]:

- مدولاسیون جابه‌جایی فاز؛
- مدولاسیون ذوزنقه‌ای؛
- مدولاسیون مثلثی.

هرکدام از این روش‌ها دارای دامنه عملکردی در ولتاژ ورودی، ولتاژ خروجی و بار خاصی هستند که در آن کمترین تلفات ایجاد می‌شود. همان طور که قبلاً بیان شد، انتظار می‌رود که مبدل طبقه DC-DC یک ولتاژ DC ورودی تقریباً ثابتی را از طبقه ورودی AC-DC دریافت کند. هم‌زمان انتظار می‌رود که طبقه DC-DC یک ولتاژ DC ثابتی را به مبدل طبقه سوم (DC-AC) تحویل دهد. این بدین معنا است که DAB در یک نسبت ولتاژ ورودی–خروجی ثابتی کار خواهد کرد. تنها پارامتر عملکرد متغیر، بار سیستم می‌باشد.

۳-۲-۱ مدولاسیون جابه‌جایی فاز

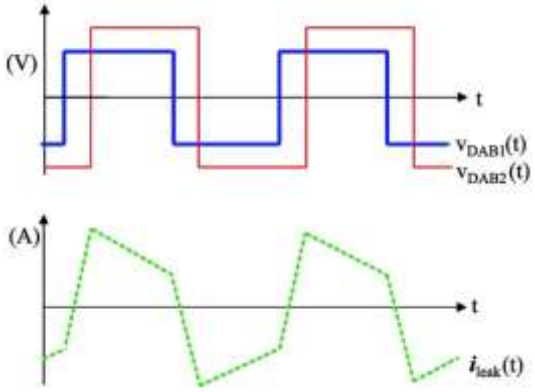
مدولاسیون جابه‌جایی فاز که همچنین به نام مدولاسیون مستطیلی نیز شناخته می‌شود، با کلیدزنی سمت اولیه و ثانویه در سیکل وظیفه[۱] ۵۰درصدی عمل می‌کند (**Error! Reference source not found.**). انتقال توان بین دو طرف می‌تواند با تنظیم زاویه بین شکل موج کلیدزنی اولیه و ثانویه کنترل گردد. این روش دارای مزایای زیر است [۳۱، ۳۲]:

[۱] - Duty Cycle

- الگوریتم کنترلی ساده؛
- کمترین جریان مؤثر مدار در مقایسه با سایر روش‌های مدولاسیون؛
- قابلیت انتقال توان حداکثر؛
- توزیع متقارن تلفات بین کلیدها؛
- کلیدزنی در ولتاژ صفر یا ZVS در طول روشن‌شدن کلیدها.

اما معایب این روش عبارت است [۳۲]:

- هشت کموتاسیون باید اجرا گردد؛
- جریان منفی در سمت DC باعث کاهش انتقال توان می‌شود، این امر راندمان را کاهش می‌دهد؛
- وقتی توان اکتیوی جابه‌جا نمی‌شود، تلفات زیادی به‌واسطه توان راکتیو ایجاد می‌شود؛
- خاموش‌شدن کلیدها در شرایط ولتاژ غیرصفر انجام می‌شود که نتیجه آن تلفات کلیدزنی است.



شکل (۳-۹): مدولاسیون جابه‌جایی فاز

۳-۲-۲ مدولاسیون ذوزنقه‌ای

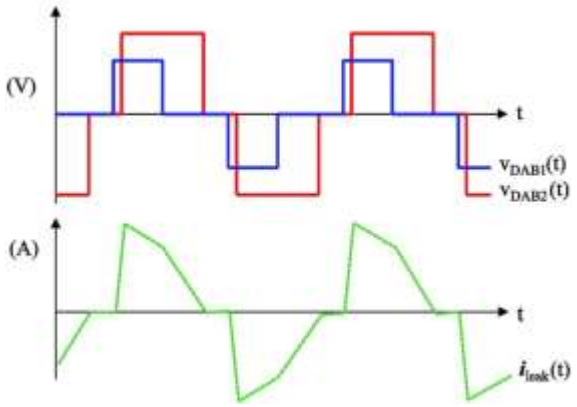
روش مدولاسیون ذوزنقه‌ای می‌تواند تلفات خاموش‌شدن کلیدها را با اضافه‌کردن فاصله زمانی خالی[۱] در ولتاژ کلیدزنی سمت اولیه کاهش دهد. این امر باعث می‌شود که نیمی از کلیدها (چهار کلید) تحت ولتاژ صفر خاموش گردند. هرچند این فاصله زمانی خالی اضافه‌شده باعث افزایش جریان مؤثر برای انتقال توان مشابه خواهد شد و این امر خود باعث افزایش تلفات هدایتی می‌شود. این مدولاسیون در **Error! Reference source not found.**) نشان داده شده است. مزایای این روش به‌شرح زیر است [۳۱، ۳۲]:

[۱] - Blanking Time

- تلفات کلیدزنی کمتر؛
- کابردی برای رنج ولتاژی بیشتر.

و معایب این روش نیز عبارت است از:

- تلفات هدایتی بیشتر؛
- اگر ولتاژ اولیه نسبت به ولتاژ ثانویه متفاوت باشد، توزیع تلفات نامتقارن خواهد بود؛
- الگوریتم کنترل و مدولاسیون پیچیده؛
- عملکرد در شرایط بی‌باری ناممکن است.



شکل (۳-۱۰): مدولاسیون ذوزنقه‌ای

۳-۲-۳ مدولاسیون مثلثی

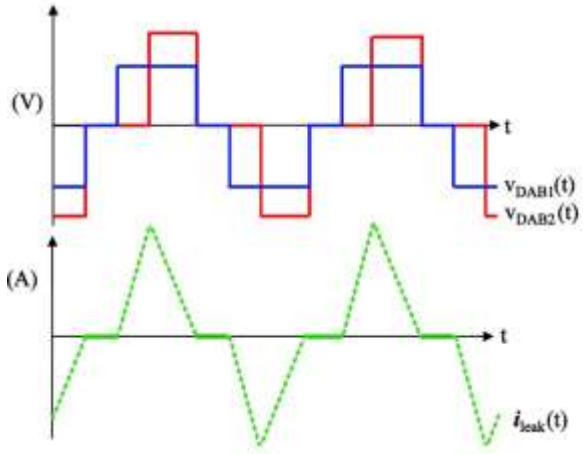
یک روش خاص از مدولاسیون ذوزنقه‌ای، مدولاسیون مثلثی است. این روش از فاصله زمانی خالی یا جابه‌جایی فاز برای ایجاد یک پالس ولتاژ کلیدزنی اولیه برای هم‌پوشانی با ولتاژ کلیدزنی ثانویه استفاده می‌کند. این امر باعث ایجاد یک جریان مثلثی در ترانسفورماتور شده است که تنها، دو کلید تحت ولتاژ غیرصفر خاموش می‌شوند. این موضوع باعث کاهش بیشتر تلفات کلیدزنی می‌شود؛ اما به‌خاطر بیشتربودن پیک جریان، تلفات هدایتی آن افزایش می‌یابد. این مدولاسیون در **Error! Reference source not found.**) نشان داده شده است. مزایای این روش عبارت است از:

- کمترین تلفات کلیدزنی در مقایسه با روش‌های دیگر؛
- وقتی نسبت ولتاژهای اولیه و ثانویه متفاوت از نسبت تبدیل ترانسفورماتور باشد، این روش مناسب است.

معایب این روش نیز به‌شرح زیر است:

DOI: 10.30503/nripress.2020.154

- تلفات کلیدزنی همواره در دو کلید مشابه اتفاق میفتد؛
- استفاده نامؤثر برای سیکل انتقال توان؛
- الگوریتم کنترلی و مدولاسیون پیچیده؛
- بیشترین جریان مؤثر در مقایسه با روش‌های دیگر.



شکل (۳-۱۱): مدولاسیون مثلثی

۳-۳- نتیجه‌گیری

Error! Reference source not found.) یک مقایسه مختصر از سه روش مدولاسیون تشریح‌شده را نشان می‌دهد. **Error! Reference source not found.**) نشان می‌دهد که مدولاسیون جابه‌جایی فاز برای اجرا ساده است. جریان‌های مؤثر پایین، توان نامی مورد نیاز قطعات را کاهش می‌دهد. این مزایا مهم‌تر از تلفات بیشتر خاموش‌شدن کلیدها در این روش است. به این دلیل، این روش برای کنترل DAB مناسب‌تر است.

جدول (۳-۲): مقایسه مختصر از سه روش مدولاسیون جابه‌جایی فاز، ذوزنقه‌ای و مثلثی

روش	مزیت عمده	عیب عمده
مدولاسیون جابه‌جایی فاز	کنترل و الگوریتم ساده	بیشترین تلفات در توان‌های پایین
مدولاسیون ذوزنقه‌ای	گستره زیاد ولتاژ	ناتوانی کار در بی‌باری
مدولاسیون مثلثی	تلفات کلیدزنی کم	جریان مؤثر قوی

DOI: 10.30503/nripress.2020.154

فصل چهارم: انواع مبدل‌های موجود DC-AC و بررسی مزایا و معایب آن‌ها

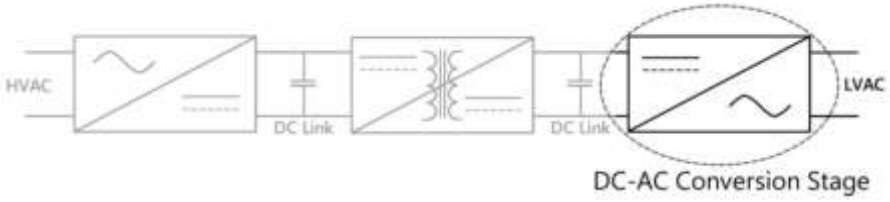
DOI: 10.30503/nripress.2020.154

مقدمه

پس از کاهش سطح ولتاژ DC به‌وسیلهٔ طبقه دوم یک PET، باید یک ولتاژ سه‌فاز (یا تک‌فاز) AC با فرکانس ۵۰ یا ۶۰ هرتز برای مصرف‌کننده (یا اتصال به شبکه توزیع ولتاژ پایین) تولید شود. به‌دلیل پایین‌بودن ولتاژ در این طبقه و بلوغ تکنولوژی نیمه‌هادی‌های قدرت در این سطح ولتاژ، میزان اهمیت این طبقه از دو طبقه دیگر در PET کمتر است؛ اما به هر حال به‌دلیل بالابودن جریان، مسائل مربوط به راندمان و کیفیت توان تولیدشده برای مصرف‌کننده همچنان از اهمیت فراوانی برخوردار خواهد بود.

۱-۴ طبقه DC-AC

طبقه سوم یک PET، یک مدار DC-AC است که ولتاژ خروجی طبقه DC-DC را به یک ولتاژ AC که مناسب مصرف‌کننده می‌باشد تبدیل می‌کند (**Error! Reference source not found.**). چون این طبقه دارای ولتاژ پایین است، استفاده از اینورترهای منبع ولتاژ دوسطحی بسیار مناسب‌تر از اینورترهای چندسطحی می‌باشند. به همین خاطر دارای مدار قدرت و کنترل ساده‌تر و ارزان‌تری هستند و از تکنولوژی بسیار بالغ‌تری بهره می‌برند.



شکل (۴-۱): طبقه DC-AC یک PET

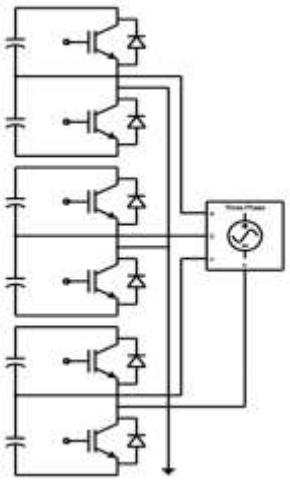
۴-۲ ساختارها

طبقه DC-AC یک PET باید قادر به تولید ولتاژهای سه‌فاز فازبه‌فاز و فازبه‌نول باشد. همچنین این طبقه ممکن است به یک شبکه ولتاژ پایین متصل گردد. در هر دو حالت، این مبدل باید بتواند بارهای نامتقارن را تغذیه کند؛ زیرا بارهای تک‌فاز موجود در شبکه توزیع ذاتاً نامتقارن هستند [۳۳]. مبدل این طبقه باید توانایی انتقال توان دوطرفه را داشته باشد؛ زیرا ممکن است در سمت مصرف‌کننده، منابع تولید پراکنده انرژی الکتریکی موجود باشند. بر اساس نیازمندی‌های موجود برای طبقه سوم یک PET، ساختارهای امکان‌پذیر DC-AC عبارت است از:

- سه مبدل نیم‌پل موازی؛
- سه مبدل تمام‌پل موازی؛
- سه مبدل تک‌فاز سه‌سیمه موازی؛
- مبدل سه‌فاز مرسوم؛
- مبدل سه‌فاز چهارساق.

۴-۲-۱ مبدل‌های نیم‌پل

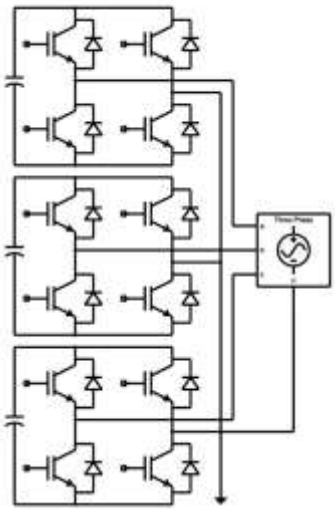
مبدل نیم‌پل، ساختار اساسی مبدل‌های منبع ولتاژ DC-AC می‌باشد. این مبدل با دو کلید دوطرفه ساخته می‌شود. هر کلید شامل ادوات نیمه‌هادی کنترل‌پذیر و یک دیود معکوس موازی می‌باشد [۳۴]. یک مثال از یک مبدل سه‌فاز که از نیم‌پل ساخته شده است، در **Error! Reference source not found.** نشان داده شده است.



شکل (۴-۲): مبدل سه‌فاز DC-AC تشکیل‌شده از سه نیم‌پل

۴-۲-۲ مبدل‌های تمام‌پل

مطابق **Error! Reference source not found.**)، هر فاز از یک مبدل تمام‌پل (که مبدل پل H نیز نامیده می‌شود) شامل دو نیم‌پل است. یک مزیت مبدل تمام‌پل این است که نیاز به ولتاژ لینک DC پایین‌تری نسبت به ساختارهای دیگر دارند [۳۵].

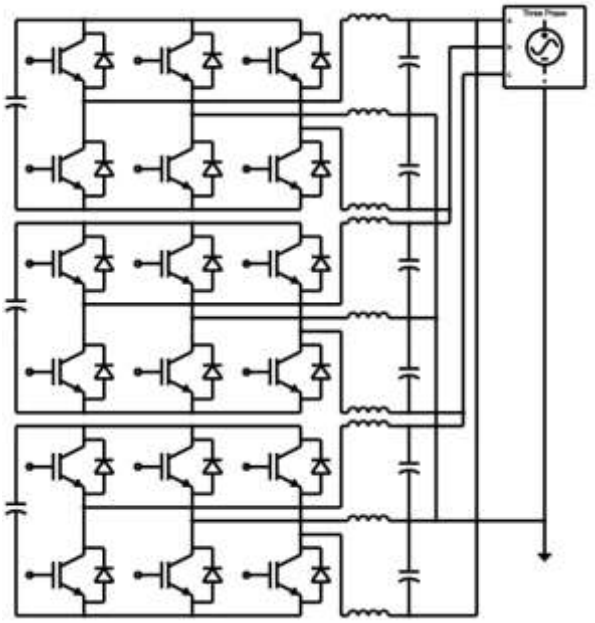


شکل (۴-۳): مبدل سه‌فاز DC-AC تشکیل‌شده از سه پل H

۴-۲-۳ مبدل تک‌فاز سه‌سیمه موازی

مبدل تک‌فاز سه‌سیمه (1φ3W)، از ترکیب سه نیم‌پل و فیلترهای LC خروجی برای تولید ولتاژهای فازبه‌فاز و فازبه‌نول استفاده می‌کنند [۳۶]. با توجه به **Error! Reference source not found.**)، واضح است که این پیکربندی نسبت به پیکربندی‌های دیگر، نیاز به عناصر بیشتری دارد. هرچند، اضافه‌شدن یک ساق اضافی این پیکربندی را قادر می‌سازد تا

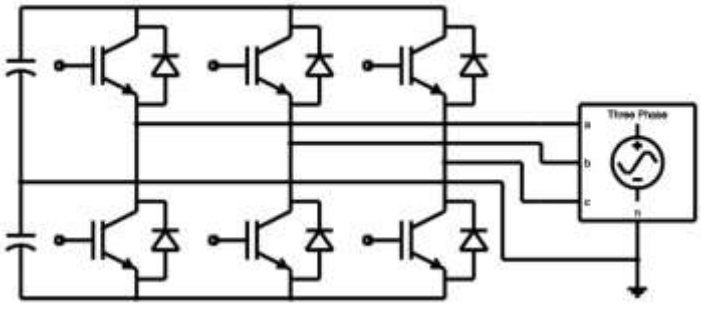
بارهای نامتقارن را تغذیه کند. مشابه مبدل تک‌فاز در بند قبل، پیکربندی 1φ3W نیازمند سلول‌های جداگانه برای هر فاز است.



شکل (۴-۴): مبدل تک‌فاز سه‌سیمه موازی

۴-۲-۴ مبدل سه‌فاز مرسوم

مبدل سه‌فاز مرسوم شامل سه نیم‌پل موازی است (**Error! Reference source not found.**). هرکدام از نیم‌پل‌ها یک ولتاژ خروجی را تولید کرده که با یکدیگر ۱۲۰ درجه اختلاف‌فاز دارد [۳۷]. این ساختار در مقایسه با ساختارهای دیگر به منابع DC جداگانه برای هر فاز نیاز ندارد.

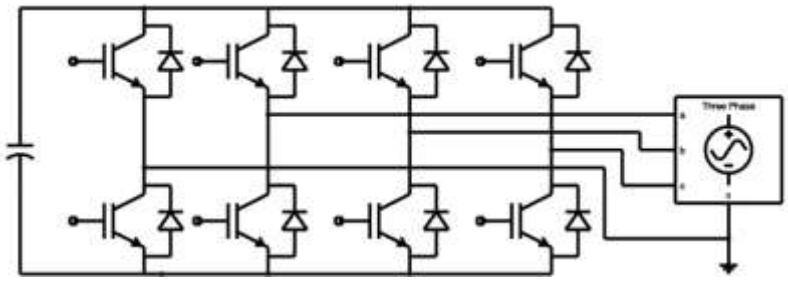


شکل (۴-۵): مبدل سه‌فاز مرسوم

DOI: 10.30503/nripress.2020.154

۴-۲-۵ مبدل سه‌فاز چهارساق

یک مشکلی که در مورد مبدل‌های سه‌فاز مرسوم وجود دارد این است که تقسیم ولتاژ نامساوی روی خازن‌های لینک DC ایجاد می‌شود. برای حل این مشکل به خازن‌های DC بزرگ یا اضافه‌کردن کنترل بی‌تعادلی ولتاژ خازن‌های DC نیازمند است. مبدل سه‌فاز چهارساق (3P4L) این مشکل را با اضافه‌کردن یک ساق کلیدزنی حل می‌کند. اضافه‌کردن ساق چهارم اجازه کنترل روی جریان نول را داده است که باعث می‌شود کاهش جریان مؤثر خازن لینک DC می‌شود. یک عیب این پیکربندی، نیاز آن به طرح کنترلی پیچیده‌تری است [۳۸].



شکل (۴-۶): مبدل سه‌فاز چهارساق

۴-۳ مدولاسیون

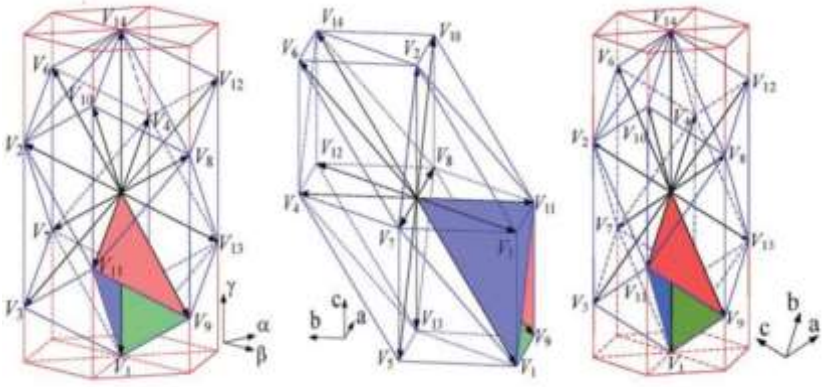
روش‌های مدولاسیون موجود برای یک مبدل 3P4L اساساً برای مبدل‌های سه‌فاز مرسوم معرفی شده است. سه روش مدولاسیون مهم موجود برای این مبدل عبارت است از:

- مدولاسیون بردار فضایی سهبعدی؛
- مدولاسیون پهنای پالس پیوسته؛
- مدولاسیون پهنای پالس ناپیوسته.

۴-۳-۱ مدولاسیون بردار فضایی سه‌بعدی

مدولاسیون پهنای پالس بردار فضایی سه‌بعدی (3D-SVPWM)، بسط مدولاسیون بردار فضایی دوبعدی است. روش 3D-SVPWM بردار ولتاژ خروجی را بر مبنای ترکیب بردارهای ولتاژ فازبه‌نول و بردار ولتاژ صفر در قاب مرجع abc و یا $\alpha\beta\gamma$ تولید می‌کند. مجموعه بردار خروجی، اجازه یک مصالحه خوب را بین تلفات کلیدزنی و محتوای هارمونیکی می‌دهد. هرچند این روش نیاز به محاسبات پیچیده داشته و بنابراین نیازمند توان محاسباتی قدرتمندی است. شکل (۴-۷) این مدولاسیون را در مختصات مختلف نشان می‌دهد [۳۹].

DOI: 10.30503/nripress.2020.154



الف ب ج

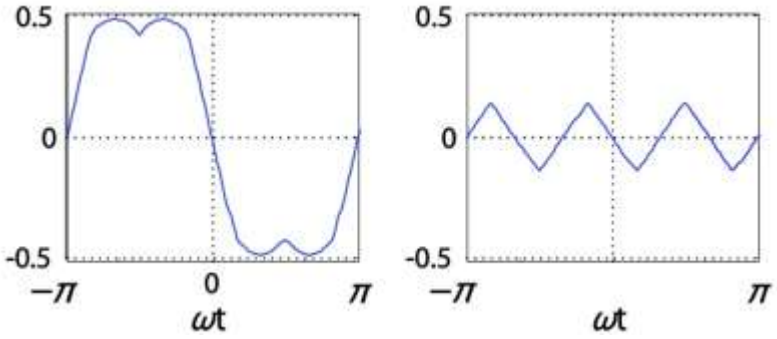
شکل (۴-۷): 3D-SVPWM الف: در مختصات αβγ؛ ب: در مختصات abc؛ ج: در مختصات abc با یک قاب شش‌ضلعی

۴-۳-۲ مدولاسیون پهنای پالس پیوسته

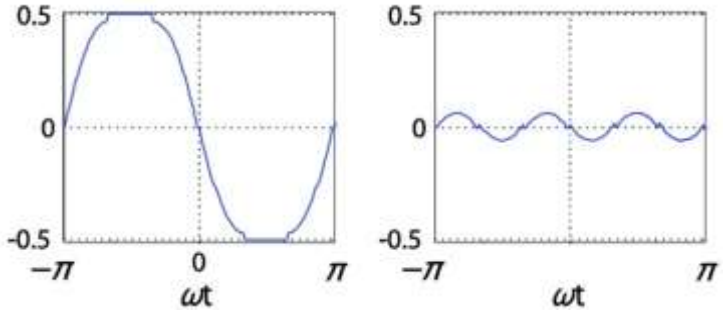
سیگنال‌های PWM با مقایسه ولتاژهای فازی و نول با شکل موج مثلثی حامل تولید می‌شوند (**Error! Reference source not found.**)-الف). الگوریتم ساده CPWM اجازه اجرای کم‌هزینه و ساده این روش را به دنبال دارد [۳۹، ۴۰]. هرچند، در مقایسه با دیگر روش‌های مدولاسیون، این روش ممکن است تلفات کلیدزنی بیشتری به دنبال داشته باشد. اجرای این روش در **Error! Reference source not found.**) نشان داده شده است [۴۱]. این روش، تنها به سیکل وظیفه مرسوم abc برای تولید پالس‌های گیت IGBT نیاز دارد.

۴-۳-۳ مدولاسیون پهنای پالس ناپیوسته

مدولاسیون پهنای پالس ناپیوسته (DPWM) از موج‌های ناپیوسته استفاده می‌کند. در طول هر سیکل موج حامل، یک فاز مدولاسیون پهنای پالس ناپیوسته (DPWM) از موج‌های ناپیوسته استفاده می‌کند. در طول هر سیکل موج حامل، یک فاز از مدولاسیون بازایستاده و فاز متناظر آن به مقدار DC مثبت یا منفی کلمپ می‌شود [۴۲]. این امر باعث ایجاد تلفات و هارمونیک کمتر در ولتاژهای بالای خط می‌شود. با این حال، اکثر روش‌های DPWM نیاز به زاویه فاز ولتاژ یا جریان خروجی دارند؛ بنابراین بار محاسباتی آن زیاد می‌شود [۴۲، ۴۳].

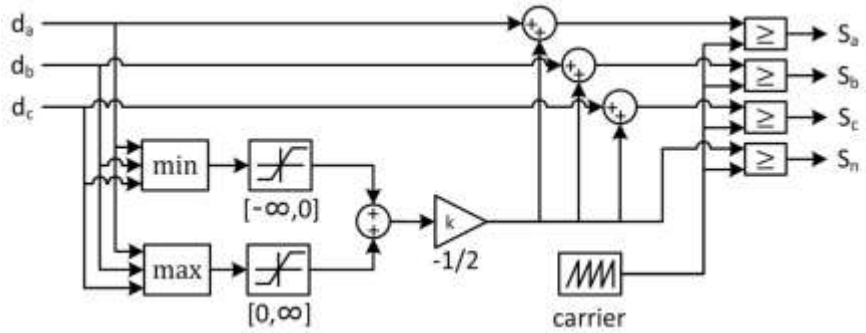


الف



ب

شکل (۴-۸): سیگنال مدولاسیون برای فاز (چپ) و نول (راست) الف: CPWM؛ ب: DPWM



شکل (۴-۹): نحوه اجرای CPWM

DOI: 10.30503/nripress.2020.154

۴-۴ جمع‌بندی

خلاصه مقایسه ساختارهای معرفی‌شده در بندهای قبلی برای مبدل طبقه سوم (DC-AC) یک PET در (**Error! Reference source not found.**) نشان داده شده است.

جدول (۴-۱): مزایا و معایب اصلی ساختارهای مختلف طبقه DC-AC

ساختار	تعداد کلید	مزیت اصلی	عیب اصلی
نیم‌پل	۶	تعداد کم کلید	مشکل بی‌تعادلی ولتاژ خازن‌های لینک DC
تمام‌پل	۱۲	حداقل ولتاژ لینک DC	
1φ3W	۱۸	توانایی تغذیه بارهای نامتعادل	تعداد زیاد کلیدها
مبدل سه‌فاز مرسوم	۶	مدار و کنترل ساده	بی‌تعادلی ولتاژ لینک DC
3P4L	۸	توانایی تغذیه بارهای نامتعادل	کنترل پیچیده

با توجه به (**Error! Reference source not found.**)، مبدل سه‌فاز چهارساق می‌تواند بارهای نامتعادل را تغذیه کند؛ در حالی که تعداد کلیدهای مورد نیاز نیز حداقل است. این امر باعث شده است که این ساختار برای کاربرد در طبقه سوم یک PET مناسب‌تر باشد. سه روش مدولاسیون برای اینورترهای چهارساقه معرفی شده است. خلاصه مطالب جهت داشتن بهترین انتخاب از بین این روش‌ها در (**Error! Reference source not found.**) نشان داده شده است.

جدول (۴-۲): مقایسه بین روش‌های مدولاسیون اینورترهای چهارساق

روش	اجرا و ساخت	تلفات کلیدزنی
3D-SVPWM	پیچیده	متوسط
CPWM	ساده	متوسط
DPWM	پیچیده	کم

روش‌های 3D-SVPWM و DPWM پیچیدگی‌های خاص خود را برای اجرا دارند؛ زیرا نیاز به محاسبات زیادی دارند؛ اما روش CPWM به سخت‌افزار بسیار ساده‌ای نیازمند بوده و الگوریتم ساده‌ای دارد (**Error! Reference source not found.**)؛ بنابراین برای کنترل مبدل‌های چهارساق سه‌فاز بسیار مناسب خواهد بود.

DOI: 10.30503/nripress.2020.154

فصل پنجم: بررسی ساختار ترانسفورماتورهای الکترونیک قدرت مدولار سه‌طبقه

مقدمه

امروزه در کنار هم قرارگرفتن مجموعهٔ منابع انرژی تجدیدپذیر و همچنین بارهای جدید نظیر خودروهای الکتریکی، تغییرات عمده‌ای را در شبکه‌های توزیع ایجاد کرده است. ساختار شبکه نیز که زمانی از تعداد محدودی ژنراتور تشکیل شده بود، امروزه از وضعیت پسیو و استاتیک به اکتیو و دینامیک در حال گذار است. در این میان، بررسی رفتار متغیر در تزریق توان برای منابع انرژی تجدیدپذیر نظیر انرژی‌های خورشیدی، بادی و جزرومد که حضور مهمی در شبکه‌های توزیع پیدا کرده‌اند، نیز اهمیت ویژه‌ای دارد؛ ازاین‌رو پرداختن به چالش‌های مهمی نظیر کنترل ولتاژ، پایداری فرکانس، فلوی توان معکوس و هماهنگی میان سیستم‌های حفاظتی بیش از پیش ضروری و الزامی است.

یک راه‌حل منطقی برای رفع مشکلات احتمالی اشاره‌شده، استفاده از ترانسفورماتورهای الکترونیک قدرت مجهز به سیستم‌های کنترلی و ارتباطی است. این ترانسفورماتورها که ترانسفورماتورهای هوشمند[۱] نامیده می‌شوند لازم است ساختارهای مناسب جهت پیاده‌سازی روش‌های کنترلی و ارتباطی مورد نیاز داشته باشند. با توجه به اینکه سخت‌افزار ترانسفورماتورهای الکترونیک قدرت و هوشمند مشابه است. در ادامه بحث را با تمرکز بر ترانسفورماتورهای الکترونیک قدرت ادامه داده، و در صورت امکان در آینده به هوشمندسازی ترانسفورماتور طراحی‌شده پرداخته می‌شود.

۵-۱ انتخاب ساختار سه‌طبقهٔ مدولار برای ترانسفورماتورهای الکترونیک قدرت [۴۴، ۴۵]

همان طور که در فصل‌های گذشته گفته شد، ترانسفورماتورهای الکترونیک قدرت با ارائهٔ مزایایی نظیر حجم و وزن کمتر قابلیت جایگزینی ترانسفورماتورهای معمول امروزی را دارند. از طرفی ترانسفورماتورهای هوشمند قابلیت ارائهٔ خدمات کمکی به شبکه‌های انتقال و توزیع، در راستای بهبود عملکرد آن‌ها را نیز دارا می‌باشند. به‌عبارتی، ترانسفورماتورهای الکترونیک-قدرت تقریباً یک جایگزین برای ترانسفورماتورهای معمول شناخته‌شده هستند؛ در حالی که ترانسفورماتورهای هوشمند، علاوه بر جایگزینی اشاره‌شده، با هدف ارائهٔ خدمات مدنظر معرفی شده‌اند؛ ازاین‌رو انتخاب یک ساختار مناسب که قابلیت ارائهٔ مناسب چنین خدماتی را داشته باشد نیز اهمیت ویژه‌ای دارد.

بر اساس مطالعات انجام‌شده در فصل‌های قبل به‌منظور انتخاب ساختار مناسب برای ترانسفورماتورهای الکترونیک قدرت و همچنین با توجه به مشخصهٔ قابلیت هوشمندسازی در آینده برای این ترانسفورماتورها، مناسب‌ترین ساختار برای ترانسفورماتورهای الکترونیک قدرت، ساختار سه‌طبقه متشکل از طبقه‌های MV، طبقهٔ dc-dc و یک طبقهٔ LV است. این ساختار با داشتن قابلیت‌هایی نظیر اتصال به لینک dc و ایزولاسیون میان دو شبکه، به سیستم کنترلی درجهٔ آزادی بیشتری ارائه می‌دهد و ازاین‌رو یک گزینهٔ مناسب برای طراحی ترانسفورماتورهای هوشمند نیز محسوب می‌شود. همچنین به‌دلیل مزایای ساختارهای مدولار، نظیر مقادیر کمتر dv/dt (تداخل الکترومغناطیسی کمتر) ، قابلیت استفاده از تجهیزات با سطوح ولتاژ پایین‌تر، و در نهایت ویژگی مدولاربودن که منجر به افزایش تحمل‌پذیری خطا می‌شود، استفاده از این ساختارها در

[۱] Smart Transformer

ترانسفورماتورهای الکترونیک قدرت نیز توصیه می‌شود؛ ازاین‌رو، معمولاً، ساختار مدنظر برای این ترانسفورماتورها، ساختارهای سه‌طبقهٔ مدولار می‌باشد.

لازم به ذکر است که در ادامه با توجه به شباهت بخش سخت‌افزاری ترانسفورماتورهای الکترونیک قدرت و هوشمند، و همچنین تمرکز این پروژه بر بررسی و ارائهٔ ساختار مناسب، ابتدا به معرفی و بررسی ساختارهای مناسب سه‌طبقهٔ مدولار پرداخته و در نهایت با ایده‌گرفتن از آن‌ها، ساختار پیشنهادی معرفی خواهد شد. در ادامه مزایای ساختار پیشنهادی و قابلیت‌های آن نیز بررسی خواهد شد.

۵-۲ مقایسهٔ ساختارهای سه‌طبقهٔ مدولار شناخته‌شده [۴۴-۴۶]

در این بخش به مقایسهٔ سه ساختار شناخته‌شده برای ترانسفورماتورهای الکترونیک قدرت سه‌طبقه پرداخته می‌شود. تفاوت اصلی این ساختارها که همگی دارای ویژگی مدولاربودن هستند، در میزان مدولاربودن طبقه‌های مختلف است. از آنجا که این مدولاربودن به‌ویژه در طبقهٔ dc-dc از طریق در کنار هم قرارگرفتن واحدهای مشخصی اعمال می‌شود در ادامه و قبل از بررسی ساختارهای مدولار مدنظر، به معرفی واحدهای شناخته‌شدهٔ DAB[۱] و QAB[۲] پرداخته می‌شود.

بر اساس بررسی‌های انجام‌شده در فصل‌های گذشته، پرچالش‌ترین طبقه در طراحی ترانسفورماتورهای الکترونیک قدرت مربوط به طبقهٔ میانی dc-dc است. این مبدل‌ها لازم است پرتوان، قابلیت جریان شدید در سمت خروجی (با سطح ولتاژ ضعیف‌تر LV)، قابلیت ولتاژ قوی در سمت ورودی (با سطح ولتاژ بیشتر HV)، ایزولاسیون فرکانس قوی و بهره‌وری زیاد باشند. به‌منظور برآورده‌کردن چنین مشخصاتی، دو راهکار وجود دارد: راهکار اول استفاده از ادوات با سطوح ولتاژ قوی، و راهکار دوم بر مبنای مدولاربودن ماژول‌هایی است که وظیفهٔ تقسیم توان و ولتاژ را به عهده دارند؛ اگرچه راهکار دوم منجر به افزایش تعداد مؤلفه‌ها نسبت به راهکار اول خواهد شد، با این حال، مزایایی نظیر کاهش dv/dt (کاهش تداخل الکترومغناطیس)، استفاده از ادوات با سطوح ولتاژ پایین‌تر و قابلیت مدولاربودن که خود منجر به افزونگی[۳] و افزایش تحمل‌پذیری خطا می‌شود را در بر خواهد داشت. از جمله ماژول‌هایی که به‌دلیل مزایایشان از قبیل قابلیت سوئیچینگ نرم، بهره‌وری و چگالی پرتوان، شایسته توجه هستند، واحدهای DAB می‌باشند. این واحدها که در بسیاری از طراحی‌ها، ماژول‌های تشکیل‌دهندهٔ هستهٔ اصلی مبدل‌های ترانسفورماتور الکترونیک قدرت هستند مطابق شکل (۵-۱) از دو مبدل تمام‌پل و یک ترانسفورماتور فرکانس قوی تشکیل شده‌اند. لازم به ذکر است که با کنار هم قراردادن تعداد بیشتری از مبدل‌های تمام‌پل مذکور در کنار یک ترانسفورماتور فرکانس قوی با چند سیم‌پیچی[۴]، واحدهای MAB[۵] تشکیل می‌شوند که با وجود مشخصات مشابه، منجر به کاهش تعداد ترانسفورماتورهای فرکانس قوی نیز می‌شوند. در شکل (۵-۲) نمایی از یک واحد MAB متشکل از دو واحد DAB نشان داده شده است [۴۵].

---

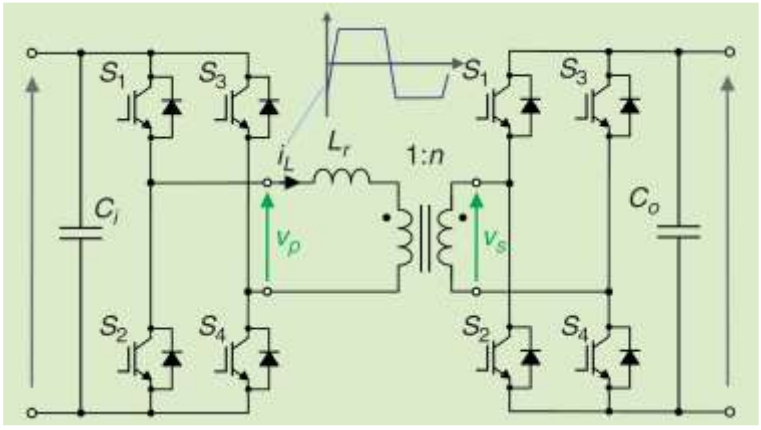
[۱] Dual Active Bridge (DAB)

[۲] Quad Active Bridge (QAB)

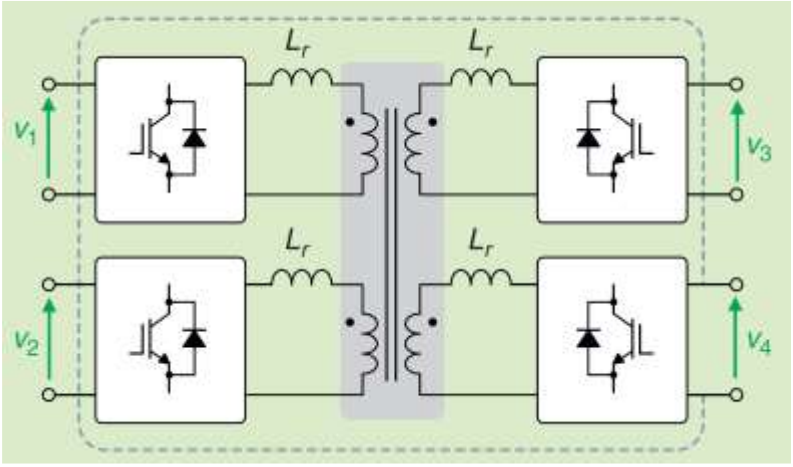
[۳] Redundancy

[۴] Multi-winding Transformer

[۵] Multiple Active Bridge (MAB)



شکل (۵-۱): نمایی از یک واحد DAB [۴۵]



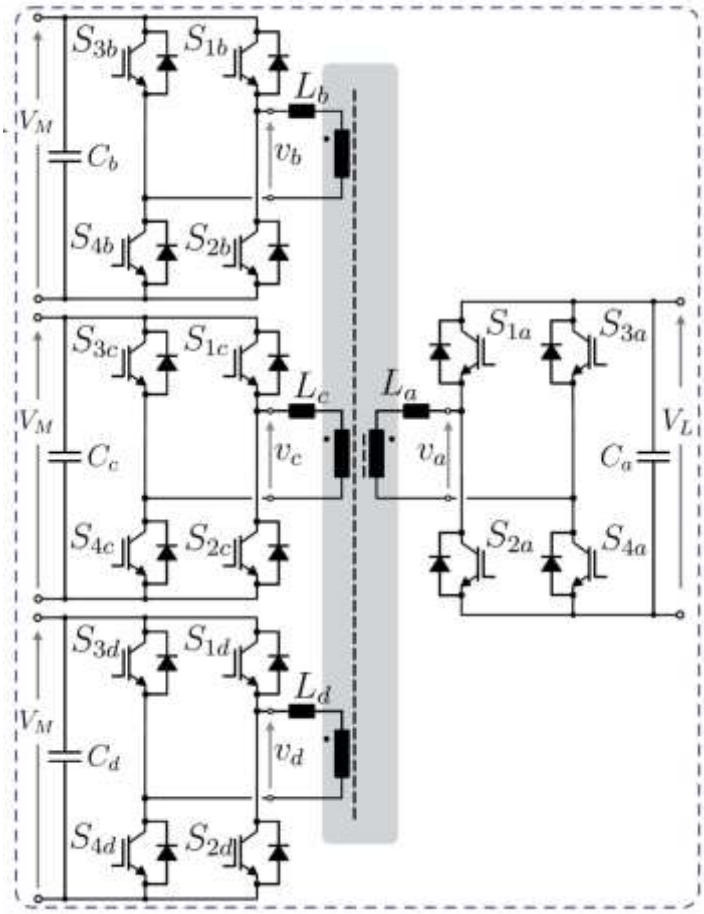
شکل (۵-۲): نمایی از یک واحد MAB [۴۵]

واحدهای QAB نیز مطابق شکل (۵-۳)، از واحدهای پرکاربرد حاصل از MAB هستند که از چهار سلول تمام‌پل، شامل سه سلول تمام‌پل در سمت MV و یک سلول تمام‌پل در سمت LV تشکیل شده‌اند. لازم به ذکر است که این واحد از طریق سیم‌پیچی‌های ترانسفورماتور فرکانس قوی، منجر به تبادل توان میان سلول‌های اینورتری سمت MV می‌گردد. در ادامه در شکل (۵-۴) تمامی مسیرهای ممکن انتقال توان میان این سلول‌ها نمایش داده شده است.

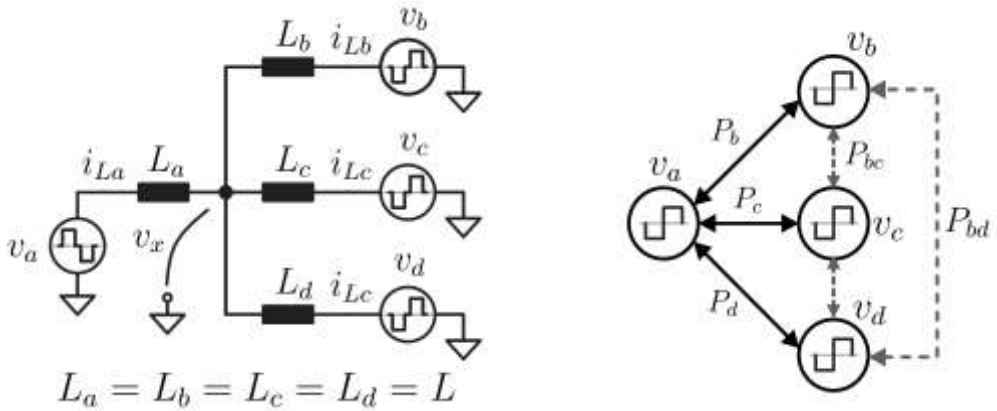
لازم به ذکر است که در این شکل تمامی سلول‌های تمام‌پل با منابع ولتاژ با شکل موج‌های مستطیلی جایگزین شده‌اند [۴۶]. شایان ذکر است که واحدهای استفاده‌شده در طبقهٔ مدولار dc-dc ترانسفورماتورهای الکترونیک قدرت سه‌طبقه، عمدتاً از دو نوع DAB یا QAB می‌باشند.

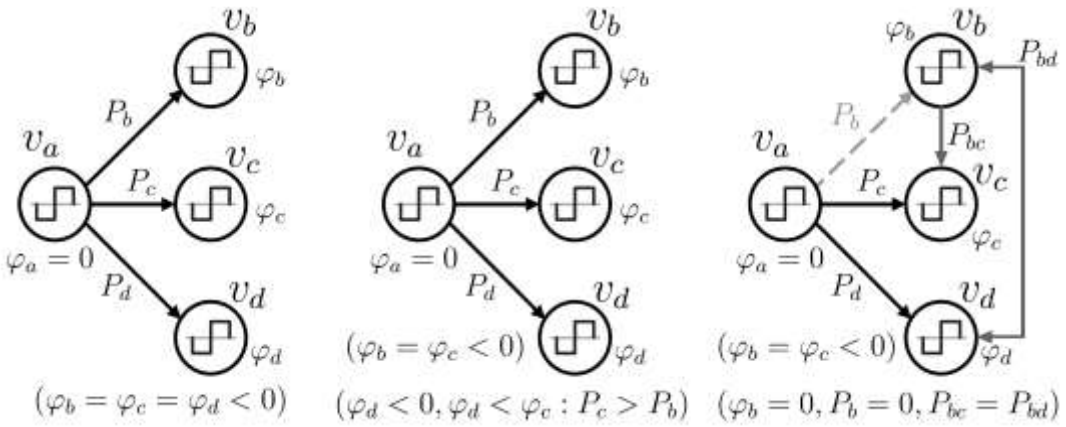
بنا بر آنچه گفته شد، بیشترین قابلیت اعمال تغییر در ساختار مبدل‌های ترانسفورماتورهای الکترونیک، برای طبقهٔ میانی dc-dc می‌باشد. از طرفی، بررسی‌های انجام‌شده در فصل‌های قبل نیز نشان می‌دهد که در طبقهٔ ورودی MV، استفاده از ساختارهای مدولار نظیر CHB و MMC منطقی به نظر می‌رسد؛ در ادامه، به‌دلیل عملکرد و کنترل ساده‌تر ساختار CHB از

آن استفاده شده است [۴۴]. برای طبقهٔ خروجی LV نیز اینورترهای سه‌فاز چهارسیمه بر مبنای تمام‌پل، گزینهٔ مناسبی محسوب می‌شوند. بر این اساس در ادامه به معرفی و بررسی سه ساختار مهم سه‌طبقهٔ ترانسفورماتورهای الکترونیک قدرت که تفاوت آن‌ها عمدتاً در طبقهٔ میانی است، پرداخته می‌شود.



شکل (۵-۳): نمایی از یک واحد QAB [۴۶]





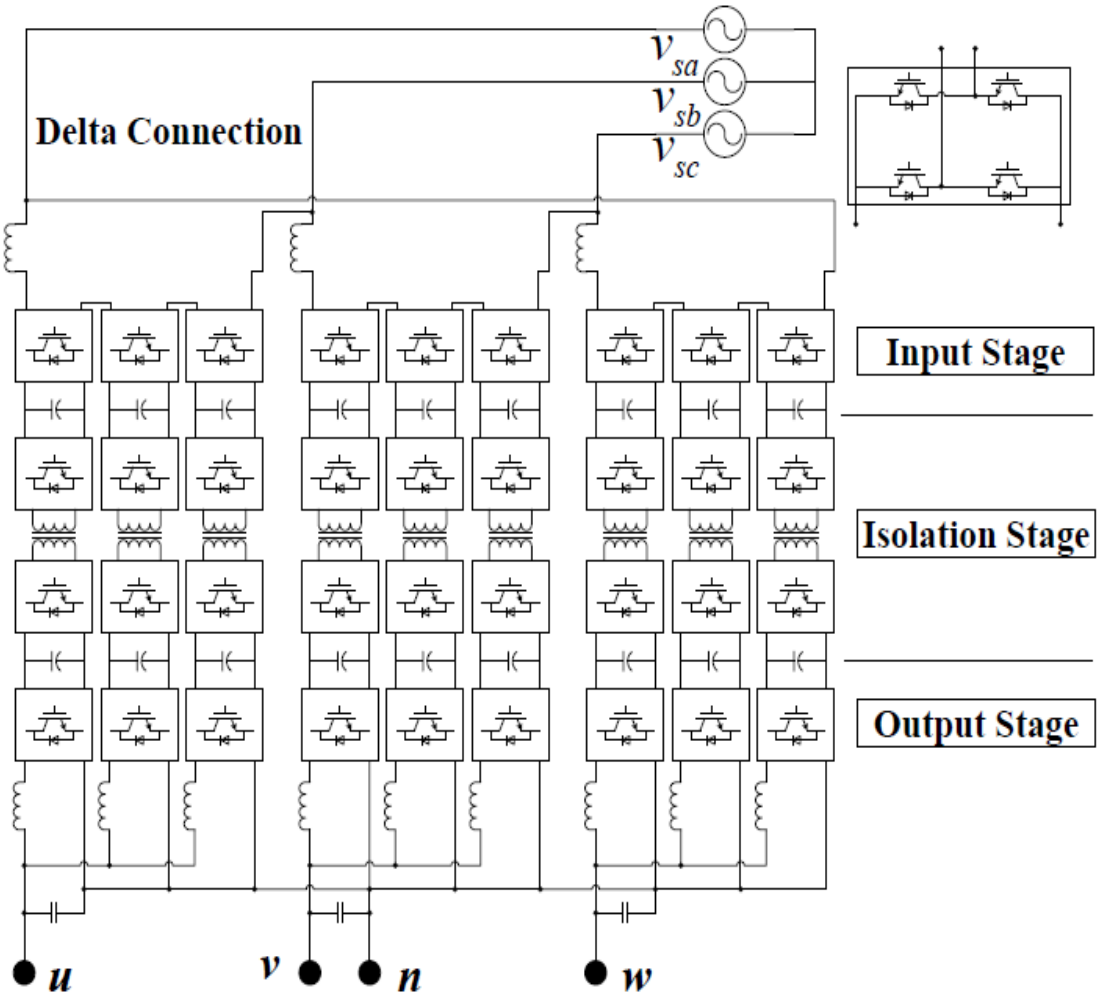
شکل (۵-۴): نمایی از مدار معادل مبدل QAB برای انتقال توان‌های مختلف بین سلول‌های مختلف [۴۶]

ساختار اول در دست□ بررسی که در شکل (۵–۵) نشان داده شده است، از سه طبقه کسکد شده ورودی، میانی و خروجی تشکیل شده است. در طبقهٔ ورودی این ساختار، مبدل‌های پل سری‌شده، در طبقهٔ میانی چندین مبدل DAB و در طبقهٔ خروجی نیز مبدل‌های پل موازی‌شده با یکدیگر قرار گرفته‌اند. این ساختار که در طبقهٔ ورودی به شکل مثلث به شبکه متصل است، در طبقهٔ خروجی نیز سه‌فاز می‌باشد که البته برای تغذیهٔ بارهای نامتعادل می‌توان در طبقهٔ خروجی آن از آرایش سه‌فاز چهارسیمه نیز استفاده کرد. این ساختار، با وجود بهره‌مندی از قابلیت‌هایی نظیر افزونگی و بهره‌وری[۱] عالی، دو مشکل بزرگ دارد که عبارت‌اند از: بی‌تعادلی توان و ولتاژ لینک dc طبقهٔ ورودی، و تقسیم توان میان ماژول‌های موازی طبقهٔ خروجی. از آنجا که حل این مشکلات به‌عهدهٔ سیستم کنترلی ترانسفورماتور در طبقه‌های مختلف است، سیستم کنترلی چنین ساختاری نسبتاً پیچیده خواهد بود [۴۷].

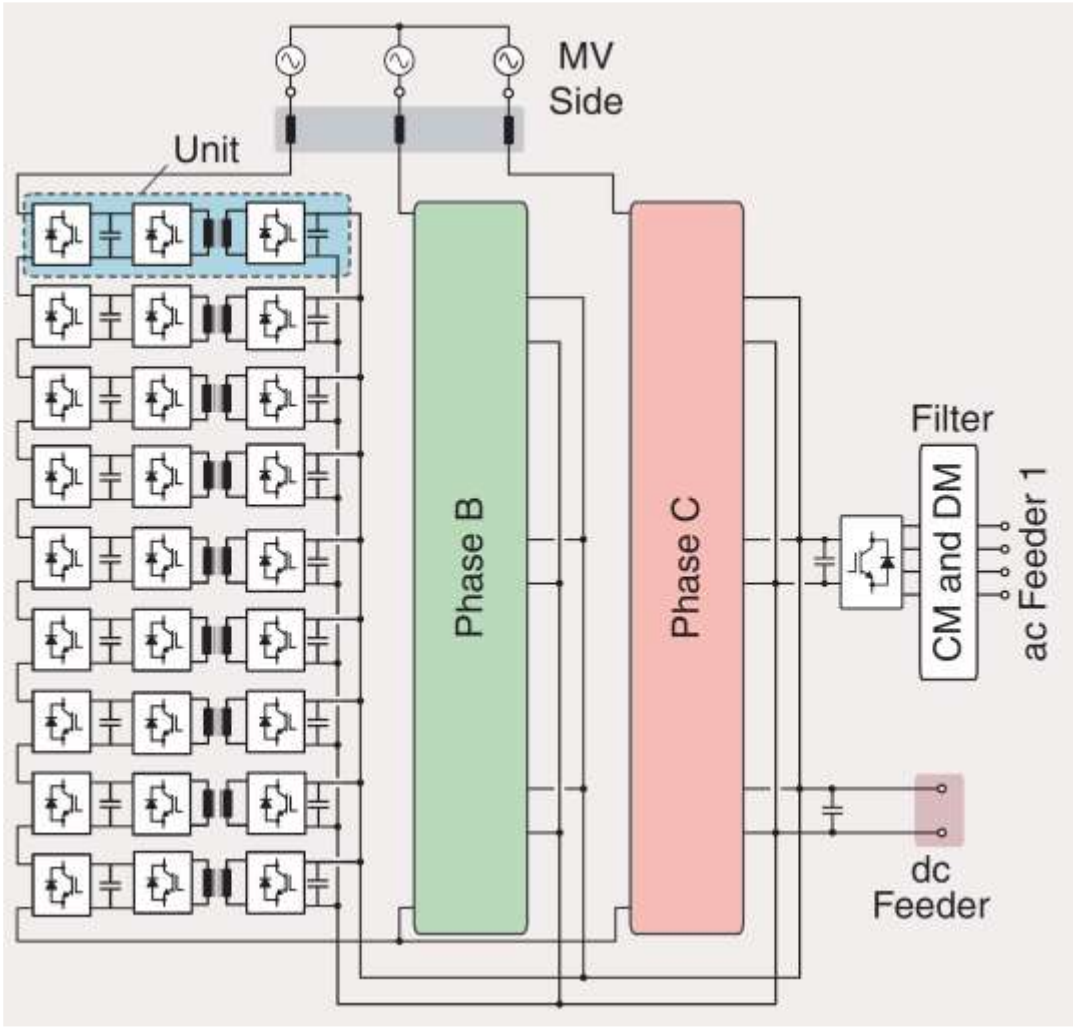
ساختارهای دوم و سوم در دست□ بررسی به‌ترتیب در شکل‌های (۵–۶) و (۵–۷) نشان داده شده است. در این ساختارها، طبقه‌های ورودی و خروجی کاملاً مشابه است. به‌طوری که در هر دو ساختار، طبقهٔ ورودی شامل یک CHB و طبقهٔ خروجی نیز یک اینورتر تمام‌پل سه‌فاز چهارسیمه می‌باشد. تفاوت این دو ساختار در واحدهای به‌کاررفته در ساختار مدولار طبقهٔ میانی می‌باشد. به‌طوری که در ساختار شکل (۵–۶)، این واحدها DAB و در ساختار شکل (۵–۷)، QAB می‌باشند.

[۱] Efficiency

DOI: 10.30503/nripress.2020.154



شکل (۵-۵): نمایی از ساختار اول مدولار در دست□ بررسی در [۴۷]



شکل (۵-۶): نمایی از ساختار دوم، متشکل از واحدهای DAB در طبقهٔ میانی

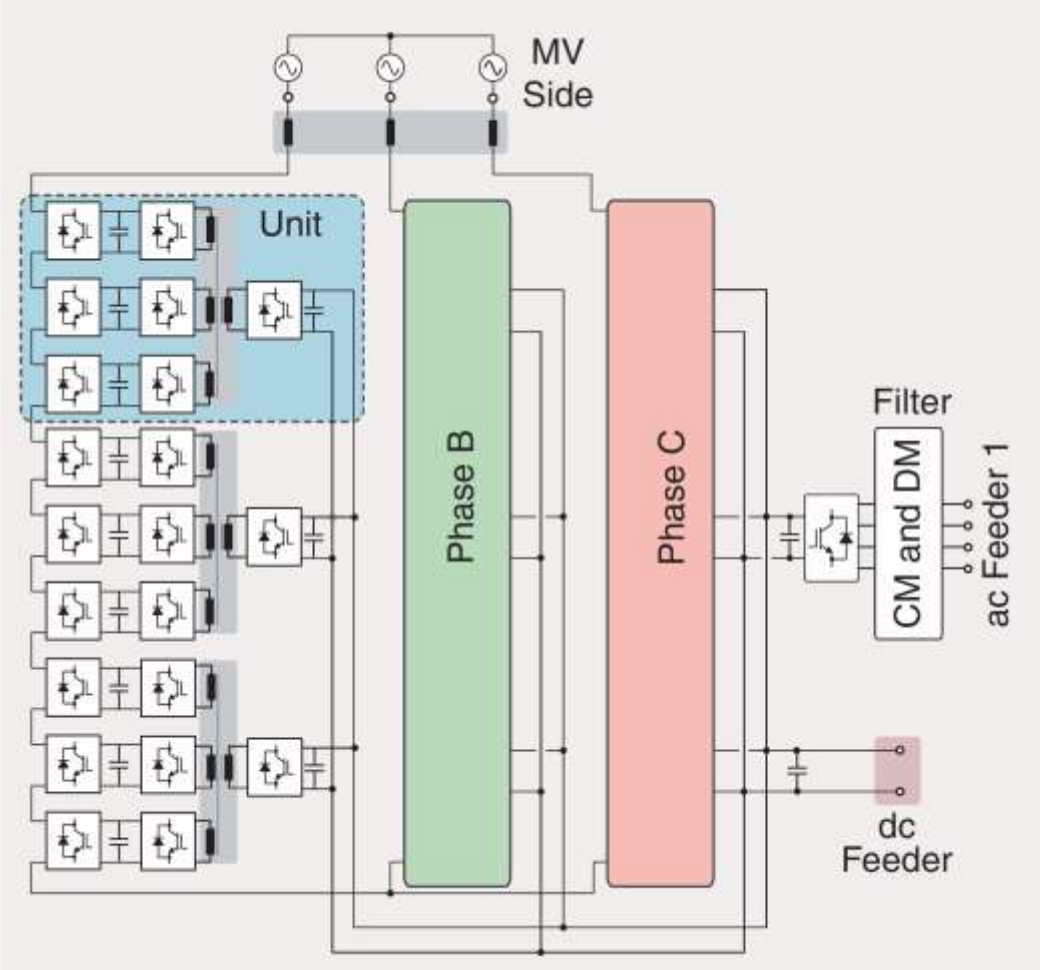
البته لازم به ذکر است که در شکل‌های (۵-۶) و (۵-۷)، واحدهای مشخص‌شده در مستطیل‌های آبی‌رنگ، بخش‌های درخور جایگزینی هستند که از مجموعهٔ مبدل‌های طبقهٔ dc-dc متصل به سلول‌های CHB طبقهٔ MV تشکیل شده‌اند. بررسی‌ها نشان می‌دهند در تعیین ساختار مناسب برای یک ترانسفورماتور الکترونیک قدرت، علاوه بر تعیین ساختار دقیق هر طبقه، تعداد ماژول‌های استفاده‌شده در هر طبقه نیز اهمیت دارد. در ادامه با درنظرگرفتن مشخصات شبکه که در جدول (۵-۱) نشان داده شده است، به بحث و بررسی دقیق‌تر پرداخته شده است.

از جمله شاخص‌هایی که در تعیین تعداد ماژول‌ها نقش دارند می‌توان به قابلیت تحمل‌پذیری خطا، ولتاژ بلاکینگ[۱] IGBT، میزان پیچیدگی سیستم، تعداد مؤلفه‌ها و توان مجاز ماژول‌ها اشاره کرد. لازم به ذکر است که تمامی این شاخص‌ها

[۱] Blocking voltage

DOI: 10.30503/nripress.2020.154

بر پارامترهای هزینه، قابلیت اطمینان[۱] و بازده سیستم تأثیرگذارند که البته مهم‌ترین پارامتر در تعیین تعداد ماژول‌های سمت MV، هزینه است.



شکل (۵-۷): نمایی از ساختار سوم، متشکل از واحدهای QAB در طبقهٔ میانی

جدول (۵-۱): پارامترهای شبکه

Rated power	MVac	LVac	Grid Frequency	Total MVdc Link	LVdc Link
1 MVA	10 kV	400 V	50 Hz	700 V	700 V

جدول (۵-۲): مقایسهٔ پارامترهای اصلی سمت MV برای تعداد مختلفی از واحدهای DAB و QAB

[۱] Reliability

Number of Units		Unit Power Level (kW)		Number of CHB Cells	MV dc Link (kV)	IGBT Voltage Rating (kV)	Mean Current (A)	IGBT Current Rating (A)	Cost (US$)
QAB	DAB	QAB	DAB						
3	9	333.33	111.11	9	3.4	6.5	17.6	150	12,402
6	18	166.67	55.56	18	1.7	3.3		75	19,404
9	**27**	**111.11**	**37.04**	**27**	**1.13**	**1.7**		**50**	**6,480**
12	36	83.33	27.78	36	0.85	1.2		50	5,760
15	45	66.67	22.22	45	0.68	1.2		50	7,200

مطابق انتظار، با افزایش تعداد ماژول‌ها، ولتاژ بلاکینگ سمت MV کاهش می‌یابد؛ در حالی که تعداد کل قطعات جانبی (شامل منابع تغذیه کمکی، درایورها و ارتباطات) و همچنین میزان پیچیدگی سیستم افزایش می‌یابد. در جدول (۵–۲) این نتایج به‌شکل خلاصه برای تعداد مختلفی از واحدهای DAB و QAB ارائه شده است. همچنین در جدول (۵–۳) تعدادی از ماژول‌های قدرت IGBT موجود در بازار به‌شکل خلاصه ارائه شده است. در جدول (۵–۴) نیز به تحلیل هزینه‌ها بر مبنای IGBT بررسی‌شده در جدول (۵–۳) پرداخته شده است. شایان ذکر است که این ماژول‌ها از برند Powerex و با پیکربندی Dual و بر اساس قیمت‌های در تاریخ ۲۰ فوریه ۲۰۱۷ می‌باشند.

جدول (۵-۳): لیست IGBTهای موجود در بازار

Voltage Rating (V)	Manufacturer	Current (A)	Configuration	Part Number
6,500	Powerex	85	Dual	QIC6508001
	Mitsubishi	750	Single	CM750HG-130R
	Infineon	250	Single	FZ250R65KE3
3,300	Powerex	100	Dual	QID3310006
	Mitsubishi	1,000	Single	CM1000HC-66R
	Infineon	200	Dual	FF200R33KF2C
	Fuji	800	Single	1MBI800UG-330
1,700	Powerex	75	Dual	CM75DY-34A
	Mitsubishi	75	Dual	CM75DY-34A
	Infineon	150	Dual	FF150R17KE4
	Fuji	75	Dual	2MBI75VA-170-50
1,200	Powerex	50	Dual	CM50DU-24F
	Powerex	75	Dual	CM75DU-24F
	Mitsubishi	100	Dual	CM100DY-24NF
	Infineon	50	Dual	FF50R12RT4
	Infineon	75	Dual	FF75R12RT4
	Fuji	75	Dual	2MBI75VA-120-50

جدول (۵-۴): آنالیز هزینه بر مبنای IGBTهای در دست□ بررسی از برند Powerex و با ساختار dual

MV Side				LV Side			
Voltage Rating (V)	Current Rating (A)	Reference	Cost (US$)	Voltage Rating (V)	Current Rating (A)	Reference	Cost (US$)
1,200	300	CM300DX-24S1	137.39	6,500	150	QIC6508001	689
	200	CM200DX-24S	145.01	3,300	100	QID3310006	539
	150	CM150DX-24S	110.37	1,700	75	CM75DY-34A	120
	100	CM100DY-24A	99.65	1,200	50	CM50DU-24F	80.31
	75	CM75DU-24F	98.55				
	50	CM50DU-24F	80.31				

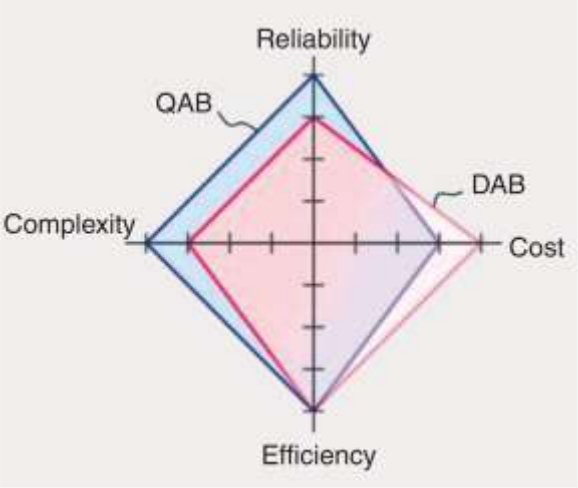
همان طور که در جدول (۵–۲) نشان داده شده است، جریان سمت MV، با توجه به تقسیم توان و ولتاژ به‌وسیلهٔ واحدها، از تعداد آن‌ها مستقل است؛ بنابراین استفاده از IGBTهای با ولتاژ بلاک بالا، با توجه به اینکه این IGBTها فقط متحمل جریان‌های قوی می‌شوند چندان ضرورتی ندارد. از طرفی با افزایش هزینهٔ ادوات، هزینهٔ کلی ترانسفورماتور نیز افزایش می‌یابد. که در مجموعه با توجه به معیارهای هزینه، پیچیدگی و تعداد مؤلفه‌ها، گزینهٔ 27CHB منطقی و مناسب به نظر می‌رسد.

در ادامه نیز به مقایسهٔ دقیق‌تر ساختار دوم و سوم پرداخته شده است. لازم به ذکر است که طراحی‌های انجام‌شده برای هر دو ساختار بر اساس پارامترها و مشخصات داده‌شده در جدول‌های (۵–۱) و (۵–۲) می‌باشند. همچنین در هر دو ساختار از مدولاسیون شیفت فاز با زاویهٔ فاز نامی ۳۵ درجه و فرکانس سوئیچینگ ۲۰ کیلوهرتز استفاده شده است.

مقایسهٔ ساختار واحدهای DAB و QAB که واحدهای تشکیل‌دهندهٔ ساختار دوم و سوم می‌باشند، نشان می‌دهد که واحدهای QAB، سلول‌ها و همین طور ترانسفورماتورهای فرکانس قوی کمتری دارند؛ بنابراین تعداد مؤلفه‌های جانبی مورد نیاز در آن‌ها، نظیر واحدهای گیت–درایور، منابع تغذیهٔ جانبی، و سیستم‌های ارتباطی و کنترلی نیز کاهش می‌یابد. به‌علاوه اگرچه ادوات استفاده‌شده در این ساختار باید قابلیت تحمل جریان شدیدتری را در سمت LV داشته باشند، بررسی جدول (۵–۴) نشان می‌دهد تفاوت قیمت گزافی میان ادوات مورد نیاز این دو واحد DAB و QAB وجود ندارد؛ بنابراین ساختار متشکل از واحدهای QAB، به‌دلیل استفاده از تعداد مؤلفه‌های کمتر، هم از نظر اقتصادی و هم از نظر عملی/کاربردی نسبت به ساختار متشکل از واحدهای DAB برتری دارد. مقایسه‌ها نشان می‌دهند که در نمونهٔ موردمطالعه، با استفاده از ساختار متشکل از واحدهای QAB، فقط دربارهٔ هزینهٔ ادوات نیمه‌هادی، مبلغی در حدود US$2350.08 صرفه‌جویی شده است. لازم به ذکر است که این مبلغ با درنظرگرفتن مؤلفه‌های جانبی، افزایش خواهد یافت.

در ادامه در شکل (۵–۸) مقایسهٔ کیفی میان عملکرد مبدل‌های DAB و QAB به نمایش گذاشته شده است. بر اساس شکل (۵–۸)، در شرایط متعادل، هر دو مبدل عملکرد یکسانی را از نظر بازده ارائه می‌دهند؛ سیستم کنترلی برای مبدل‌های QAB پیچیده‌تر است؛ در حالی که منجر به مزایایی نظیر هزینهٔ کمتر و قابلیت اطمینان بیشتر خواهد شد.

DOI: 10.30503/nripress.2020.154



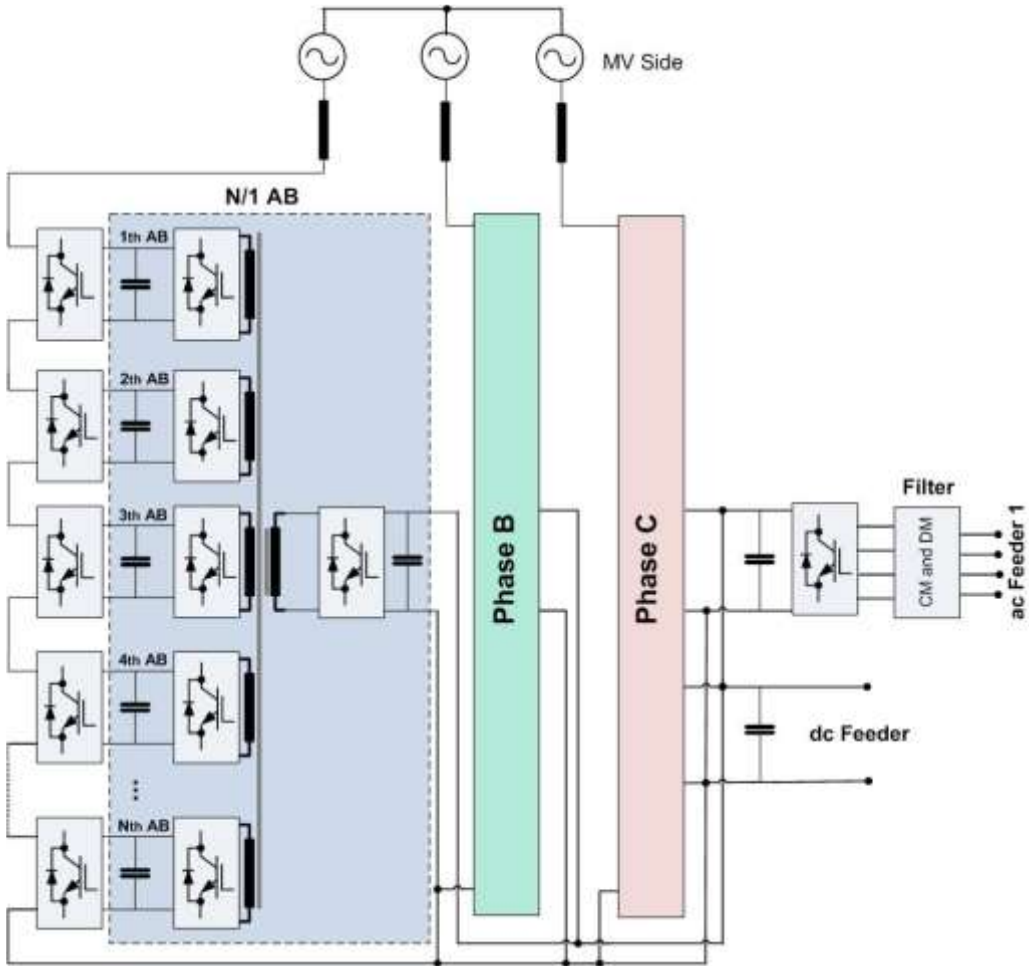
شکل (۵-۸): مقایسهٔ کیفی عملکرد، میان مبدل‌های DAB و QAB

۵-۳ ارائهٔ ساختار سه‌طبقهٔ مدولار پیشنهادی برای ترانسفورماتورهای الکترونیک قدرت

مقایسهٔ ساختارهای نوع دوم و سوم نشان می‌دهد که در ترانسفورماتورهای الکترونیک قدرت، استفاده از واحدهای QAB نسبت به DAB در نهایت مقرون‌به‌صرفه‌تر است. به‌عبارتی استفاده از واحدهای مدولار با تعداد سوئیچ‌ها و در نتیجه مؤلفه‌های کمکی مورد نیاز کمتر می‌تواند منجر به ساده‌ترشدن ساختار، کمترشدن هزینه و حتی افزایش قابلیت اطمینان گردد.

بر این اساس در ادامه ساختار جدیدی برای واحدها ارائه می‌شود که با تکیه بر ساختار چندسیم‌پیچی ترانسفورماتورهای فرکانس قوی، منجر به ساده‌ترشدن واحدها و نهایتاً کاهش تعداد سوئیچ‌ها و سنسورهای ولتاژ در ساختار نهایی ترانسفورماتور الکترونیک قدرت خواهد شد. در این ساختار، مطابق شکل (۵-۹)، تعداد سیم‌پیچی‌های ترانسفورماتور فرکانس قوی در سمت LVو همچنین تعداد ماژول‌های سمت LV به یک کاهش می‌یابد. در حالی که تعداد سیم‌پیچی‌های ترانسفورماتور فرکانس قوی در سمت HV و همچنین تعداد ماژول‌های سمت HV برابر با تعداد ماژول‌های سمت CHB و مساوی N فرض شده است؛ بنابراین در این پیکربندی، به‌جای استفاده از واحدهای DAB و یا QAB در طبقهٔ میانی، از واحدهای N/1 AB استفاده می‌شود. لازم به ذکر است که این واحدها در شکل (۵-۹) در مستطیل آبی‌رنگ نمایش داده شده است. در جدول (۵-۵) مقایسهٔ تعداد ماژول‌های تمام‌پل طبقهٔ dc-dc در ساختار پیشنهادی و همچنین سه ساختار بررسی‌شده، با فرض تعداد ماژول‌های برابر N در سمت CHB ارائه شده است. مطابق انتظار تعداد ماژول‌های ساختار پیشنهادی کمتر از سایر ساختارها می‌باشد.

DOI: 10.30503/nripress.2020.154



شکل (۵-۹): نمایی از ساختار ارائه‌شده و واحد معرفی‌شده با عنوان N/1 AB

شایان ذکر است که با کاهش تعداد ماژول‌های موازی در سمت LV، لازم است ملاحظاتی در انتخاب سوئیچ‌های ماژول‌ها اعمال گردد؛ اگرچه با اعمال این ملاحظات ممکن است قیمت هر ماژول تمام‌پل افزایش یابد؛ ولی به‌دلیل کاهش تعداد این ماژول‌ها، هزینهٔ نهایی ساختار پیشنهادی در مقایسه با سایر ساختارها کاهش خواهد یافت.

یک موضوع بحث‌برانگیز دیگر، قابلیت اطمینان سیستم می‌باشد. بدیهی است که در ساختار پیشنهادی، میزان مدولاربودن در سمت LV کاهش یافته است که خود می‌تواند میزان قابلیت اطمینان ساختار را درمجموع کاهش دهد. با این حال، به‌دلیل سطح پایین‌تر ولتاژ در سمت LV، اهمیت مدولاربودن و قابلیت اطمینان بسیار در آن، نسبت به سمت HV کمتر است که البته با توجه به مزایای این ساختار، می‌توان تا حدودی از چنین معایبی چشم‌پوشی کرد.

جدول (۵-۵): مقایسهٔ تعداد سول‌های تمام‌پل طبقهٔ dc-dc، با فرض تعداد ماژول‌های برابر N در سمت ورودی طبقهٔ dc-dc، در ساختارهای در دست□ بررسی و پیشنهادی (تعداد ماژول‌های ذکرشده برای یک فاز است)

DOI: 10.30503/nripress.2020.154

ساختار پیشنهادی با واحدهای N/1 AB	ساختار سوم با واحدهای QAB	ساختار دوم با واحدهای DAB	ساختار اول با واحدهای DAB	ساختار در دست بررسی
N+1	(4/3)N	2N	2N	تعداد سلول‌های تمام‌پل

یکی دیگر از مزایای طرح پیشنهادی، سیستم کنترلی ساده‌تر و همچنین کاهش تعداد سنسورهای ولتاژ مورد نیاز به‌منظور کنترل و حفاظت طبقهٔ ورودی ترانسفورماتور الکترونیک قدرت می‌باشد؛ البته لازمهٔ چنین ساده‌سازی و کاهش تعداد سنسورهای مورد نیاز، طراحی دقیق ترانسفورماتور فرکانس قوی و سیم‌پیچی‌های آن می‌باشد. این طراحی دقیق، در کنار ساختار ارائه‌شده با تعداد ماژول‌های کمتر می‌تواند منجر به صرف هزینهٔ بسیار کمتر در مقایسه با سایر ساختارها گردد.

در بخش کنترلی این ساختار، مشابه ساختارهای قبل، جریان ورودی طبقهٔ ورودی متشکل از مبدل CHB کنترل می‌شود که البته مقدار رفرنس این جریان نیز با میانگین‌گیری از ولتاژهای خازن‌های خروجی CHB هر فاز تعیین می‌شود. لازم به ذکر است که در طرح پیشنهادی، با توجه به ساختار واحد N/1 AB، برای هر فاز، تنها از ولتاژ یکی از خازن‌ها نمونه‌برداری می‌شود که البته با وجود توان تزریقی تقریباً یکسان به خازن‌ها، به‌دلیل نامتقارن‌بودن مدارهای امپدانسی عمدتاً حاصل از سیم‌پیچی‌ها، این ولتاژها دقیقاً یکسان نخواهند بود. در چنین شرایطی، با طراحی مناسب ترانسفورماتور فرکانس قوی و در نتیجه برابرشدن مدارهای امپدانسی حاصل از سیم‌پیچی‌ها، می‌توان با تقریب بسیار خوبی، ولتاژهای خازن‌ها را نیز یکسان فرض کرد. با چنین فرضی، تعداد سنسورهای لازم جهت کنترل جریان ورودی هر فاز به عدد ۱ کاهش می‌یابد. در حالی که برای سایر ساختارها، به‌دلیل پیکربندی متفاوت واحدهای DAB و QAB نسبت به واحد N/1 AB، تعداد بیشتری سنسور ولتاژ لازم خواهد شد.

از طرفی برای بحث‌های حفاظتی لازم است ولتاژ ورودی هر واحد را نیز اندازه‌گیری کنیم که با داشتن ولتاژ یکی از خازن‌های خروجی CHB و همچنین الگوی سوئیچینگ به‌کاررفته، می‌توان اندازهٔ ولتاژ موردانتظار سایر خازن‌ها را نیز تخمین زد. در صورت تطابق‌نداشتن، واحد حفاظت عمل می‌کند. نکتهٔ شایسته توجه در این بخش، فرکانس نمونه‌برداری قوی مورد نیاز برای سنسورهای ولتاژ است. فرکانس نمونه‌برداری این سنسورها لازم است حداقل دو برابر فرکانس سوئیچینگ بخش CHB باشد.

در جدول (۵-۶) تعداد سنسورهای مورد نیاز ساختار پیشنهادی با سایر ساختارها مقایسه شده است. مطابق انتظار و با توجه به پیکربندی متفاوت واحدهای DAB و QAB نسبت به واحد N/1 AB، تعداد سنسورهای ساختار پیشنهادی در مقایسه با سایر ساختارها کمتر است. توجه شود که برای ساختار سوم، چنانچه از تقریب ولتاژی مشابه به‌کاررفته در ساختار پیشنهادی استفاده شود، تعداد سنسورهای مورد نیاز (2/3)n و در غیر این صورت (4/3)n خواهد بود. همچنین لازم به ذکر است که برای ساختارهای اول و دوم، لزومی به استفاده از سنسورهای ولتاژ با فرکانس نمونه‌برداری قوی وجود ندارد. شایان ذکر است که در ساختار پیشنهادی، در کنترل CHB از الگوریتم‌های sorting استفاده نشده است.

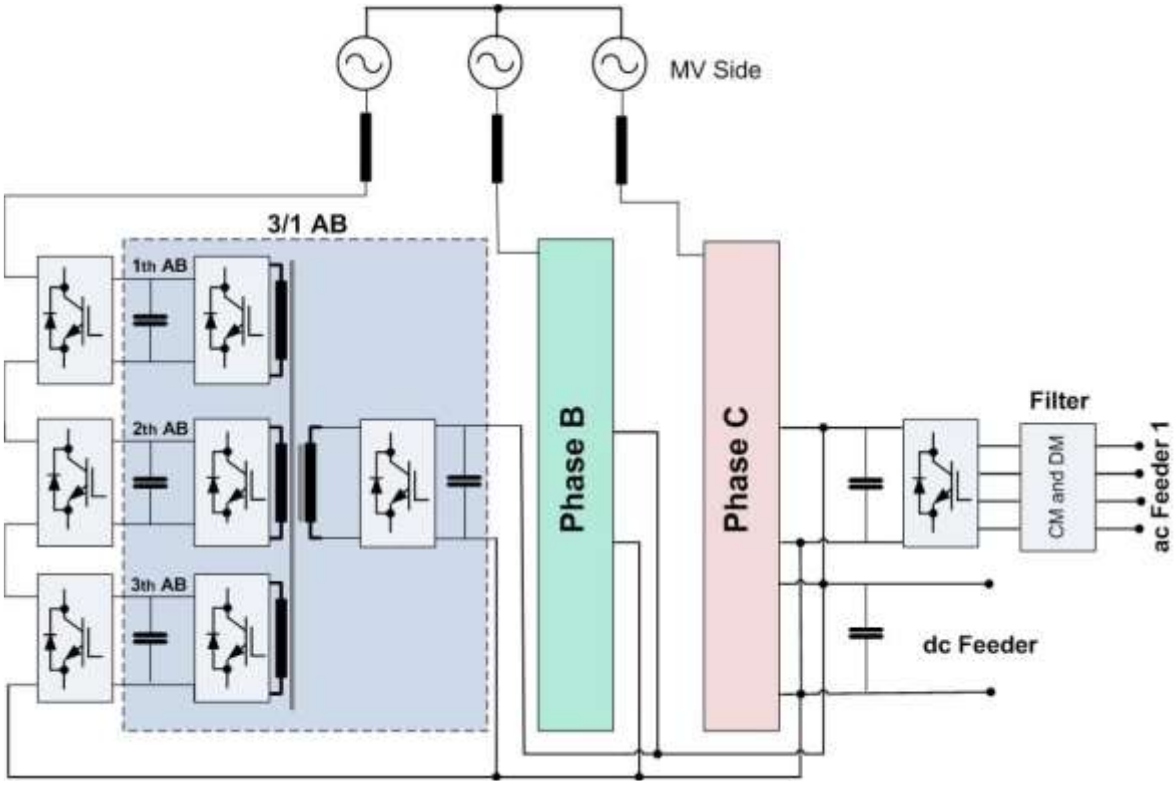
DOI: 10.30503/nripress.2020.154

جدول (۵-۶): مقایسهٔ تعداد سنسورهای ولتاژ مورد نیاز به‌منظور کنترل و حفاظت طبقهٔ ورودی ترانسفورماتور الکترونیک قدرت، با فرض تعداد ماژول‌های برابرN در سمت ورودی طبقهٔ dc-dc، در ساختارهای در دست بررسی و پیشنهادی (تعداد ماژول‌های ذکرشده برای یک فاز است)

ساختار پیشنهادی با واحدهای N/1 AB	ساختار سوم با واحدهای QAB	ساختار دوم با واحدهای DAB	ساختار اول با واحدهای DAB	ساختار در دست بررسی
2	(2/3)N	N+1	N+1	تعداد سنسورهای ولتاژ

۵-۴ بررسی ساختار سه‌طبقهٔ مدولار پیشنهادی با فرض N=3

ساختار نهایی پیشنهادی در این پروژه با فرض N=3 برای واحدهای N/1 AB می‌باشد. بر این اساس، مطابق شکل (۵-۱۰)، طبقهٔ ورودی ترانسفورماتور، یک مبدل CHB متشکل از سه سلول تمام‌پل سری‌شده برای هر فاز و طبقهٔ خروجی نیز متشکل از یک اینورتر سه‌فاز چهارسیمه می‌باشد. طبقهٔ میانی dc-dc این ساختار نیز با فرض N=3 از چهار سلول تمام‌پل و یک ترانسفورماتور فرکانس قوی مجهز به چهار سیم‌پیچی تشکیل شده است؛ به‌گونه‌ای که سه سلول تمام‌پل و سه سیم‌پیچی ترانسفورماتور در سمت MV و یک سیم‌پیچی و سلول باقی‌مانده در سمت LV قرار گرفته‌اند. بر اساس توضیحات داده‌شده در بخش قبل نیز، تعداد سنسورهای ولتاژ لازم برای بخش کنترلی و حفاظت طبقهٔ ورودی این ساختار مشخص نیز دو می‌باشد.



DOI: 10.30503/nripress.2020.154

شکل (۵-۱۰): نمایی از ساختار ارائه‌شده با فرض N=3 (3/1 AB)

۵-۵ نتیجه‌گیری

بر اساس مطالعات انجام‌شده، ساختارهای مدولار سه‌طبقه، گزینه‌های مناسبی برای طراحی ترانسفورماتورهای الکترونیک قدرت می‌باشند. بر این اساس در ابتدای این فصل به بررسی ساختارهای شناخته‌شده‌تر مدولار سه‌طبقه پرداخته شد. از آنجا که در طراحی ترانسفورماتورهای الکترونیک قدرت، پرچالش‌ترین طبقه، طبقهٔ میانیdc-dc می‌باشد، به بررسی دقیق‌تر این طبقه و آرایش ماژول‌های تمام‌پل آن‌ها و در مقیاس بزرگ‌تر، واحدهای متشکل از ماژول‌های تمام‌پل نیز پرداخته شد. بررسی این بخش نشان می‌دهد علاوه بر مدولاربودن، انتخاب واحدهای مناسب این طبقه نیز نقش مهمی در سطح سادگی طراحی، سادگی سیستم کنترلی و هزینهٔ نهایی سیستم دارد. در ادامه با مقایسهٔ واحدهای شناخته شدهٔ DAB و QAB در طراحی طبقهٔ dc-dc، و بررسی مزایا و معایب آن‌ها، واحد جدیدی با عنوان N/1 AB ارائه شد که منجر به کاهش هزینهٔ بیشتر و سادگی بیشتر در سیستم کنترلی ترانسفورماتور گردید. لازم به ذکر است که در طراحی ساختار پیشنهادی ترانسفورماتور الکترونیک‌قدرت، فرض شده است طراحی و ساخت ترانسفورماتورهای فرکانس قوی از دقت فراوانی برخوردار باشد.

DOI: 10.30503/nripress.2020.154

فصل ششم: طراحی معماری سخت‌افزار برد کنترلر PET

مقدمه

معماری اصلی برد کنترلر PET یک معماری با دو یونیت پردازشگر انتخاب شده است که این نوع از معماری با تقسیم وظایف میان یونیت‌ها می‌تواند مدیریت بهتری را در عملکرد اجزای کنترلر PET ایجاد نموده و در ضمن باعث می‌شود که قابلیت اطمینان به‌نحوی بسیار مطلوبی افزایش یابد. با درنظرگرفتن گلوگاه‌های ذکرشده برای نیازمندی‌های این سیستم بخش مهم سخت‌افزار کنترلر PET هسته پردازشی این سیستم خواهد بود. در واقع این بخش با میزبانی نرم‌افزار این سیستم نقش اصلی در ایجاد مفهوم یک سیستم Embedded را ایفا می‌کند.

۶-۱ طرح‌های مشتق‌شده از معماری دویونیتی

از معماری دو یونیت پردازشگر متناسب با جنس هر یونیت، پردازشگر طرح‌های مختلفی می‌تواند داشت. در حقیقت طرح‌های مشتق[۱] شده از این معماری برحسب انواع حالت‌های ممکن یونیت‌های پردازشگرها شکل می‌گیرد و عملاً سایر

[۱]- Instanced

قسمت‌ها در تمام طرح‌ها بدون تغییر می‌مانند. برای درک بهتر می‌توان این سیستم را به‌صورت یک زیرسیستم پردازشی و یک زیرسیستم توسعه[۱] فرض کرد.

نظر به نوع کاربرد و تجربیات پیشین، هر یونیت پردازشگر می‌تواند یکی از حالت‌های ذیل باشد:

- میکروکنترلر؛
- پردازنده سیگنال DSP؛
- تراشه‌های برنامه‌پذیر FPGA.

در ماتریس ذیل انواع حالت‌های طرح‌های مشتق‌شده از معماری دویونیتی نمایش داده شده است:

جدول ۶-۱): طرح‌های مشتق‌شده از معماری دویونیتی

		Processor Unit 1 types		
		Micro	**DSP**	**FPGA**
Processor Unit 2 types	Micro	Dual Controllers	Control Processing	Control Extended
	DSP		Dual Processors	Processor Extended
	FPGA			Open Configuration

در بخش‌های زیر هر سه معماری بررسی می‌شود. در ابتدا به بررسی هریک از انواع پردازنده‌ها می‌پردازیم و سپس با این پیش‌زمینه به معماری‌های ترکیبی آن‌ها خواهیم پرداخت.

۶-۲ بررسی و آزمون انواع میکروکنترلرهای ARM

به‌احتمال قوی نام ریزپردازنده‌های ARM را فراوان شنیده‌اید. خیلی از وسایل دنیای اطرافمان مانند گوشی‌های هوشمند اندرویدی از این ریزپردازنده‌ها استفاده می‌کنند. این پردازنده‌ها انواع مختلفی دارند؛ زیرا شرکت سازندهٔ این معماری ریزپردازنده، مجوز تولید آن را به شرکت‌های مختلفی همچون اتمل، فیلیپس، سامسونگ و... داده است که هرکدام از این شرکت‌ها انواع مختلفی را تولید می‌کنند.

در کارهای عمومی و استفاده از این خانواده به‌عنوان میکروکنترلر بیشتر از ARMهای شرکت اتمل و فیلیپس استفاده می‌شود. (ARM-7 و Cortex-M)

انواع میکروکنترلرهای ARM که استفادهٔ فراوانی دارند:

ARM-7 مانند Atmel AT91SAM7S64؛

ARM-9 مانند Samsung S3C2440A؛

ARM-11 مانند Samsung S3C6410A؛

Cortex-M مانند NXP(Philips) LPC-1768؛

Cortex-A مانند Samsung S5PV210.

[۱]- Expantion system

امروزه با پیشرفت روزافزون تجهیزات و الکترونیکی‌شدن آن‌ها، به‌کارگیری سیستم‌های یکپارچه رونق زیادی یافته است. به‌طوری که در اکثر دستگاه‌های جدید از این سیستم‌ها استفاده می‌شود؛ به‌عنوان مثال گوشی‌های همراه، دستگاه و... اکثراً دارای این تجهیزات الکترونیکی می‌باشند. با توجه به این موضوع اکثر ABS سیستم‌های ترمز، GPS شرکت‌ها و کارخانه‌های الکترونیکی به‌سمت این سیستم‌های الکترونیکی روی آورده‌اند که این خود باعث ایجاد یک رقابت در بین تولیدکنندگان پردازنده‌های پرسرعت شده است. در این خلال نسل جدید پردازنده‌های ARM به بازار معرفی شدند که دارای سیستم پردازش ۳۲بیتی با سرعت پردازش چند مگاهرتز تا چند صد مگاهرتز می‌باشند. پرسرعت‌بودن، قیمت ارزان و حجم کم این پردازنده‌ها باعث شد که اکثر تولیدکنندگان میکروکنترلرها و پروسسورها مانند ATMEL PHILIPS و غیره آن را در لیست محصولات خود قرار دهند.

حجم کم پردازنده‌های ARM باعث شده است که اکثر فضای داخلی میکروکنترلرها برای تجهیزات جانبی مانند AC، Serial، LAN، USB، ADC و غیره به کار گرفته شود. هسته داخلی تمام میکروکنترلرهای ARM کارخانه‌های مختلف یکسان است؛ بنابراین برنامه نوشته‌شده برای یک سری از میکروکنترلرها را در صورتی که به‌صورت ساختاریافته نوشته شود می‌توان برای سری دیگر نیز استفاده کرد.

پردازنده‌هایی که در میکروکنترلرهای ARM استفاده می‌شوند، پردازنده‌های ۳۲بیتی با معماری RISC می‌باشد، این پردازنده‌ها برای کاربردهای حمل‌کردنی (Portable) و Embedded بهینه‌سازی‌شده هستند و به‌طوری که مصرف توان آن‌ها بسیار کم است و می‌توان آن‌ها را به‌وسیلهٔ باتری برای مدت زیادی روشن نگه داشت؛ به‌عنوان نمونه می‌توان گوشی‌های موبایل را نام برد که در آن‌ها از این هسته پردازشی استفاده می‌شوند.

معروف‌ترین هسته پردازنده ARM، ARM7 می‌باشد که یکی از رایج‌ترین هسته‌های پردازشی موجود می‌باشد. بعد از ARM7 به‌ترتیب ARM9 و ARM11 قرار دارند. هر نسل از این میکروکنترلرها به‌مرور زمان پیشرفت کرده و قابلیت‌های آن‌ها افزایش یافته است؛ به‌عنوان مثال دربارهٔ ARM7 انواع آن به‌صورت زیر می‌باشد:

جدول ۶-۲): بررسی انواع میکروکنترلرهای ARM

نوع هستهٔ ARM7	ویژگی
ARM7TDMI	رایج‌ترین هسته پردازنده ۳۲بیتی با معماری RISC می‌باشد.
ARM7TDMI-S	این هسته نسخه درخور سنتز ARM7TDMI است.
ARM72OT	این هسته علاوه بر ویژگی‌های هسته‌های بالا دارای حافظه CASH و بخش مدیریت حافظه می‌باشد.
ARM7EJ-5	این هسته برخی از قابلیت‌های پیشرفته DSP را در خود دارد و برای کارهای پردازش سیگنال مناسب

	می‌باشد.

۶-۲-۱ مد کاری پردازندهٔ ARM

پردازنده‌های ARM از سیستم PIPELINE برای پردازش استفاده می‌کنند. منظور از این سیستم این است که پردازنده دارای سه مد کاری برای اجرای یک دستور است:

1) FETCH یا بازخوانی اطلاعات از حافظه کد؛

2) DECODE یا رمزگشایی اطلاعات نوشته‌شده؛

3) EXECUTE یا اجرای برنامه در پردازنده‌های قدیمی‌تر.

در سیکل اول دستور اول FETCH می‌شود؛ در سیکل دوم دستور اول DECODE می‌شود و دستور دوم FETCH می‌شود؛ در سیکل سوم دستور اول EXECUTE، دستور دوم DECODE و دستور سوم FETCH می‌شود. این نوع سیستم 3-STAGE PIPELINE است. در پردازنده‌های ARM بالاتر مانند ARM9، سیستم پردازش 5-STAGE PIPELINE می‌باشد که عملیات خواندن و نوشتن از حافظه‌ها نیز جزء این عملیات قرار گرفته و در ARM10 سیستم پردازش به‌صورت 6-STAGE PIPELINE است.

شرکت‌های مختلفی میکروکنترلرهای بر مبنای پروسسور ARM می‌سازند؛ مانند Atmel، Philips، Samsung، Motorola،STMicroelectronics و کمپانی‌های دیگر.

۶-۲-۲ کامپایلرها و مفسرهای موجود برای چیپ‌ها

IAR: قابلیت برنامه‌نویسی میکروکنترل‌های ARM به زبان‌های C و C++ و اسمبلی، امکان شبیه‌سازی برنامه نوشته‌شده، پشتیبانی تمامی میکروکنترلرهای ARM، منابع آموزشی متوسط و محیط حرفه‌ای، پشتیبانی از SPY-C که امکانات خیلی زیادی دارد، سرعت اجرای عالی و سازگاری کامل با ANSI C، توابع کتابخانه‌ای کم و نداشتن باگ‌های امنیتی.

WINARM: قابلیت برنامه‌نویسی به زبان‌های C و C++، نبود امکان شبیه‌سازی برنامه، فقط پشتیبانی ARM7، منابع آموزشی و مثال‌های زیاد، متن‌بازبودن برنامه و بالتبع رایگان‌بودن، داشتن توابع کتابخانه‌ای زیاد، به‌روزرسانی و پشتیبانی ضعیف.

Keil: برنامه‌نویسی به زبان‌های C و C++ و اسمبلی، امکان شبیه‌سازی برنامه نوشته‌شده، پشتیبانی تمام میکروکنترلرهای ARM، کاربرپسندبودن برنامه و منابع آموزشی متوسط.

سایر کامپایلرها: ARM ADS، Flowcode ARM، Cross works for ARM

تقریباً دو کامپایلر Keil و IAR از محبوبیت بیشتری برخوردارند که ما در این پروژه از کامپایلر Keil استفاده نموده‌ایم.

۶-۲-۳ رده‌بندی میکروکنترلرهای ARM

ARM0: این اولین و ابتدایی‌ترین معماری میکروکنترلر ARM می‌باشد و کلاک کاری آن در حد یک مگاهرتز بود و سرعت در آن 0.2 MHz/DMIPS است که حتی در مقایسه با 8051 هم ضعیف به شمار می‌آید؛ البته این نکته را هم در نظر داشته باشید که این معماری در زمان طراحی خود یک میکروکنترلر قدرتمند به حساب می‌آید (سال ۱۹۸۳).

ARM1 : این میکروکنترلر حتی لایه cache هم ندارد؛ ازاین‌رو سرعت پردازش و DMIPS پایین می‌آید.

ARM2 : نسل بعد از ARM1 است که سرعت آن تا حدودی بهبود یافته است. فرکانس کاری هشت مگاهرتز شده است و سرعت به 7 MIPS @ 12 MHz افزایش یافته است و فاقد لایه cache می‌باشد. همچنین به‌وسیلهٔ شرکت‌های BBC Archimedes و Acorn Archimedes یک سری سیستم شبیه کامپیوترهای امروزی تولید شد که میزان RAM حدود 512kB تا حداکثر 8 MHz بود و حجم هارددیسک هم بین ۲۰ تا ۱۰۰ مگابایت بود (اگرچه که بیشتر سری‌ها حتی هارددیسک هم نداشت).

ARM3: در این سری یک لایه cache چهارکیلوبایتی قرار داده شد و سرعت تا حدود زیادی بهبود یافت (البته لایه کش در داخل خود میکرو قرار نمی‌گرفت و مصرف‌کننده باید خود یک آی‌سی دیگر را به‌عنوان cache به میکروکنترلر متصل می‌کرد) و این میکروکنترلر با فرکانس 25 MHz توانایی انجام دوازده میلیون دستورالعمل را دارا بود (0.50 DMIPS/MHz).

ARM6: فرکانس کاری حداکثر 33 MHz بود (0.65 DMIPS/MHz) و جزو اولین میکروکنترلرهای آرمی بود که در کنسول‌های گیم استفاده شد و همچنین یک سری GPSهای نظامی به‌وسیلهٔ سازمان دفاع آمریکا با استفاده از این میکروکنترلرها طراحی شد (ترکیبی) ARM6 نیز لایه cache را نداشت و به‌صورت اختیاری می‌توانستید آن را نیز به‌صورت سخت‌افزاری اضافه کنید. این معماری جزو قدیمی‌ترین میکروکنترلرهای ARM می‌باشد که نسل سوم محسوب می‌شود و کلاک کاری این میکرو حدوداً به ۴۰ مگاهرتز می‌رسد و نسبت DMIPS آن‌ها 0.68 DMIPS/MHzمی‌باشد. هنوز هم واحد MMU یا لایه cache به‌صورت اینترنال قرار نگرفته بود؛ ولی از طریق سخت‌افزار می‌توانستند این قسمت را نیز اکسترنال اضافه کنند؛ البته در سری ARM7 مقدار لایه کش تا دو برابر (8 kB) افزایش یافت. همچنین از سری ARM7 بود که سیستم‌های پرتابل شکل اولیه گرفت و اولین PDAها وارد بازار شدند.

بعد از سری ARM7 این نسل به‌وسیلهٔ اتمل تولید شده است و پیشرفت زیادی نسبت به نسل‌های قبلی کرده است. کلاک کاری آن تا حدود۷۰ مگاهرتز برای محصولات NXP (مانند LPC2148 یا LPC2378) و کلاک کاری ۶۰ مگاهرتز برای محصولات Atmel (مانند AT91SAM7X256 یا AT91SAM7X64) می‌باشد. نسبت DMIPS به‌حدود ۰,۹ مگاهرتز رسیده است و یک سری از امکانات سخت‌افزاری هم در این ورژن ARM قرار گرفته است (مانند CAN و LAN وUSB و...) در این سری اولین کنسول‌های گیم حرفه‌ای پرتابل شکل گرفت (مانند Game Boy Advance) که ساخت شرکت GBA چین است؛ همچنین اولین iPodهای شرکت Apple هم وارد بازار شد.

ARM7TDMI: در این سری از میکروکنترلرهای ARM نیز هنوز لایه cache قرار نگرفته است. با اینکه این سری از میکروکنترلرهای ARM هم قدیمی هستند (حدوداً سال۲۰۰۴ یعنی شش سال پیش)؛ ولی روتین‌ترین و پرمصرف‌ترین میکروکنترلرهای ARM در ایران هستند و سری Atmel فروشش چندین برابر محصولات NXP می‌باشد.

StrongARM: در این سری سرعت فوق‌العاده افزایش یافته است و بالاخره هم MMU با حجم 16kB به‌صورت اینترنال در داخلِ میکرو قرار گرفت. کلاک کاری هم تا 230 MHz با 1.0 DMIPS/MHz افزایش یافت.

CORTEX-M3: هسته CORTEX-M3 حدوداً در اوایل سال ۲۰۰۸ به‌وسیلهٔ ARM معرفی شد که با امکانات جدید نسبت به ورژن‌های قبلی ظاهر شد. که شرکت STMicrocontroller جزو اولین شرکت‌هایی بود که لایسنس CORTEX-M3اش را از ARM خریداری نمود و جزو اولین شرکت‌هایی بود که این هسته را به‌صورت تجاری و با قیمت مناسب عرضه کرد. -M3 CORTEX یک هسته پردازشی با کمترین تلفات حرارتی می‌باشد که نسبت به ARM7-TDMI و ARM9TDMI با کاهش مصرف توان چشمگیری همراه بوده است که این یکی، ویژگی انحصاری برای این رده از هسته‌های ARM است که باعث شده است این هسته بیشتر در دستگاه‌های پرتابل استفاده شود. این هسته در یک سری از محصولات STMicrocontroller قرار گرفته است که خانواده STM32F103 نام دارد و ورژن‌های جدید آن هم به بازار میاید. خانواده STM8 سری 8-BIT محصولات ST بودند که برادر کم‌سرعت میکروکنترلرهای STM32 هستند.

CORTEX-M4: این هسته به‌منظور پیاده‌سازی الگوریتم‌های پردازشی از قبیل فیلترهای دیجیتال، FFT و ضرب ماتریس که در کاربردهای سنتز و فشرده‌سازی صدا یا کنترل دور موتور کاربرد دارد استفاده قرار می‌شود. این خانواده از تراشه‌ها، تحت نام کلی DSC موردبحث قرار می‌گیرند که در کاربردهای ترکیبی کنترل و پردازش سیگنال استفاده می‌شوند. از مشخصات این هسته استفاده از واحدهای سخت‌افزاری ویژه جهت اجرای دستورهای MAC و SIMD در یک سیکل کاری می‌باشد که باعث تسریع در اجرای الگوریتم‌های پردازش سیگنال خواهد شد. خانواده STM32 شامل 5 زیرمجموعه می‌باشد که شرح آن به‌صورت زیر است:

DOI: 10.30503/nripress.2020.154



شکل ۶-۱): رده‌بندی میکروکنترلرهای ARM

۶-۲-۴ زیرمجموعه خانواده STM32

STM32 F4 یک MCU با کارایی بالا و کلاک سیستم حدوداً ۱۶۸ مگاهرتز و کارایی 1.25 DMIPS همراه با یک هسته DSP جداگانه برای پردازش سیگنال‌های دیجیتالی صوتی یا تصویری و همچنین واحد FPU(floating-point unit) است. STM32F2 یک MCU با کارایی بالا و کلاک سیستم حداکثر۱۲۰ مگاهرتز و کارایی (1.25 DMIPS یعنی با هر کلاک می‌تواند 8281 عمل تک‌قسمتی مانند جمع را انجام دهد).

STM32F1 سری متوسط با قدرت پردازشی نسبتاً بالا و کلاک سیستم بیشتر از ۷۲ مگاهرتز و کارایی 1.25DMIPS که جمعاً برابر است با 28 میلیون دستورالعمل در ثانیه.

STM32 L1 سری LOW POWER که بسیار کم‌مصرف هستند و جریان مصرفی آن از چند صد نانوآمپر تجاوز نمی‌کند که این سری معمولاً برای مصارف پزشکی، نظامی و خاص استفاده می‌شوند. کلاک سیستم در این سری ۳۲ مگاهرتز است که کارایی هر کلاک آن حدود 1.03MIPS است که به‌دلیل استفاده از تکنولوژی CMOS ULTERA LOW POWER سرعت پردازشی پایین‌تری را ارائه می‌دهد. میکروکنترلرهای ARM دارای مزیت‌های بسیاری می‌باشند که به بعضی از آن‌ها اشاره می‌کنیم:

۱- میکروکنترلرهای ARM ۳۲بیتی هستند؛ اما میکروکنترلرهای AVR ۸بیتی می‌باشند. این بدان معنا است که

DOI: 10.30503/nripress.2020.154

سرعت میکروکنترلر ARM چهار برابر است و علاوه بر آن پورت‌های آن ۳۲بیتی و رجیسترهای آن نیز ۳۲بیتی هستند. شما در یک پالس کلاک می‌توانید وضعیت ۳۲ پین ARM را مشخص کنید؛ اما این در حالی است که با AVR فقط ۸ پایه (یک پورت) را می‌توانید مقداردهی کنید.

۲- فرکانس کاری میکروکنترلرهای ARM در ARM7 نزدیک به ۵۵ مگاهرتز در CORTEX M0-M4 تقریباً تا ۱۱۰ مگاهرتز می‌باشد. برای ARM9 تا ۵۴۰ مگاهرتز. ARM 11 نزدیک به یک گیگاهرتز CORTEXA8-A15 به چند گیگاهرتز می‌تواند برسد، این در حالی است که AVR و PIC تا ۲۴ مگاهرتز بیشتر نمی‌توان استفاده کرد.

۳- تنوع میکروکنترلرهای ARM بسیار زیاد است. این میکروکنترلرها از ۶۴ پایه تا چند صد پایه، موجود می‌باشند؛ به‌دلیل پرکاربردبودن این میکرو شرکت‌های زیادی در رقابت با یکدیگر، میکروکنترلرهای ARM متنوعی تولید می‌کنند و امروزه بیش از ۹۰ شرکت، این میکرو را تولید می‌کنند که هرکدام چند ده محصول دارند. برای اطلاعات بیشتر می‌توانید به سایت زیر مراجعه کنید http://www.keil.com/arm/chips.asp.

۴- امکانات جانبی این میکروکنترلر با PIC،AVR مقایسه‌کردنی نیست. این میکروها معمولاً دارای امکاناتی چون USB،CAN،EMAC،MMC در پروتکل‌های ارتباطی. همچنین دارای امکانات دیگری چون PWM شش فاز، ، DAC،RTX غیره می‌باشند. درباره انتخاب یک میکروکنترلر مناسب برای این سیستم باید به نکات زیر توجه کرد:

سرعت پردازش چندان زیاد نیست؛ بنابراین در حالت بهینه می‌توان از میکروکنترلرهایی با فرکانس کاری ۱۰۰ تا ۲۰۰ مگاهرتز استفاده کرد. باید کنترلرهای Ethernet را پشتیبانی کند. با توجه به نوع پردازش نیاز است هسته‌های DSP مانند FPU[1] را داشته باشد. کنترلر سریال را داشته باشد و همچنین بتواند با peripheralهای SPI به‌راحتی کار کند. بدون ایجاد گره نرم‌افزاری یا پیچیده‌کردن معماری نرم‌افزار بتواند با یک ارتباط پرسرعت در کنار FPGA کار کند. توان مصرفی کم، قابلیت اطمینان زیاد، پشتوانه نرم‌افزاری خوب از دیگر ویژگی‌های آن باید باشد. قابلیت پیاده‌سازی یک سیستم‌عامل Real-Time روی آن وجود داشته باشد.

جدول ۶-۳): زیرمجموعه خانواده STM32

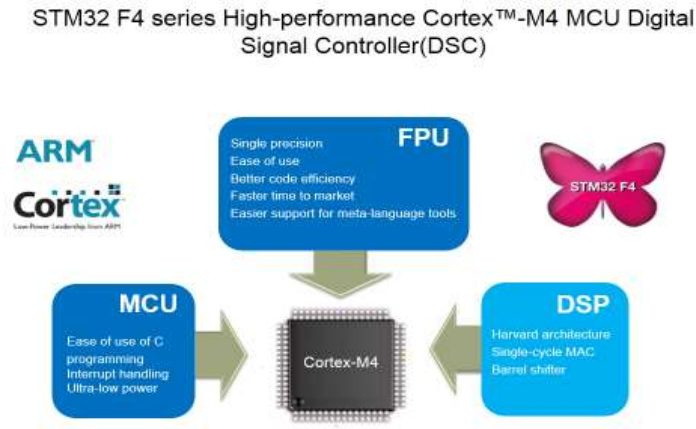
ARM Cortex-M optional components							
ARM Cortex-M	SysTick Timer	Bit-banding	Memory Protection Unit (MPU)	Tightly-Coupled Memory (TCM)	CPU cache	Memory architecture	ARM architecture
Cortex-M0	Optional	Optional	No	No	No	Von Neumann	ARMv6-M
Cortex-M0+	Optional	Optional	Optional (8)	No	No	Von Neumann	ARMv6-M
Cortex-M1	Optional	Optional	No	Optional	No	Von Neumann	ARMv6-M
Cortex-M3	Yes	Optional	Optional (8)	No	No	Harvard	ARMv7-M

[1] Floating Point Unit

Cortex-M4	Yes	Optional	Optional (8)	No	Possib le	Harvard	ARMv7E-M
Cortex-M7	Yes	No	Optional (8 or 16)	Optional	Optio nal	Harvard	ARMv7E-M

۶-۲-۵ معرفی میکروکنترلرهای سری STM32F4

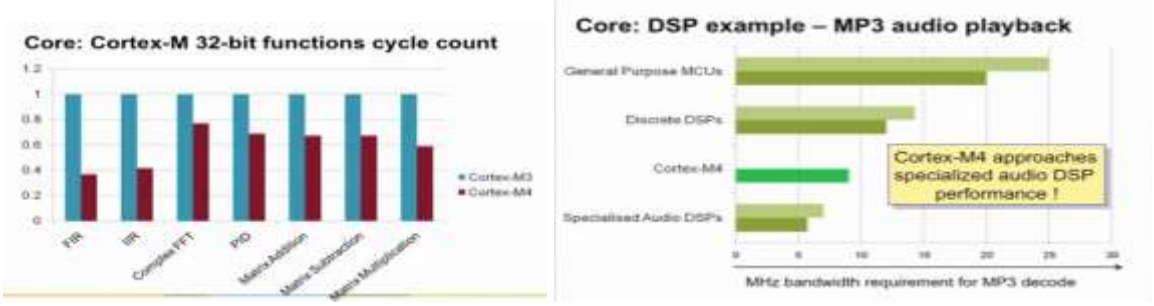
میکروکنترلر سری STM32 F4 به‌وسیلهٔ شرکت STMicroelectronics معرفی شده است. این سری از میکروکنترلرها مبتنی بر ARM Cortex-M4 با تکیه بر تکنولوژی NVM شرکت ST و ART Accelerator این شرکت به بهترین benchmarkهای صنعت برای میکروکنترلرهای مبتنی بر این معماری دست یافته است که مرهون سرعت هستهٔ 225 DMIPS/608 است که از یک حافظه فلش با سرعت ۱۸۰ مگاهرتز اجرا می‌شود. این شرکت ادعا کرده است که میکروکنترلر فوق بهترین میکروکنترلر موجود در بازار بر اساس هسته ARM CORTEX می‌باشد. این میکروکنترلر با تکنولوژی ۹۰نانومتری ساخته شده است و دارای فرکانس کاری ۱۶۸ MHz می‌باشد. این سری مجهز به یک هسته MCU و یک هسته پردازشی DSP است که با استفاده از یک واحد FPU می‌تواند به حداکثر توانایی خود در انجام محاسبات برسد.



شکل (۶-۲): میکروکنترلرهای سری STM32F4

۶-۲-۶ کنترلر CORTEX-M4

شکل‌های زیر عملکرد خوب این میکروکنترلر در انجام پردازش‌های سیگنال دیجیتال را در مقایسه با نسل قبلی و همچنین DSP هم‌رده نشان می‌دهد.



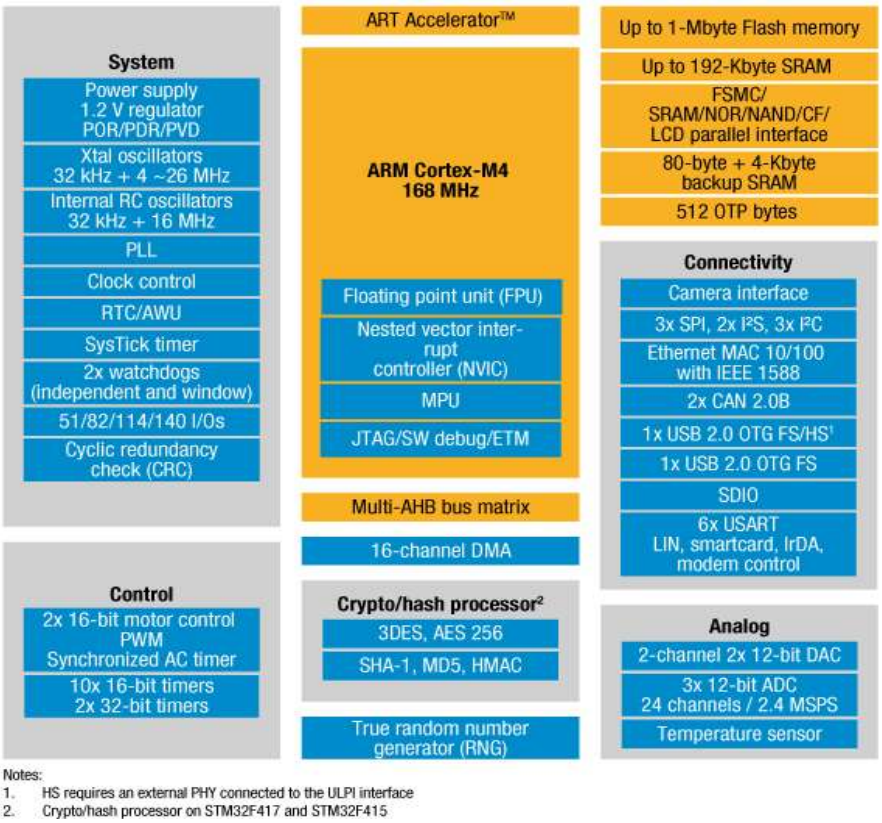
DOI: 10.30503/nripress.2020.154

شکل ۶-۳): عملکرد مناسب میکروکنترلر انتخابی در انجام پردازش‌های سیگنال دیجیتال را در مقایسه با نسل قبلی و DSP

۶-۲-۷ مقایسه عملکردی CORTEX-M4

وجود سه مبدل آنالوگ به دیجیتال ۱۲بیتی است که دقت آن را می‌توان افزایش داد و به‌همراه دو مبدل دیجیتال به آنالوگ ۱۲بیتی از دیگر امکانات سری مذکور است.

سری STM32F4 از حافظه‌های NOR and NAMD Flash ، PSRAM، SRAM، DRAM پشتیبانی می‌کند که توانایی این میکروکنترلر را در سازگاری با OSها نشان می‌دهد. همچنین شامل یک بخش LCD Controler است که می‌توان به‌سادگی از آن برای اتصال نمایشگر به‌منظور کار با محیط OSها استفاده کرد. تایمرهای پیشرفته با مدهای کاری مختلف، کانال‌های PWM با اصلاح فاز، سه واسط I2C و ۴ واسط سریال، سه واسط SPI، دو واسط CAN به‌همراه پورت USB OTG و LAN و مبدل موازی دوربین ۱۴بیتی از دیگر امکانات این سری می‌باشد.



شکل ۶: واحدهای جانبی کنترلر سری STM32F4

۶-۳ بررسی و آزمون FPGAها

با پیشرفت در زمینه ساخت قطعات درخور برنامه‌ریزی در روش‌های طراحی سخت‌افزار تکنولوژی LSI جایگزین SSI شده است. رشد سریع الکترونیک سبب شده است تا امکان طراحی با مدارهای مجتمعی فراهم شود که درآن‌ها استفاده از قابلیت مدار مجتمع پرتراکم و کاربرد خاص نسبت به سایر کاربردهای آن اهمیت بیشتری دارد؛ ازاین‌رو اخیراً مدارهای مجتمع با کاربرد خاص Integrated Circuit (Application Specific) به‌عنوان راه‌حل مناسبی شایسته توجه قرار گرفته است (ASIC) و روش‌های متنوعی در تولید این تراشه‌ها پدید آمده است. در یک جمع‌بندی کلی مزایای طراحی به‌روش ASIC عبارت است از:

- کاهش ابعاد و حجم سیستم؛
- کاهش هزینه و افزایش قابلیت اطمینان سیستم که این امر ناشی از آن است که بخش بزرگی از یک طرح به داخل تراشه منتقل می‌شود و سبب کاهش زمان، هزینه مونتاژ راه‌اندازی و نگهداری طرح می‌شود و در نتیجه قابلیت اطمینان افزایش می‌یابد؛
- کاهش توان مصرفی، نویز و اغتشاش؛
- حفاظت از طرح: سیستم‌هایی که با استفاده از تراشه‌های استاندارد ساخته می‌شوند، به‌علت وجود ؛اما اطلاعات کامل دربارۀ این تراشه‌ها به‌راحتی از طریق مهندسی معکوس قابلیت شناسایی و مشابه‌سازی دارند. در عین حال امنیت طرح در تجارت از اهمیت زیادی برخوردار است و اکثر طراحان مایلند تا از این بابت اطمینان حاصل کنند.

مشکل استفاده از طرح‌های ASIC منعطف‌نبودن، هزینه زیاد آن در تیراژهای کم و دردسترس‌نبودن آن است؛ بنابراین طراحان به‌سمت ایده‌هایی برای حل این مشکل رفتند. اولین تراشه درخور برنامه‌ریزی که به بازار عرضه شد، حافظه‌های فقط خواندنی برنامه‌پذیر (PROM) بود که خطوط آدرس به‌عنوان ورودی و خطوط داده به‌عنوان خروجی این تراشه‌ها تلقی می‌شد. PROM .شامل دسته‌ای از گیت‌های AND ثابت شده است (غیرقابل‌برنامه‌ریزی) که به‌صورت رمزگشا بسته شده‌اند و نیز یک ارائه OR درخور برنامه‌ریزی است. از آنجایی که PROM دارای قابلیت‌های لازم برای پیاده‌سازی مدارهای منطقی نمی‌باشد، از این تراشه‌ها بیشتر به‌عنوان حافظه‌های درخور برنامه‌ریزی استفاده می‌شود.

در نسل‌های بعدی قطعاتی مانند PLA[۱]، PAL، GAL[۲]، PLD و MPGA[۳] ها به وجود آمده است. در نهایت پیشرفت در ابزارهای طراحی و نیز تراشه‌های درخور برنامه‌ریزی منجر به عرضه FPGA شد. امروزه FPGA ها از نظر تکنولوژی در زمره بزرگ‌ترین مدارهای مجتمع موجود در بازار هستند؛ مثلاً محصولات Altera از سری FLEX10K با تکنولوژی

[۱] Programmable Logic Array

[۲] Generic Array Logic

[۳] Mask-Programmable Gate Array

نیم‌میکرون، حدود ده میلیون ترانزیستور را در گستره‌ای به ابعاد cm۱,۸ در cm۱,۵ جای داده‌اند. بیشتر FPGAهای استفاده‌شده ظرفیتی حدود ۸۰۰۰ گیت دارند. از FPGAهای بزرگ‌تر برای ساخت نمونه‌های اولیه به‌منظور پیاده‌سازی نهایی با MPGAها استفاده می‌گردد.

این امکان نتیجه پیشرفت در نرم‌افزارهای طراحی است که می‌توانند مستقل از تراشه نهایی طراحی را انجام دهند و در نهایت طراح می‌تواند تصمیم بگیرد که طرح با FPGA یا MPGA پیاده‌سازی گردد.

به نظر می‌رسد که در آینده، ایده FPGA همچنان قوام بیشتری به خود گرفته است و با ایجاد ابزارهای طراحی قوی‌تر که دستورات پیشرفته‌تری از VHDL(Very Hardware Description Languages) و AHDL (Altera Hardware Description Languages) را پشتیبانی می‌کنند، راه برای به‌کارگیری هرچه بیشتر این‌گونه تراشه‌ها هموار گردد. طلیعه این‌گونه پیشرفت‌ها را می‌توان درتراشه‌های بسیار پیشرفته FIPSOC (Filed Programmable System On Chip) مشاهده کرد.

پس از اینکه ظرفیت FPGA به چند هزار گیت رسید، صحبت از جایگزینی FPGAها جنبه عملی‌تر یافت. به‌علت تنوع تکنولوژی‌های به‌کاررفته در ساخت FPGA و نیز وجود ابزارهای مختلف و پیشرفته حامی هریک از آن‌ها یک تکنولوژی به‌خصوص از FPGAها را نمی‌توان به‌سادگی انتخاب کرد.

اگرچه هم‌اکنون فرکانس کار برای FPGAها نوعاً حدود ۱۲۰ MHZ تا ۸۰۰ MHZ می‌باشد؛ اما محدوده واقعی کاملاً به نوع طرح پیاده‌شده بستگی داشته و همچنین بسته به نوع مکان‌یابی و مسیریابی ابزارهای طراحی می‌باشد. FPGA.ها معمولاً به‌اندازه کافی پین I/O فراهم می‌کنند؛ به‌طوری که FPGAهایی با بیش از ۷۰۰ پین نیز در دسترس می‌باشند. در طرح‌هایی که برای پیاده‌سازی به چند FPGA نیاز می‌باشد، از کل این پایه‌ها استفاده می‌شود. به‌خصوص اگر در طرح، باس‌های آدرس و داده نیز وجود داشته باشد. پاره‌ای از ویژگی‌های مهم که قابلیت و توانایی FPGAها را افزایش داده است، در زیر آورده شده است.

امکان تعریف هریک از پایه‌های تراشه به‌صورت ورودی یا خروجی یا هر دو. امکان تعریف وضعیت عملکرد هر پایه در هنگام استفاده یا عدم استفاده. امکان تشخیص تغییرات سطوح یا لبه‌های پایین‌رونده یا بالارونده منطقی اعمال‌شده به هر پایه. امکان برنامه‌ریزی از طریق پایه‌های برنامه‌ریزی JTAG. امکان تغییر متناوب معماری داخلی با استفاده از سری‌های Bootable، محدود گسترده‌ای از پایه‌های کاربردی با حجم گیت داخلی متفاوت.

کاهش حجم مدار و یکپارچه‌سازی در ابعادی به مساحت چند سانتی‌متر مربع. یکسان‌سازی عناصر طراحی و ازمیان‌بردن تمامی مشکلات ناشی از تطابق‌نداشتن استانداردهای مختلف. ازمیان‌بردن تمام نویزهای ناشی از وجود قطعات مختلف در مدار. کاهش چشمگیر توان مصرفی و اتلاف توان. افزایش سرعت پردازش و کاهش خطاهای انتشار. امکان کار با سطوح ولتاژ متفاوت. ضریب ایمنی خوب به‌دلیل نبود امکان دستیابی به محتوای داخلی و ساده‌سازی و فشرده‌سازی پیچیده و بسیاری از قابلیت‌های دیگر که امکان انجام یک طراحی مجتمع، کم‌حجم، بهینه و سریع را فراهم می‌آورد.

DOI: 10.30503/nripress.2020.154

۶-۳-۱ معیارهای اساسی انتخاب و استفاده از FPGA

هنگام طراحی یک سیستم ، طراح با توجه به مشخصات سیستم ابتدا بلوک‌های کلی از بخش‌های اساسی سیستم را روی کاغذ پیاده می‌کند. نوعاً این بلوک‌ها شامل بلوک پردازنده، بلوک‌های حافظه و برخی ورودی‌ها – خروجی‌ها و مدارهای واسطه لازم می‌باشند .برخی از این بلوک‌ها را می‌توان با یک تراشه طراحی کرد. حال آنکه برخی قسمت‌ها به تعداد تراشه‌های بیشتری نیاز دارند. به‌موازات پیشرفت تکنولوژی امروزه بسیاری از بلوک‌ها را می‌توان در یک تراشه جای داد؛ ازاین‌رو طراح باید دست به انتخاب چنین تراشه‌ای بزند و طراحی سایر قسمت‌ها را بر این اساس پیش ببرد.

با ظهور مدارهای LSI درخور برنامه‌ریزی و FPGAها، طراحان با گستره‌ای از انتخاب‌ها مواجه شدند؛ ازاین‌رو طراح قبل از انتخاب یک FPGA نیاز به اطلاعات اساسی در این زمینه دارد. در این رابطه لازم است که طراح بتواند میزان گیت مورد نیاز و نیز تعداد پایه‌های I/O و مشخصه مورد نیاز برای طراحی را تخمین بزند.

با توجه به اینکه امروزه خانواده‌های مختلفی از FPGAها در دسترس می‌باشند، مسئله‌ای پیش روی طراح وجود دارد و آن این است که کدام تراشه برای یک کاربرد خاص مفیدتر است؟

با درنظرگرفتن سه فاکتور مهم در هر خانواده می‌توان به انتخاب نهایی نزدیک شد. انتخاب نهایی نیز می‌تواند با توجه به فاکتور مهم قیمت صورت گیرد.

۶-۳-۲ مقایسه مشخصه‌ها

از نظر مشخصه‌ها هنگامی می‌توان FPGAها را با یکدیگر مقایسه کرد که این موضوع روشن شده باشد که اندازه‌گیری مشخصه در خانواده‌های مختلف از راه‌های مشابهی صورت گرفته است. از فرکانس کار می‌توان به‌عنوان نمونه‌ای در این زمینه نام برد.

چنین فرکانسی می‌تواند ماکزیمم فرکانسی باشد که فلیپ فلاپ‌ها قادر به تقسیم آن دو باشند یا مینیمم پهنای پالس Highو Low باشد که یک شمارنده قادر است با آن درست عمل کند یا اصولاً ماکزیمم فرکانس کار یک ماشین حالت باشد. برخی نیز مبنای اندازه‌گیری را میزان تأخیر انتشار در نظر می‌گیرند. گرچه تعاریف اخیر ساده است؛ ولی با این همه مشکلاتی را پیش می‌آورد.

بر این اساس FPGA را به‌صورت یک گیت ساده برنامه‌ریزی کرده و تأخیر بین ورودی و دریافت خروجی را اندازه‌گیری می‌نمایند؛ برای مثال فرض کنید که یک گیت پیچیده مثلاً یک AND با ۲۰ ورودی لازم باشد، در این حال تراشه‌های خانواده‌های PAL تأخیری به‌اندازه یک گیت ساده دو ورودی را ایجاد می‌کنند. در حالی که در ساختارهای FPGA به‌دلیل به‌کارگیری چند لایه برای تحقق چنین گیتی، میزان تأخیر افزایش می‌یابد؛ بنابراین آنچه که باید مشخص شود، آن است که برای اندازه‌گیری مشخصه‌ها در FPGAهای مختلف چه اندازه‌گیری‌هایی صورت گیرد؟ در این رابطه می‌توان به آزمایش‌های پیچیده‌ای که از سوی مؤسسات ناظر بر این تولیدات صورت می‌گیرد، مراجعه کرد؛ اما برای انجام یک مقایسه ساده بر اساس داده‌های تولیدکنندگان، چهار آزمایش انجام می‌شود. نتایج این آزمایش‌ها در کنار نتایج حاصل از آن دسته خانواده‌هایی که با

آزمایش‌هایPREP تست شده‌اند نشان می‌دهد که تا چه‌اندازه می‌توان بر این تخمین‌ها تکیه کرد. چهار آزمایش مذکور عبارت‌اند از:

- تأخیر ورودی- خروجی یک AND چهارورودی؛
- تأخیر ورودی- خروجی یک مقایسه‌کننده هشت‌ورودی؛
- ماکزیمم فرکانس CLOCK مربوط به یک شیفت رجیستر؛
- ماکزیمم فرکانس کار یک شمارنده ۱۶بیتی (این قسمت از آزمایش‌های PREP است) تعداد گیت و پایه‌های I/O.

پس از آنکه مشخص شد کدام‌یک از خانواده‌ها قادرند تا مشخصه لازم را برآورده کنند، انتخاب تراشه بستگی به تعداد گیت، تعداد I/O و فاکتور قیمت دارد. تعداد گیت‌های FPGAها استاندارد خاصی ندارد؛ اما برای ارائه‌های گیتی، اغلب بر اساس گیت‌های دو ورودی محاسبه می‌شود. در این روش یک گیت چهارورودی معادل سه گیت دوورودی و یک فلیپ‌فلاپ Dمعادل شش گیت محاسبه می‌گردد.

با این‌همه تخمین گیت در FPGA عموماً ساده نیست؛ برای مثال MACH110 دارای ۳۲ سلول بزرگ (Macrocell) می‌باشد که هریک دارای چهار AND_22 ورودی که از ترکیب ۲۱ گیت دوورودی ساخته شده و یک گیت OR چهارورودی که از ترکیب سه گیت دوورودی ساخته شده و یک فلیپ‌فلاپ D که از ترکیب شش گیت دوورودی ساخته شده، تشکیل شده است؛ ازاین‌رو برای ساخت هر Macrocell به ۹۳ گیت نیاز می‌باشد. به‌عبارتی مجموعاً می‌توان ظرفیت تراشه را با ۲۹۶۷ گیت تخمین زد. تعداد درست گیت موجود در تراشه بستگی کامل به طرح در دست□ پیاده‌سازی دارد؛ برای مثال اگر با هر Microcell یک گیت چهارورودی را پیاده‌سازی کنیم، در این صورت ظرفیت MACH110 برابر ۹۶ گیت خواهد بود. ظرفیت یک آی‌سی با استفاده از نتایج چند آزمایش مختلف و گرفتن متوسط آن به دست می‌آید، معمولاً این آزمون‌ها بر اساس پیاده‌سازی چهار مدار زیر صورت می‌گیرد:

- گیت‌های چهارورودی؛
- مقایسه‌کننده‌های هشت‌ورودی؛
- شیفت رجیسترهای هشت‌بیتی؛
- شمارنده UP/DOWN.

۶-۳-۳ داده‌های PREP

PREP مؤسسه مستقلی است که به‌وسیلهٔ مجموعه تولیدکنندگان تراشه‌های درخور برنامه‌ریزی حمایت می‌شود. این مؤسسه با استفاده از یک سری آزمایش‌های به‌خصوص، مشخصه و ظرفیت تولیدات مختلف را مقایسه می‌کند. پیاده‌سازی مدارهای زیر مبنای این مقایسه‌ها می‌باشد:

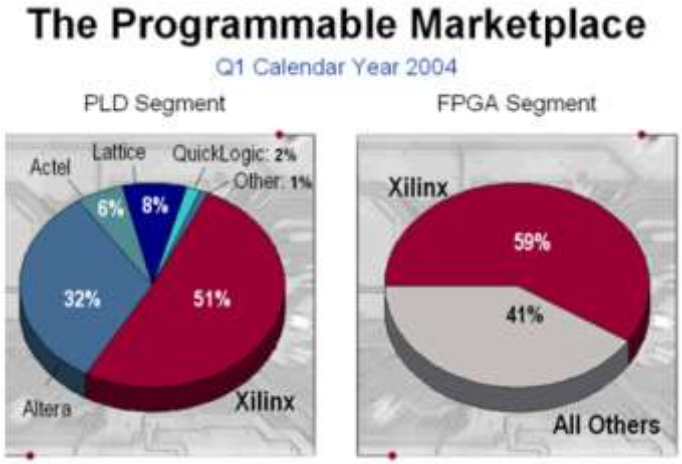
- یک مدار مسیر داده (شامل یک مالتی پلکسر ۴ به ۱و یک رجیستر و یک شیفت رجیستر)؛
- یک شمارنده (شامل دو رجیستر و یک مالتی پلکسر ۴ به ۱)؛

DOI: 10.30503/nripress.2020.154

- یک ماشین حالت کوچک (شامل ۸ حالت و ۸ ورودی و خروجی)؛
- یک ماشین حالت بزرگ (شامل ۱۶ حالت و ۸ ورودی و خروجی)؛
- یک مدار محاسبه ریاضی (شامل یک ضرب‌کننده ۴ در ۴ به‌همراه یک جمع‌کننده ۸بیتی و یک رجیستر ۸بیتی)؛
- یک اکومولاتور ۱۶بیتی؛
- یک شمارنده ۱۶بیتی با قابلیت بارشدن و فعال‌کننده هم‌زمان؛
- یک شمارنده ۱۶بیتی با قابلیت بارشدن و امکان آغاز شمارش با مقدار جدید بارشده؛
- یک دیکدر آدرس ۱۶بیتی.

جزئیات این مدارها را با مراجعه به Data Book هریک از تولیدکنندگان تحت حمایت PREP می‌توان بررسی کرد. تراشه تحت حمایت برای اجرای چندین مدار از نمونه‌های فوق به کار گرفته می‌شود.

به‌عنوان نتیجه‌گیری باید گفت از آنجا که PREP از سوی بسیاری از تولیدکنندگان حمایت می‌شود، می‌توان به داده‌های آن برای انتخاب تراشه مناسب تا اندازه زیادی اعتماد کرد. مقایسه چند FPGA شرکت Xilinx بزرگ‌ترین تولیدکننده FPGA می‌باشد و بخش مهمی از بازار این محصول را به خود اختصاص داده است.



شکل ۶: مقایسه‌ای بین FPGAهای Xilinx و ALTERA

در شکل زیر مقایسه‌ای بین FPGAهای Xilinx انجام شده است.

DOI: 10.30503/nripress.2020.154



شکل ۶: مقایسه‌ای بین FPGAهای Xilinx

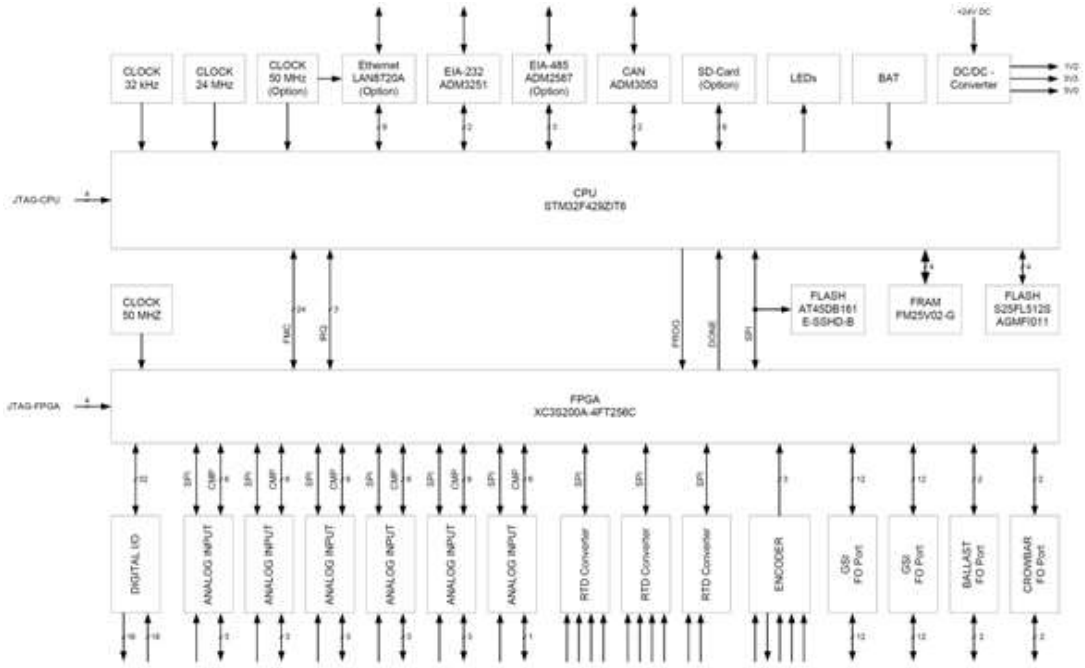
۶-۴ بررسی طرح معماری ARM Microcontroller با FPGA

در واقع، هر بحثی دربارهٔ فناوری پردازش سیگنال، بدون آنکه صحبتی از نقش میکروکنترلرها شود، ناقص خواهد بود. همان طوری که فناوری FPGA برای بعضی از کاربردها مناسب است و فناوری DSP برای کاربردهای دیگر، کاربردهایی وجود دارد که در آن‌ها استفاده از یک میکروکنترلر همه‌کاره ارجح است.

به‌عنوان نمونه، قلب بسیاری از بوردهای DSP، یک CPU است. این معماری به‌خاطر دلایلی برای بسیاری از خریداران جذاب است. در کاربردهای فراوانی، مطمئناً این سخت‌افزار مستعد عملکرد و بازدهی بیشتر از یک سخت‌افزار مبتنی بر FPGA یا DSP می‌باشد؛ اما این فقط قسمتی از داستان است. تجربه و تخصص بخش اعظمی از مهندسان در برنامه‌نویسی به زبان‌های C و C++، شاید در جذابیت این رویکرد شایان توجه باشد. آن طرف دیگر، سیستم‌عامل‌های بسیاری وجود دارد که از این فناوری پشتیبانی می‌کنند و همچنین مجموعه ابزارهای توسعهٔ خوبی برای پشتیبانی از این فناوری وجود دارد. انتخاب رویکرد استفاده از یک GPP در کنار یک DSP یا FPGA ممکن است منجر به کاهش دوره توسعه سیستم و زمان عرضه محصول به بازار شود.

استفاده از یک میکروکنترلر پرقدرت ARM در کنار یک FPGA ساختار پردازشی دوهسته‌ای کاملی را برای یک سیستم embedded تشکیل می‌دهد. تعداد I/Oهای دیجیتال زیاد FPGA در کنار قابلیت پردازش موازی آن وقتی در کنار یک میکروکنترلر با تنوعی از peripheralها و ورودی خروجی‌ها با بستری مناسب برای پیاده‌سازی یک سیستم‌عامل همه‌منظوره، هسته پردازشی را تشکیل می‌دهد که قابلیت انجام پردازش و مدیریت یک سیستم حجیم و حساس مانند کامپیوتر پرواز را دارا است.

در شکل زیر نمونه‌ای از یک برد طراحی‌شده با معماری ARM+FPGA دیده می‌شود. در این معماری از یک میکروکنترلر STM32F4 با هستهٔ CORTEX-M4 در کنار یک FPGA از Xilinx SPARTAN3 استفاده شده است.



شکل ۶: نمونهٔای از یک برد طراحی‌شده با معماری ARM+FPGA

میکروکنترلر وظیفه مدیریت سیستم و مدیریت ارتباطات را به عهده دارد. ارتباطات سیستم با واحدهای دیگر سیستم از طریق پورت سریال و LAN به‌وسیلهٔ میکروکنترلر انجام می‌شود. همچنین محاسبات و اجرای الگوریتم‌های کنترلی از قبیل عملکرد PLL روی فازهای ولتاژ ورودی، PID کنترل، DTC[1] و غیره نیز در میکروکنترلر انجام می‌شود. عملکرد مهم میکروکنترلر در این سیستم ایجاد بستر Embedded مناسب برای اجرای یک سیستم‌عامل Real-Time برای مدیریت کل عملکردهای برد می‌باشد.

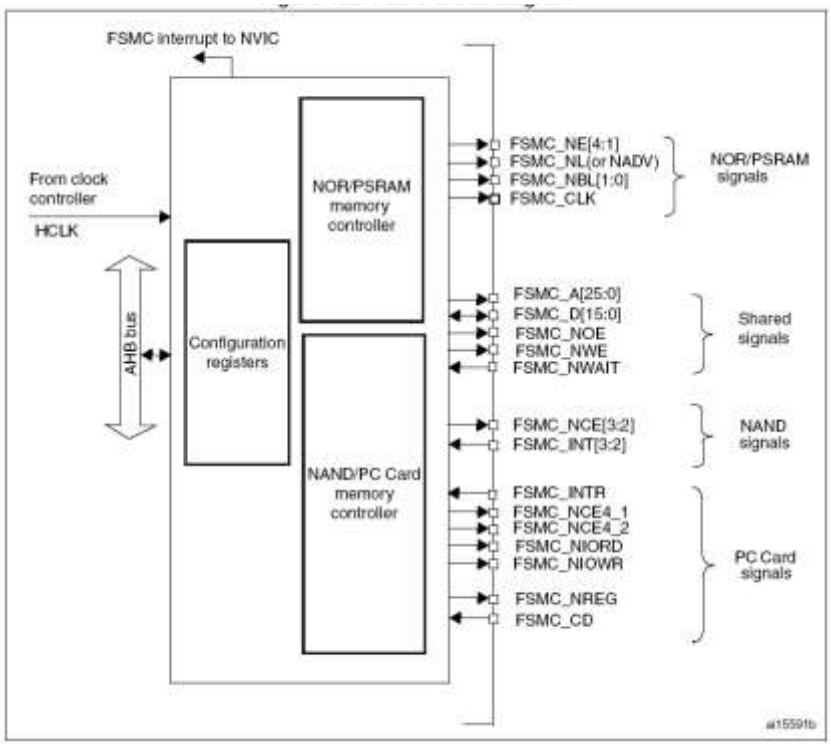
در کنار میکروکنترلر یک FPGA قرار گرفته است که routing حجم زیادی از I/Oها را ممکن ساخته است. همچنین پردازش‌های موازی که شامل نمونه‌برداری از ورودی‌ها به‌صورت Hard Real-Time و فیلتراسیون و آماده‌سازی دیتا می‌باشد را انجام می‌دهد و داده‌ها را هر زمان که میکروکنترلر درخواست کند، در اختیار قرار می‌دهد. عملکردهای مهمی مثل تشخیص faultها در سیستم نیز برعهدهٔ FPGA می‌باشد. همچنین پردازش‌های پرسرعت از قبیل محاسبه Space Vector برای تولید PWM را انجام می‌دهد.

۶-۴-۱ واسط FMC(Flexible Memory Controller)

در معماری دوپونیتی نحوهٔ ارتباط بین دو هستهٔ پردازشی سیستم بسیار مهم می‌باشد. علاوه بر قابلیت اطمینان زیاد، این ارتباط باید سریع و با قابلیت پیاده‌سازی ساده نیز باشد.

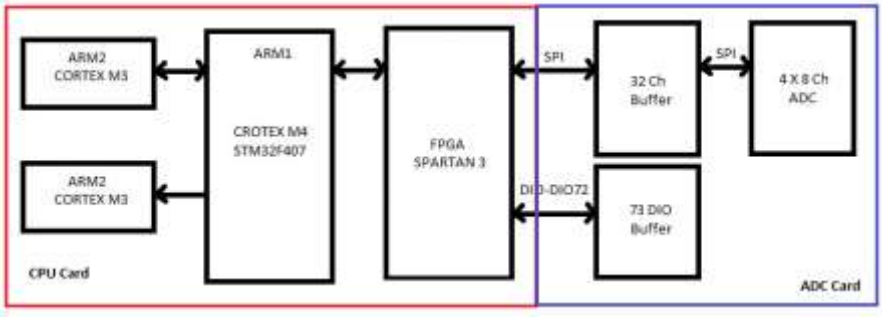
[1] Direct Torque control

در میکروکنترلرهای سری STM32F4 یک واسط به نام FMC وجود دارد که باری ارتباط با حافظه‌های جانبی مانند SRAM، PSRAM ، NORFLASH، ROM و غیره می‌باشد. این سری قابلیت ارتباط با ۶ بانک حافظه را دارد. باس ارتباطی می‌تواند ۸، ۱۶ یا ۳۲بیتی باشد و سرعت ارتباط ۹۰ مگاهرتز می‌باشد.



شکل ۶۶-۸): بلوک دیاگرام FSCM

بنابراین برای ارتباط با هر حافظه جانبی یک ارتباط مطمئن وجود دارد. حافظه یا ابزارهای خارجی در این ارتباط به‌صورت یک آدرس از فضای حافظهٔ میکروکنترلر دیده می‌شود. با توجه به وجود هسته پردازشی جدا برای FMC هستهٔ اصلی میکروکنترلر درگیر این ارتباط نمی‌شود و ظرفیت پردازشی آن برای ذخیره اطلاعات روی حافظه خارجی یا خواندن از آن تلف نمی‌شود. در معماری استفاده از FPGA و ARM در کنار هم، FPGA مشابه یک PSRAM عمل می‌کند و از دید میکروکنترلر به‌عنوان بخشی از حافظه سیستم دیده می‌شود؛ ولی در واقع FPGA به‌عنوان یک پردازنده کمکی عمل می‌کند.



DOI: 10.30503/nripress.2020.154

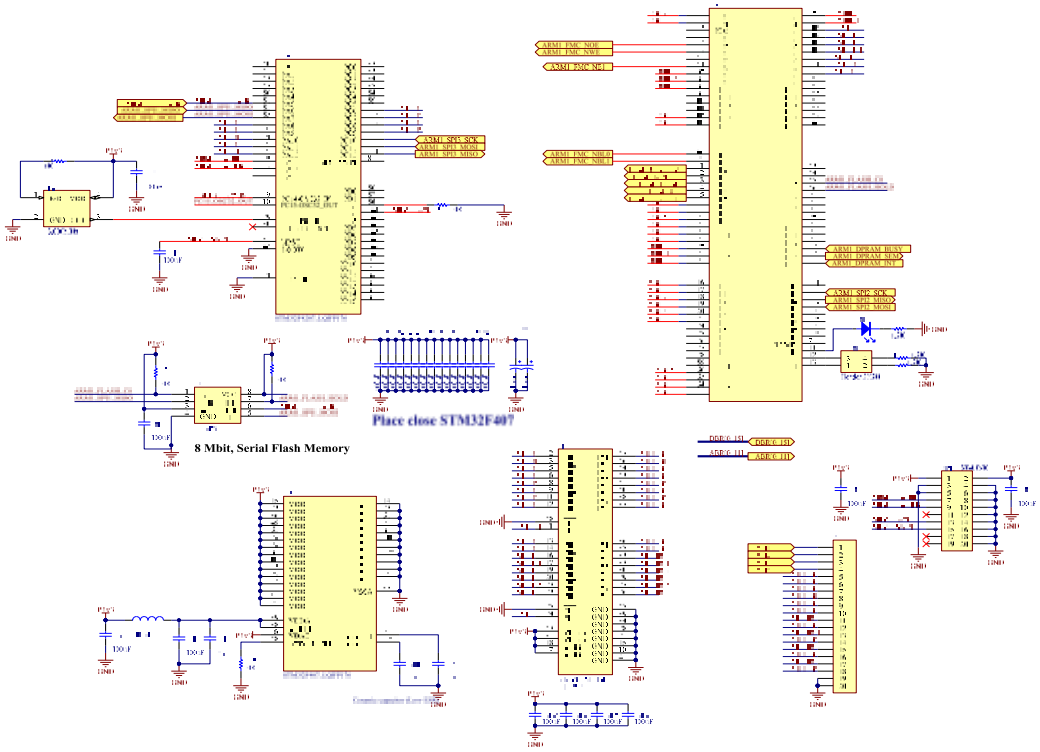
شکل (۶-۹): معماری کارت کنترلر و ADC

۶-۵ طراحی شماتیک برد کنترلر PET

با توجه به انتخاب معماری برد PET در مرحله قبلی طراحی اجزای برد در شیت‌های مختلف تقسیم‌بندی می‌شود. که در این بخش به اجزای آن خواهیم پرداخت:

۶-۵-۱ پروسسور اصلی

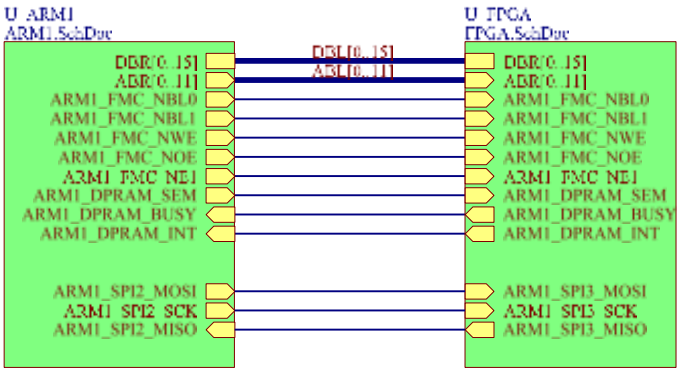
بلوک ARM1 که شامل پروسسور ARM Cortex M4 شرکت ST به شماره STM32F407IIT6 به‌عنوان پروسسور اصلی برای کنترل حلقه‌های اصلی سیستم تحریک می‌باشد و مطابق شکل زیر می‌باشد.



شکل ۶: شماتیک پروسسور اصلی

۶-۵-۲ اتصال باس FMC میکروکنترلر ARM با FPGA

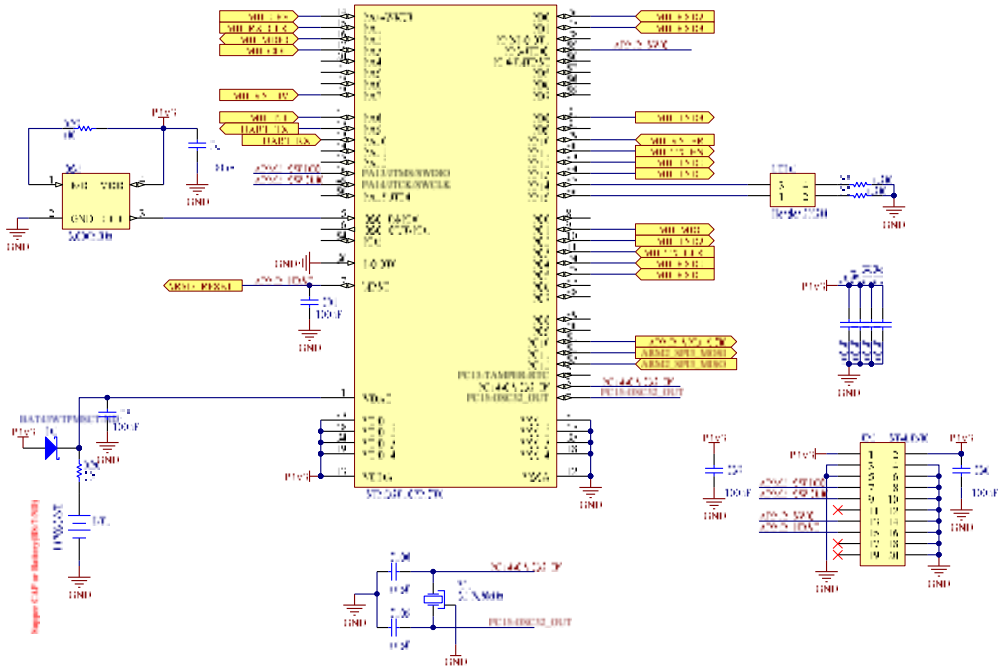
با توجه به نیازمندی‌های برد کنترلر PET در خصوص درایو ۳۲ کانال ADC و همچنین راه‌اندازی تعداد زیاد خروجی‌های PWM برای درایو IGBT و همچنین محدودیت تعداد IOها، خروجی PWM و سرعت میکروکنترلر ARM استفاده از FPGA به‌عنوان یک توسعه‌دهنده در کنار میکروکنترلر قابلیت‌های بسیار زیادی را در اختیار قرار خواهد داد. FPGA انتخاب‌شده در این پروژه از نوع Spartan 3 شرکت Xilinx می‌باشد. در شکل زیر نحوهٔ اتصال سخت‌افزاری بین FPGA و ARM را از طریق باس FMC استاندارد نشان می‌دهد.



شکل ۶: اتصال سخت‌افزاری بین FPGA و ARM

۶-۵-۳ پروسسور کمکی

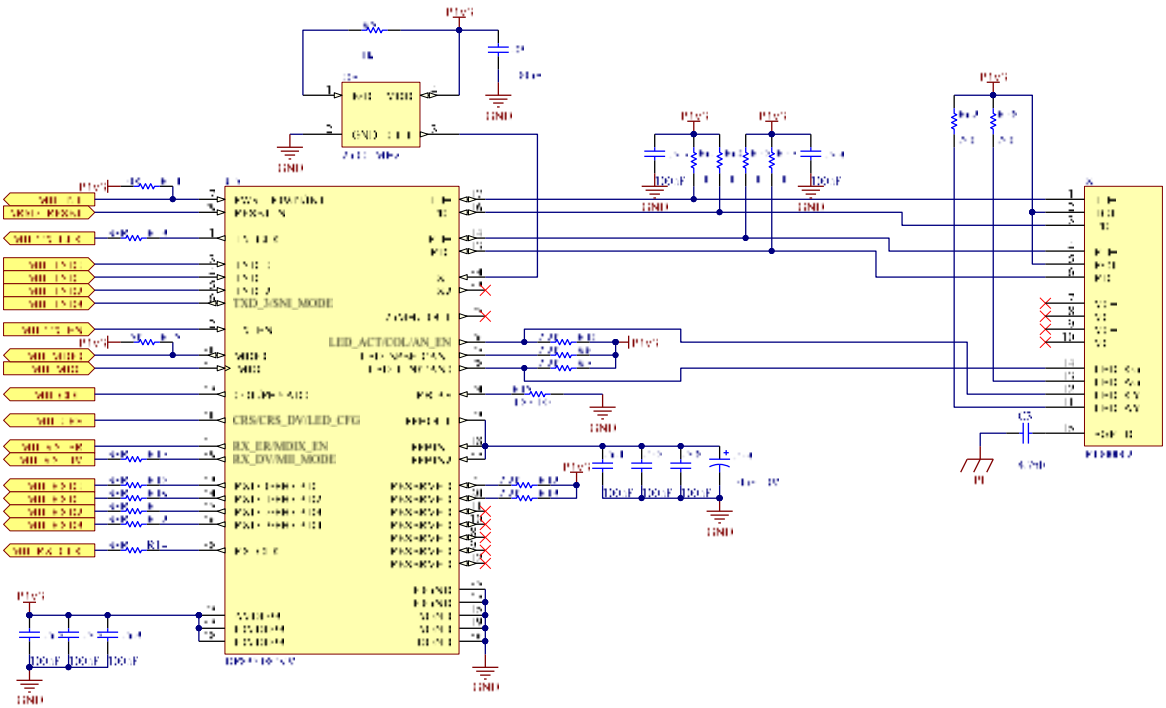
پروسسور ARM Cortex M4 شرکت ST به شماره STM32F107RCT6 به‌عنوان پروسسور کمکی برای جهت ارتباط با بخش بالادستی از طریق اترنت و RS232 می‌باشد.



شکل ۶: پروسسور کمکی

۶-۵-۴ واسط اترنت برد PET

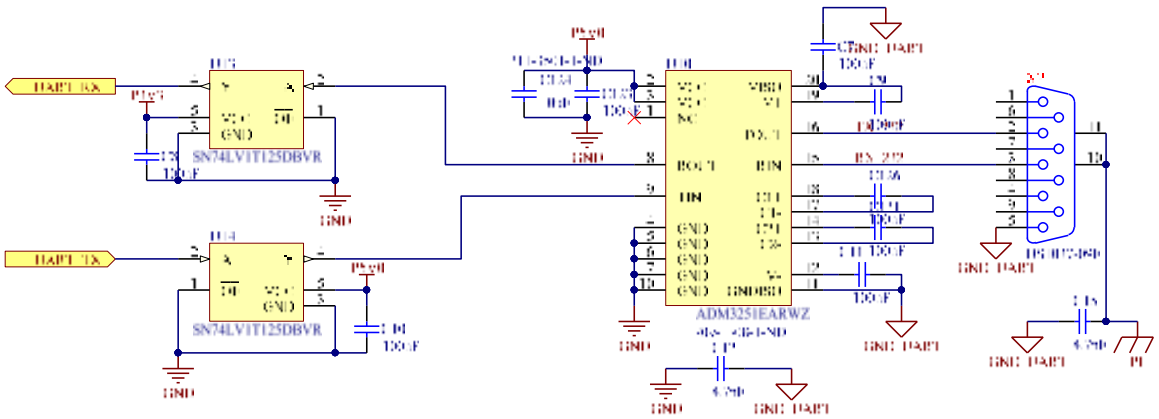
از این واسط در برد PET به‌منظور ارتباط با PC ترمینال مهندسی استفاده می‌گردد و می‌تواند دو پروتکل MODBUS TCP و TCP/IP بر روی آن پیاده‌سازی شود.



شکل ۶: بلوک اترنت برد PET

۶-۵-۵ واسط سریال RS232

واسط سریال RS232 با شماره قطعه ADM3251 فرستنده و گیرنده RS232 ایزوله می‌باشد و هدف از آن ارتباط برد کنترلر PET با کامپیوتر می‌باشد.



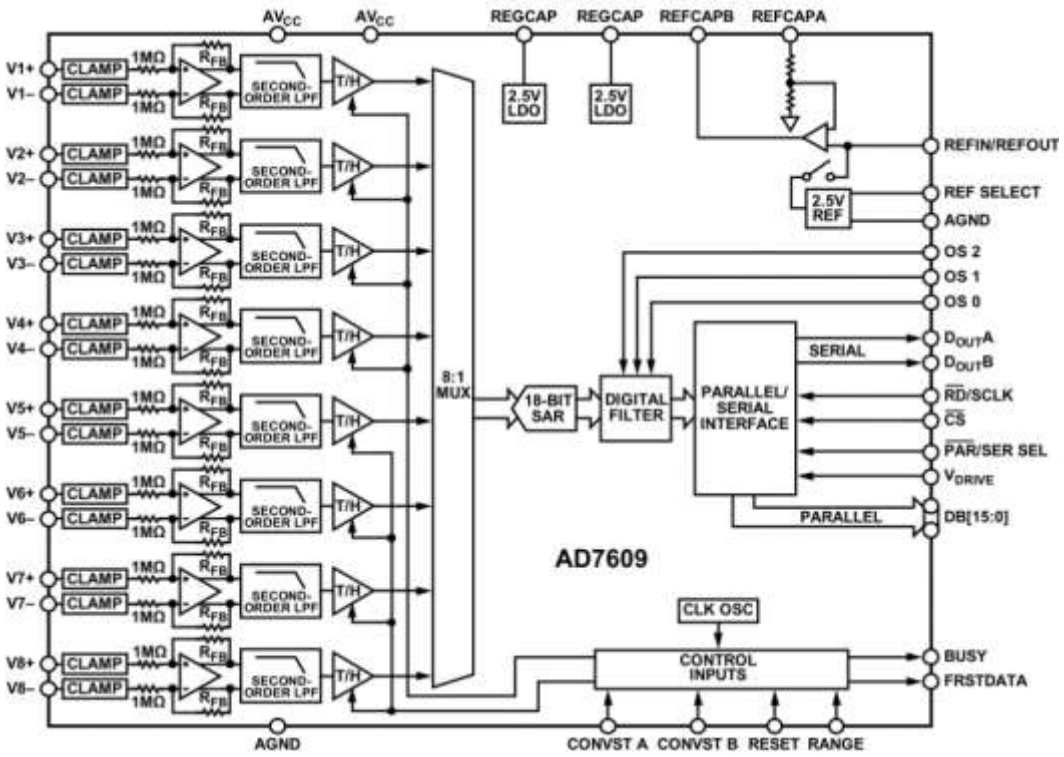
شکل ۶: شماتیک واسط سریال RS232

۶-۵-۶ کارت آنالوگ به دیجیتال ۳۲کاناله با واسط SPI

طراحی کارت آنالوگ به دیجیتال ۳۲کاناله در این پروژه با توجه به نوع ورودی‌های ولتاژی (PT) و جریانی (LEM) و عملیات اندازه‌گیری از آی‌سی مبدل آنالوگ به دیجیتال AD7609 شرکت AD انتخاب شده است. این مبدل در کاربردهای

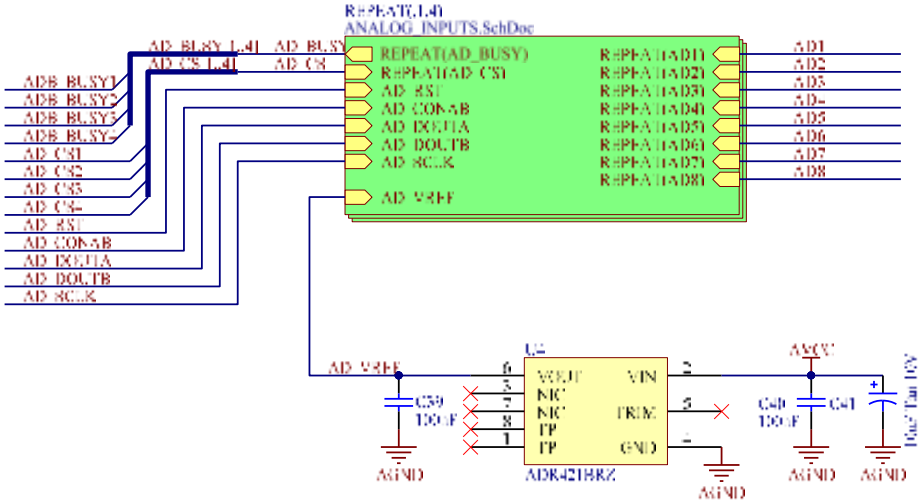
مربوط به مونیتورینگ Power Line و سیستم‌های حفاظتی استفاده می‌شود که از قابلیت‌های آن می‌توان به نمونه‌های زیر اشاره نمود:

- ۸ کانال ورودی با دقت ۱۸بیتی و سرعت 200 KSPS؛
- ورودی‌های True bipolar در رنج 10V+؛
- حفاظت ولتاژی در هر ورودی؛
- بافر 1مگااهمی در ورودی‌ها؛
- دارای واسط پارالل و SPI.



شکل ۶: معماری AD7609

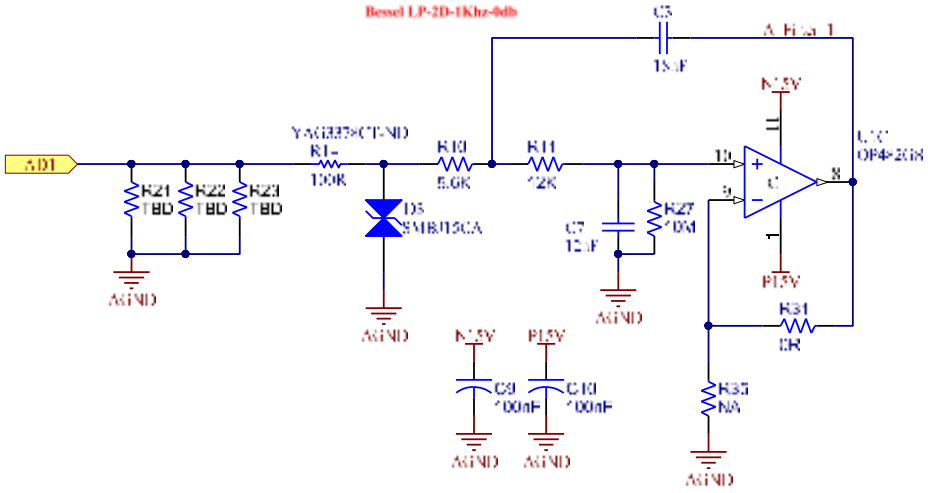
در این کارت با تعداد چهار عدد از مبدل AD7609 ۳۲ کانال ADC در دسترس می‌باشد که با واسط SPI و باس DIN96 به FPGA موجود در کارت CPU متصل می‌گردد.



شکل ۶: شماتیک کارت مبدل آنالوگ به دیجیتال ۳۲کاناله

۶-۵-۷ طراحی فیلتر برای حذف نویز سیگنال‌های ورودی

برای حذف هارمونیک‌های فرکانس قوی و نویز از یک فیلتر پایین‌گذر درجه دوم بسل با فرکانس قطع 1KHz استفاده شده است. این فیلتر به‌منظور حذف نویزهای شدید و نرم‌کردن تغییرات سریع در ورودی استفاده شده است، تا سیگنال برای مبدل آنالوگ به دیجیتال آماده شود.

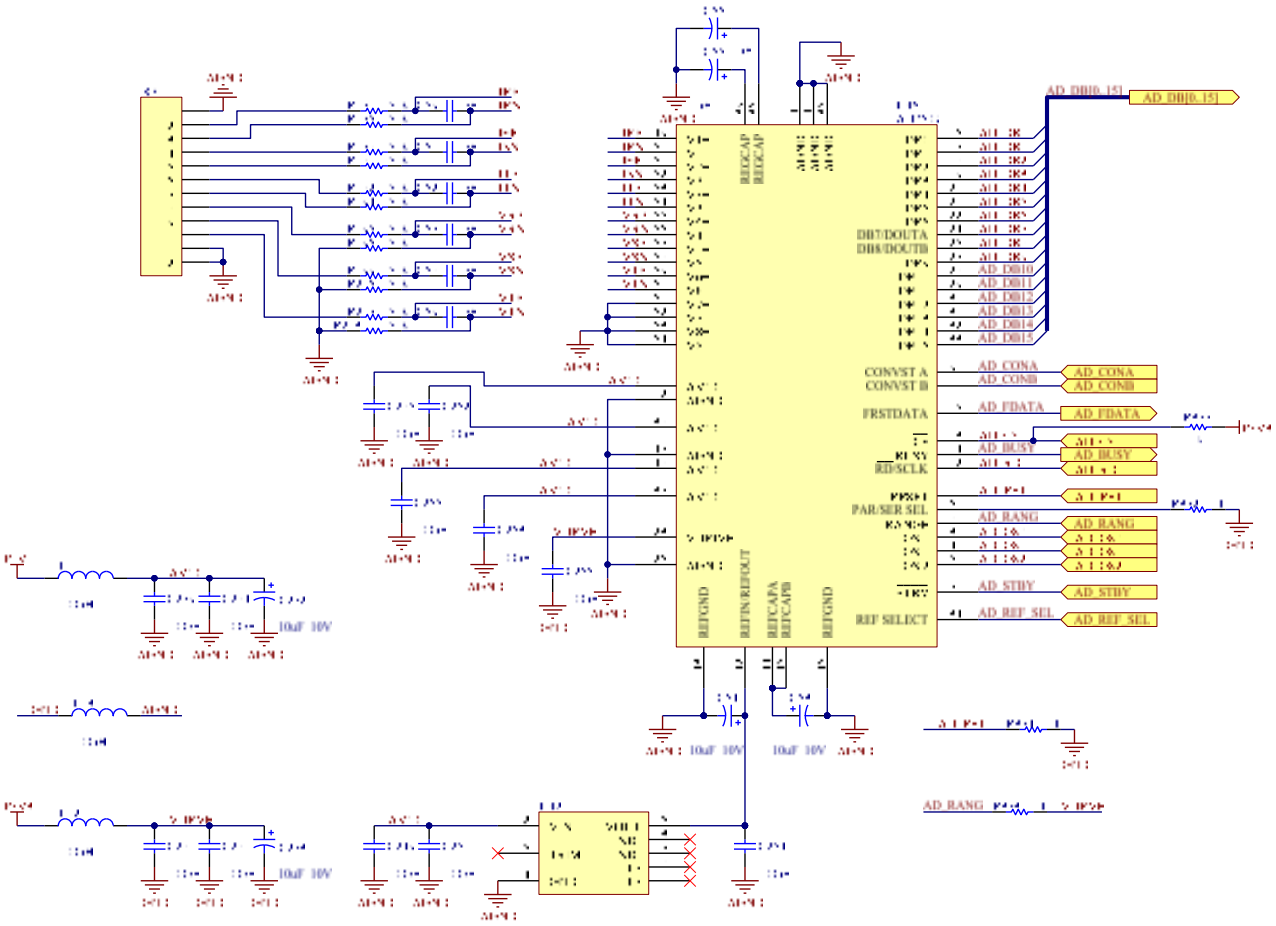


شکل ۶: فیلتر حذف نویز سیگنال‌های ورودی

۶-۵-۸ بلوک Power Supply

بلوک Power Supply PET به‌منظور تأمین تغذیه ایزوله و سطوح مختلف ولتاژ در برد Signal Conditioner طراحی شده است. در زیر شماتیک بلوک Power Supply نشان داده شده است. همان طور که مشاهده می‌شود. به‌منظور تأمین تغذیه‌های برد PET از دو مبدل ایزوله DC-DC و یک رگولاتور خطی مطابق جدول استفاده شده است.

DOI: 10.30503/nripress.2020.154

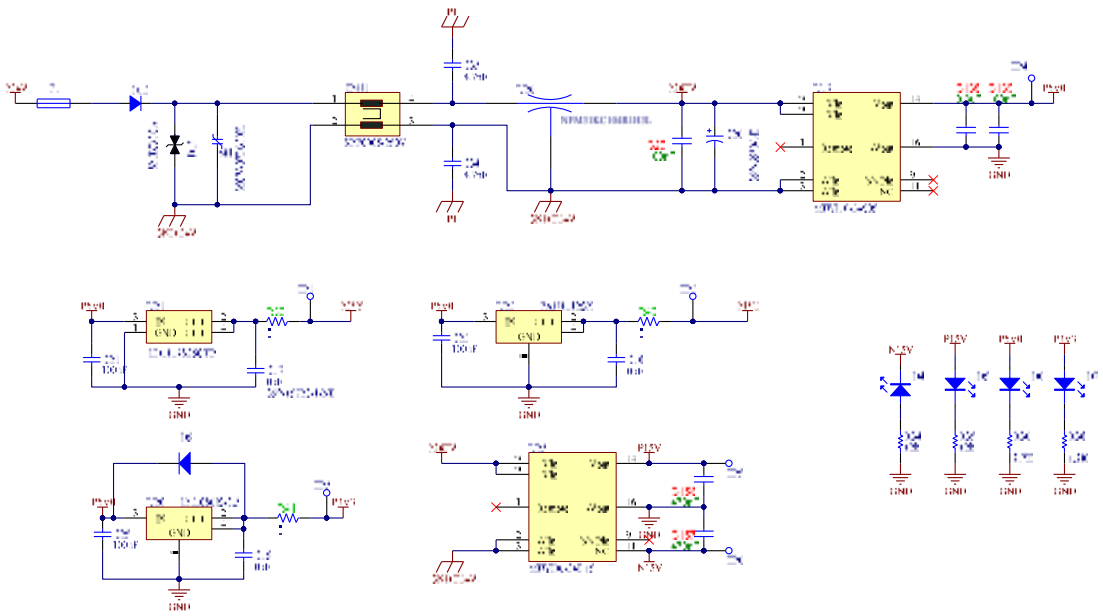


شکل ۶): بلوک کارت آنالوگ به دیجیتال PET

جدول ۶: سطوح ولتاژی تغذیه برد کنترلر PET

شماره قطعه	شرح عملکرد
MIWI10-24S05	جهت تأمین تغذیه ۵ ولت
LM1086IS-3.3/NOPB	جهت تأمین تغذیه ۳,۳ ولت
LD1117S25CTR	جهت تأمین تغذیه 2.5 ولت
FAN1112SX	جهت تأمین تغذیه 1.2 ولت
LD1117S25CTR	جهت تأمین تغذیه 2.5 ولت

DOI: 10.30503/nripress.2020.154



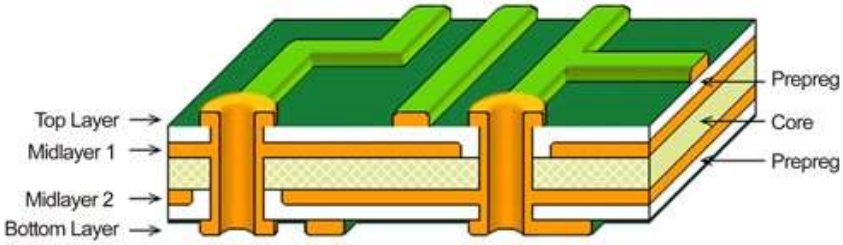
شکل ۶: شماتیک داخلی بلوک Power Supply

- مشخصات مبدل‌های DC-DC از قرار زیر است:
- Input Voltage: 18-36؛
- Output Voltage=+-15V؛
- 1500VDC Isolation؛
- Soft Start؛
- Efficiency up to 89%؛
- Remote On/Off Control.

۶-۵-۹ طراحی برد مدار چاپی برد کنترلر PET

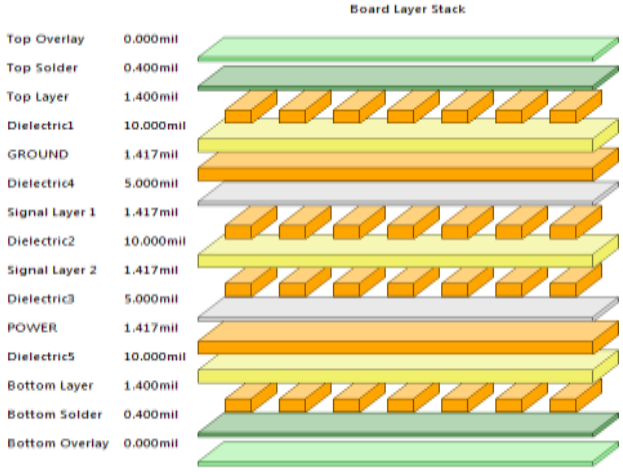
پس از تکمیل طراحی شماتیک برد PET نوبت به طراحی برد مدار چاپی آن می‌رسد. مرحله اول در طراحی PCB انتخاب تعداد لایه‌ای PCB است . با توجه به حجم و تعداد قطعات زیاد در طراحی شماتیک و سطوح ولتاژی مختلف، PCB با تعداد لایه‌های 4، انتخاب مناسبی خواهد بود.

DOI: 10.30503/nripress.2020.154



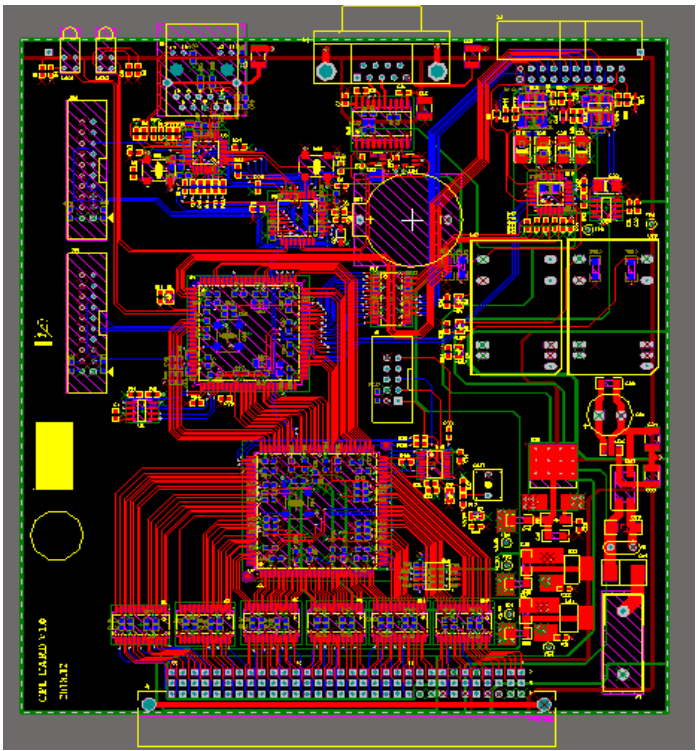
شکل ۶: ساختمان برد مدار چاپی چهارلایه PET

چهار لایه سیگنال و یک لایه برای زمین‌های برد و یک لایه برای پاورهای برد ، در نظر گرفته شده است که مشخصات دقیق‌تر طراحی در شکل نشان داده شده است.



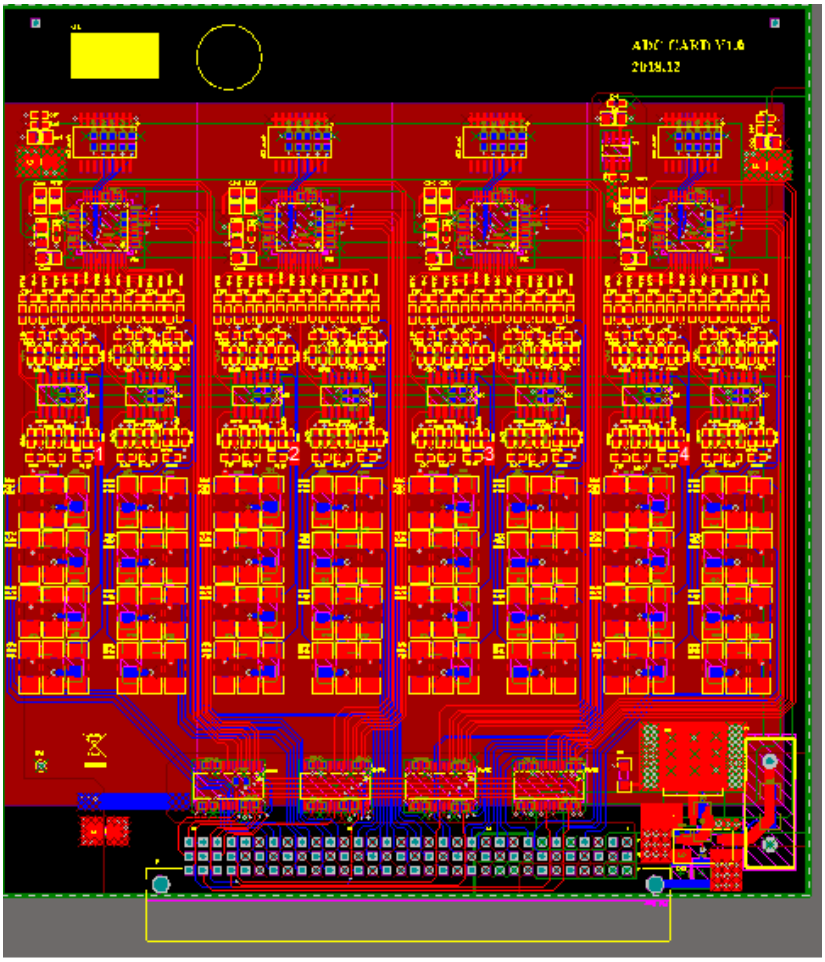
شکل ۶: فاصله بین لایه‌های برد چهارلایه PET

در ترک کش‌ها سعی شده است تا در صورت ممکن تمام مسیرها از لایه‌ای میانی Signal Layer 1،2 عبور داده شده تا Signal Integrity برد بهبود یابد. جانمایی قطعات در حالت TOP و Bottom انجام شده است که در شکل زیر شمای PCB برد PET نشان داده شده است.



DOI: 10.30503/nripress.2020.154

شکل ۶: شمای PCB برد کنترلر PET



شکل(۶-۲۳): شمای PCB برد آنالوگ به دیجیتال ۳۲کاناله PET

DOI: 10.30503/nripress.2020.154

فصل هفتم: طراحی نرم‌افزار برد کنترلر PET

مقدمه

نرم‌افزار برد کنترلر PET شامل دو بخش برنامه‌نویسی میکروکنترلر STM32 که بر اساس زبان C و کامپایلر Keil ایجاد شده و بخش دوم شامل برنامه‌نویسی FPGA نوع Spartan3 بر اساس زبان VHDL و نرم‌افزار Xilinx ISE نوشته شده است. بخش اصلی برنامه کنترلر PET که شامل پیاده‌سازی PLL، کنترلرهای PI، لیمیترها و فیلترهای دیجیتالی می‌باشد در میکروکنترلر ARM و بخش دسترسی به کانال‌های آنالوگ و تولید ست‌پونت‌های PWM برای IGBTها به‌وسیلهٔ FPGA انجام می‌شود.

۷-۱ ساختار برنامه‌نویسی میکروکنترلر ARM

به‌منظور پیاده‌سازی توابع کنترلی در قالب یک سیستم دیجیتالی گسسته در میکروکنترلر ARM باید برنامه در قالب یک بازه زمانی ثابت اجرا شود این بازه زمانی معمولاً به‌وسیلهٔ رخداد وقفه تایمر ایجاد خواهد شد و تمامی توابع در بدنه این وقفه اجرا می‌شوند. در این پروژه زمان نمونه‌برداری ۱۰۰ میکروثانیه انتخاب شده است. برای این منظور از تایمر شماره یک استفاده شده است.

```
void MX_TIM1_Init(void)
{
 TIM_ClockConfigTypeDef sClockSourceConfig;
 TIM_MasterConfigTypeDef sMasterConfig;

 htim1.Instance = TIM1;
 htim1.Init.Prescaler = 0;
 htim1.Init.CounterMode = TIM_COUNTERMODE_UP;
 htim1.Init.Period = 16799;
 htim1.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
 htim1.Init.RepetitionCounter = 0;
 if (HAL_TIM_Base_Init(&htim1) != HAL_OK)
 {
  _Error_Handler(__FILE__, __LINE__);
 }

 sClockSourceConfig.ClockSource = TIM_CLOCKSOURCE_INTERNAL;
 if (HAL_TIM_ConfigClockSource(&htim1, &sClockSourceConfig) != HAL_OK)
 {
  _Error_Handler(__FILE__, __LINE__);
 }

 sMasterConfig.MasterOutputTrigger = TIM_TRGO_RESET;
```

```
 sMasterConfig.MasterSlaveMode = TIM_MASTERSLAVEMODE_DISABLE;
 if (HAL_TIMEx_MasterConfigSynchronization(&htim1, &sMasterConfig) != HAL_OK)
 {
  _Error_Handler(__FILE__, __LINE__);
 }
```

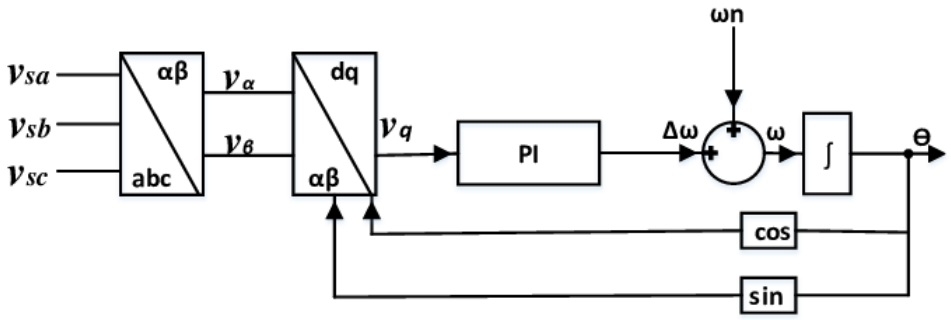
تابع روال پاسخ‌گویی به وقفه تایمر یک به‌صورت زیر برنامه‌نویسی شده است در این تابع کل بدنه و توابع کنترلی PET شامل کنترلر DC به DC، توابع مربوط به تبدیل کلارک و پارک جهت پیاده‌سازی PLL و تابع اصلی کنترلر فراخوانی می‌شوند.

```
void HAL_TIM_PeriodElapsedCallback(TIM_HandleTypeDef *htim)
{

      if(htim->Instance == htim1.Instance){

         FPGA_RAM.rmapfrq  = c_ramp_cnt_max;
         DC_DC_Fun();
        Clarke_Transformation();
         Park_Transformation();
         Main_Control_Loop();
    }

}
```

۷-۱-۱ پیاده‌سازی SRF-PLL

به‌منظور ردیابی سریع و دقیق فاز و فرکانس و هارمونیک پارامترهای شبکه نیاز به آشکارسازی و سنکرون‌سازی سریع و دقیق با قابلیت اطمینان زیاد می‌باشد. ساده‌ترین روش، تشخیص نقاط عبور از صفر ولتاژ شبکه است. اساسی‌ترین عیب این روش نداشتن دینامیک سریع در سنکرون‌سازی شبکهٔ بدون اغتشاش و نبود تضمین عملکرد مناسب در تشخیص فاز است. علت این امر تشخیص تغییرات فاز و فرکانس در یک دوره تناوب ولتاژ شبکه و ناکارآمدی در ردیابی فاز توالی مثبت ولتاژ شبکه نامتعادل است؛ اگر روش‌های سنکرون‌سازی را به دو دسته حلقه باز و بسته تقسیم کنیم، حلقه قفل فاز (PLL) سیستم کنترلی حلقه بسته‌ای است که قادر به تولید سیگنالی در خروجی است که با سیگنال ورودی سنکرون است. در این میان روش قاب مرجع سنکرون (SRF) تقریباً اساس همه روش‌های سنکرون‌سازی سه‌فاز است. SRF-PLL برای رسیدن به اطلاعات فرکانس و فاز (انتگرال فرکانس)، به‌وسیله تبدیل پارک ولتاژهای سه‌فاز را از قاب مرجع طبیعی (abc) به قاب مرجع سنکرون گردشی (dq) منتقل می‌کند. موقعیت زاویه فاز به‌وسیلهٔ حلقه فیدبکی که مؤلفه q (یا بسته به مشخصات ماتریس تبدیل مربوطه مؤلفه d) را روی صفر تنظیم می‌کند، کنترل یا به‌عبارتی بر روی موقعیت سیگنال ورودی قفل می‌شود. معمولاً کنترل‌کننده PI در PLL استفاده می‌شود.

SRF-PLL در شـــرایط ایـــدئال بـــا سیگنال ورودی کـاملاً سینوسی، عملکرد سریع و دقیقی با پهنای باند بالا دارد که این امر موجب شده است به‌عنوان فراگیرترین PLL پایه در سنکرون‌سازی سه‌فاز استفاده می‌شود.



شکل ۷: بلوک دیاگرام PLL

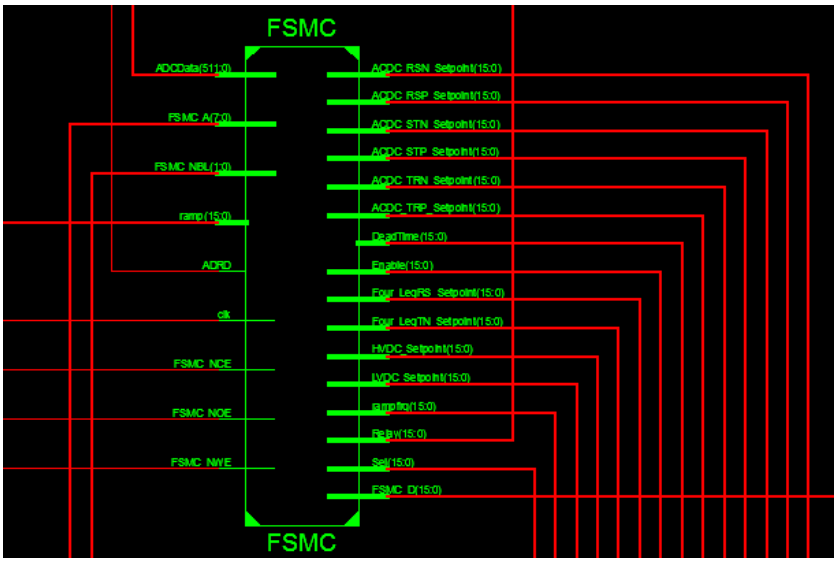
```
void PLL_Clarke_Transformation(void)
{
        float U_ALPHA,U_BETA;
        float I_ALPHA,I_BETA;

        #define U_MACH_FACTOR 1
        #define I_MACH_FACTOR 1

         UR_REAL = ((float) FPGA_RAM.AI_VAB_IN / 32768  * 796.0f );
         X_UR = UR_REAL * 0.33333333333f   ;

         US_REAL = ((float) FPGA_RAM.AI_VBC_IN / 32768  * 796.0f );
         X_US = US_REAL * 0.33333333333f ;

         UT_REAL =((float) FPGA_RAM.AI_VCA_IN  / 32768  * 796.0f );
         X_UT = UT_REAL * 0.33333333333f;

         U_ALPHA = (X_UR + X_UR - X_US - X_UT);
         U_BETA = ((US_REAL * 0.5773502692f )-(UT_REAL * 0.5773502692f));

         U_ALPHA_RELATIVE =  U_ALPHA *  U_MACH_FACTOR;
         U_BETA_RELATIVE  =  U_BETA  *  U_MACH_FACTOR;

         IR_REAL = ((float) FPGA_RAM.AI_IA / 32768 * 92.0f);
         X_IR = IR_REAL * 0.33333333333f ;

         IS_REAL = ((float) FPGA_RAM.AI_IB / 32768 * 28.0f);
         X_IS = IS_REAL  * 0.33333333333f  ;

         IT_REAL =((float) FPGA_RAM.AI_IC / 32768 * 28.5f);
```

```
        X_IT = IT_REAL  * 0.33333333333f  ;

        I_ALPHA = X_IR + X_IR - X_IS - X_IT;
        I_BETA = (IS_REAL * 0.5773502692f)-(IT_REAL * 0.5773502692f);

        I_ALPHA_RELATIVE =  I_ALPHA *  I_MACH_FACTOR;
        I_BETA_RELATIVE  =  I_BETA  *  I_MACH_FACTOR;
}

void  PLL_Park_Transformation(void)
{
        float COS_PT,SIN_PT;
        float COS_CT,SIN_CT;
        float TN;
        float PLL_PI_LOWER_LIMIT=-3.5,PLL_PI_UPPER_LIMIT=3.5;
        float PLL_ANGLE_LOWER_LIMIT=-7,PLL_ANGLE_UPPER_LIMIT=7;
        float ACC1;

        COS_PT = cosf(Angle_PT_PLL);
        SIN_PT = sinf(Angle_PT_PLL);

       COS_CT = cosf(Angle_PT_PLL + Pahse_Shift_Offset_CT);
        SIN_CT = sinf(Angle_PT_PLL + Pahse_Shift_Offset_CT);

        Ud = (U_ALPHA_RELATIVE  * COS_PT) + (U_BETA_RELATIVE   * SIN_PT);
        Uq = (U_BETA_RELATIVE   * COS_PT) - (U_ALPHA_RELATIVE  * SIN_PT);

        Id = (I_ALPHA_RELATIVE  * COS_CT) + (I_BETA_RELATIVE   * SIN_CT);
        Iq = (I_BETA_RELATIVE   * COS_CT) - (I_ALPHA_RELATIVE  * SIN_CT);

        TN = PLL_KP / PLL_KI;
        ACC1 = PI_Controller(1,1,0,0,Uq,0,PLL_KP,TN,TA_Task01,PLL_PI_UPPER_LIMIT,
        PLL_PI_LOWER_LIMIT);
        W_PLL_PT = ACC1 + 314.159265f ;

        Angle_PT_PLL = I_Controller(1,0,W_PLL_PT,0,TA_Task01,1.0f,Angle_PT_PLL,
        PLL_ANGLE_UPPER_LIMIT,PLL_ANGLE_LOWER_LIMIT);
        if(Angle_PT_PLL >= 6.28318530f){ Angle_PT_PLL-=6.28318530f;
}
        else{}

        Angle_PT = Angle_PT_PLL + PLL_Shift_Offset_PT;

}
```

DOI: 10.30503/nripress.2020.154

۷-۱-۲ تعریف فضای RAM مشترک بین میکروکنترلر و FPGA

فضای RAM مشترک بین FPGA و میکروکنترلر بر روی آدرس x60000000 باس FSMC میکروکنترلر پیاده‌سازی شده است و به‌صورت struct و شامل مقادیر ۳۲ کانال آنالوگ به دیجیتال در حالت خواندنی و تعداد ۱۰ ست‌پوینت برای مبدل‌های AC به DC ، HVDC، LVDC و مبدل 4 leg در وضعیت نوشتنی می‌باشد.



شکل ۷: باس FSMC میکروکنترلر

```
EXTERN struct
{
        int_least16_t  AI_spare1;
        int_least16_t  AI_IDC_C;
        int_least16_t  AI_IDC_B ;
        int_least16_t  AI_IDC_A;
        int_least16_t  AI_spare2;
        int_least16_t  AI_IC;
        int_least16_t  AI_IB;
        int_least16_t  AI_IA;
        int_least16_t  AI_V_HVDC_8;
        int_least16_t  AI_V_HVDC_7;
        int_least16_t  AI_V_HVDC_6;
        int_least16_t  AI_V_HVDC_5;
        int_least16_t  AI_spare3;
        int_least16_t  AI_V_HVDC_3;
        int_least16_t  AI_V_HVDC_2;
        int_least16_t  AI_V_HVDC_1;
        int_least16_t  AI_IN_OUT;
        int_least16_t  AI_IC_OUT;
        int_least16_t  AI_IB_OUT;
        int_least16_t  AI_IA_OUT;
```

```
        int_least16_t  AI_spare4;
        int_least16_t  AI_V_HVDC_4;
        int_least16_t  AI_V_LVDC;
        int_least16_t  AI_V_HVDC_9;
        int_least16_t  AI_VRN_OUT;
       int_least16_t  AI_VTN_OUT;
        int_least16_t  AI_VSN_OUT;
        int_least16_t  AI_spare5;
        int_least16_t  AI_VAB_IN;
        int_least16_t  AI_VCA_IN;
        int_least16_t  AI_VBC_IN;
        int_least16_t  AI_spare6;

        int_least16_t ACDC_RSP_Setpoint;
        int_least16_t ACDC_RSN_Setpoint;
        int_least16_t ACDC_STP_Setpoint;
        int_least16_t ACDC_STN_Setpoint;
        int_least16_t ACDC_TRP_Setpoint;
        int_least16_t ACDC_TRN_Setpoint;
        int_least16_t HVDC_Setpoint;
        int_least16_t LVDC_Setpoint;
        int_least16_t Four_LegRS_Setpoint;
        int_least16_t Four_LegTN_Setpoint;

        union {
          struct {
                    uint8_t  Relay1          :1;
                    uint8_t  Pre_Charge   :1;
                    uint8_t  Relay3          :1;
                    uint8_t  Start             :1;
          }BitAlloc;
                  uint16_t  ByteAlloc;
        }Relay;

union {
    struct {

                    uint8_t  ACDC   :1;
                    uint8_t  HVDC   :1;
                    uint8_t  LVDC   :1;
                    uint8_t  Four_Leg   :1;
                    uint8_t  Protection_Rst   :1;
                    uint8_t  Bit5   :1;
                    uint8_t  Bit6   :1;
                    uint8_t  Bit7   :1;
    }BitAlloc;
        uint16_t  ByteAlloc;
}Enable;
```

DOI: 10.30503/nripress.2020.154

```
    uint16_t rmapfrq;
    uint16_t DeadTime;
    uint16_t Sel_Mux;

}FPGA_RAM __attribute__((at(0x60000000)));
```

۷-۲ ساختار برنامه‌نویسی FPGA

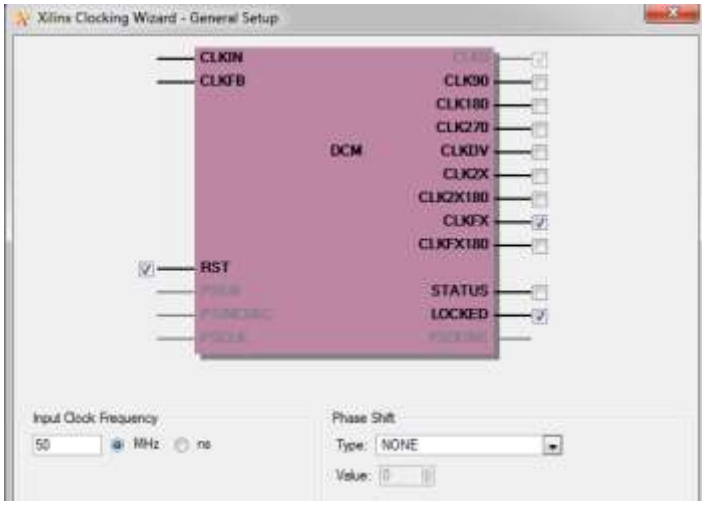
برنامه FPGA از بخش‌های زیر شکل گرفته است:

- درایو چهار عدد مبدل ADC هشت‌کاناله AD7609 از طریق باس SPI؛
- برقراری ارتباط به باس FSMC میکروکنترلر ARM؛
- ایجاد رمپ و محدودسازی ست‌پوینت‌های ارسالی از سمت میکروکنترلر؛
- حفاظت اضافه ولتاژ و جریان؛
- مالتی‌پلکسر جهت ایجاد حالت چرخشی؛
- ایجاد ۳۴ عدد PWM از روی مقایسه بین مقادیر رمپ داخلی و ست‌پونت‌ها.

۷-۲-۱ تنظیم واحد ضرب‌کننده فرکانس DCM

در FPGAهای Xilinx به واحد ضرب‌کننده فرکانس، DCM گفته می‌شود. این واحد در واقع شامل یک PLL است که می‌تواند یک کلاک با یک فرکانس مشخص را به‌عنوان ورودی دریافت کند و در خروجی، یک یا چند کلاک جدید با فرکانس‌های متفاوت تولید کند. در این پروژه جهت کاهش جیتر کلاک فرکانس ورودی 50MHz و خروجی آن هم 50MHz تنظیم شده است. به‌طور خلاصه مزایای استفاده از DCM شامل نمونه‌های زیر است:

- تغییر فرکانس کلاک مدار؛
- کاهش جیتر کلاک ورودی؛
- تصحیح duty cycle کلاک ورودی؛
- استفاده خودکار از بافرهای مخصوص کلاک.



شکل ۷: تنظیم واحد ضرب‌کننده فرکانس

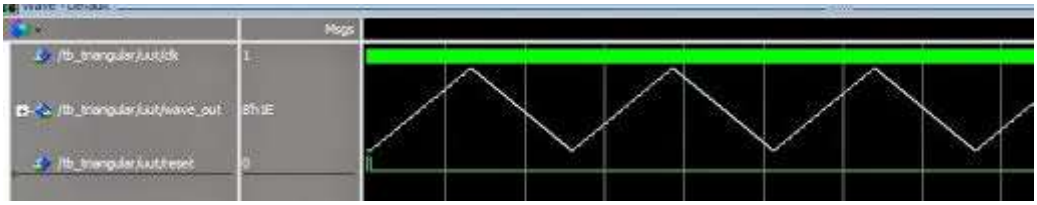
۷-۲-۲ تولید سیگنال رمپ مثلثی

از شکل موج مثلثی به‌منظور ایجاد سیگنال PWM برای IGBTها استفاده می‌شود جهت ایجاد این موج از یک شمارنده بالا/پایین‌شمار استفاده شده است. فرکانس این رمپ بر روی 10KHz تنظیم شده است و به‌صورت زیر محاسبه می‌شود.



شکل ۷: تنظیم واحد ضرب‌کننده فرکانس

```
#define FPGA_clk_in_hz    50000000 //50 Mhz
#define ramp_frq          10000   //10khz
#define c_ramp_cnt_max    FPGA_clk_in_hz / 2 / ramp_frq
#define c_ramp_max            c_ramp_cnt_max / 2
#define c_ramp_min            c_ramp_cnt_max / -2
```



شکل ۷: تولید سیگنال رمپ مثلثی

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;
use ieee.math_real.all;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity PWM_AC is
port (
    clk:      in   std_logic;
    ramp:     in   std_logic_vector(15 downto 0);
          Setpoint:  in   std_logic_vector (15 downto 0);
          DeadTime:  in   std_logic_vector (15 downto 0);
          Enable:    in   std_logic;
          Protection:    in   std_logic;
          ARM_RST:   in std_logic;
    o_DA:     out std_logic;
    o_DB:     out std_logic
 );
end  PWM_AC;

architecture Behavioral of PWM_AC is

signal s_setp        : std_logic_vector (15 downto 0);
signal s_count_a     : integer := 0;
signal s_count_b     : integer := 0;
begin

process(clk)
begin

if rising_edge(clk) then
   if Enable='1' and ARM_RST='1' then-- and Protection='0' then
       if(Setpoint(15) = '1') then
         s_setp <= x"0000";
           else
             s_setp <= Setpoint;
           end if;
           if(ramp < s_setp ) then
```

```
                o_DB <= '0';
                s_count_b <= 0;
                s_count_a <= s_count_a + 1;
                if(s_count_a > 100) then
                        o_DA <= '1';
                        s_count_a <= 110;
                end if;
        else
            o_DA <= '0';
            s_count_a <= 0;
           s_count_b <= s_count_b + 1;
           if(s_count_b > 100) then
                   o_DB <= '1';
                   s_count_b <= 110;
         end if;
      end if;
      else
         o_DA <= '0';
         o_DB <= '0';

        end if;
   end if;
end process;
end Behavioral;
```

۷-۲-۳ تولید سیگنال PWM

از مقایسه بین شکل موج رمپ و مقدار ست‌پونت ارسالی از سمت ARM سیگنال PWM تولید خواهد شد.

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;
use ieee.math_real.all;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity PWM_AC is

port (
        clk:      in   std_logic;
        ramp:     in   std_logic_vector(15 downto 0);
         Setpoint:  in   std_logic_vector (15 downto 0);
         DeadTime:  in   std_logic_vector (15 downto 0);
         Enable:    in   std_logic;
         Protection:    in   std_logic;
         ARM_RST:   in std_logic;
        o_DA:     out std_logic;
        o_DB:     out std_logic
   );
end  PWM_AC;
```

```
architecture Behavioral of PWM_AC is

signal s_setp          : std_logic_vector (15 downto 0);
signal s_count_a       : integer := 0;
signal s_count_b       : integer := 0;
begin

process(clk)
begin
      if rising_edge(clk) then
            if Enable='1' and ARM_RST='1' then-- and Protection='0' then
              if(Setpoint(15) = '1') then
                  s_setp <= x"0000";
               else
                   s_setp <= Setpoint;
              end if;
              if(ramp < s_setp ) then
                        o_DB <= '0';
                        s_count_b <= 0;
                        s_count_a <= s_count_a + 1;
                        if(s_count_a > 100) then
                                  o_DA <= '1';
                                  s_count_a <= 110;
                        end if;
              else
                        o_DA <= '0';
                        s_count_a <= 0;
                        s_count_b <= s_count_b + 1;
                        if(s_count_b > 100) then
                                  o_DB <= '1';
                                  s_count_b <= 110;
                        end if;
                  end if;
              else
               o_DA <= '0';
               o_DB <= '0';

              end if;
            end if;
end process;
end Behavioral;
```

۷-۲-۴ اختصاص پورت‌های مدار به پین‌های FPGA

بعد از رفع خطاها و نوشتن برنامه، باید فایل با پسوند .ucf جهت اختصاص پایه‌های مدنظر را به‌صورت زیر ایجاد کرد.

```
net "FSMC_D[0]"  loc = p122;
net "FSMC_D[1]"  loc = p120;
net "FSMC_D[2]"  loc = p140;
net "FSMC_D[3]"  loc = p139;
net "FSMC_D[4]"  loc = p138;
```

```
net "FSMC_D[5]"  loc = p137;
net "FSMC_D[6]"  loc = p135;
net "FSMC_D[7]"  loc = p133;
net "FSMC_D[8]"  loc = p132;
net "FSMC_D[9]"  loc = p131;
net "FSMC_D[10]" loc = p130;
net "FSMC_D[11]" loc = p128;
net "FSMC_D[12]" loc = p126;
net "FSMC_D[13]" loc = p125;
net "FSMC_D[14]" loc = p124;
net "FSMC_D[15]" loc = p123;
net "FSMC_D[0]" DRIVE = 4;
net "FSMC_D[1]" DRIVE = 4;
net "FSMC_D[2]" DRIVE = 4;
net "FSMC_D[3]" DRIVE = 4;
net "FSMC_D[4]" DRIVE = 4;
net "FSMC_D[5]" DRIVE = 4;
net "FSMC_D[6]" DRIVE = 4;
net "FSMC_D[7]" DRIVE = 4;
net "FSMC_D[8]" DRIVE = 4;
net "FSMC_D[9]" DRIVE = 4;
net "FSMC_D[10]" DRIVE = 4;
net "FSMC_D[11]" DRIVE = 4;
net "FSMC_D[12]" DRIVE = 4;
net "FSMC_D[13]" DRIVE = 4;
net "FSMC_D[14]" DRIVE = 4;
net "FSMC_D[15]" DRIVE = 4;
net "FSMC_D[0]" SLEW = FAST;
net "FSMC_D[1]" SLEW = FAST;
net "FSMC_D[2]" SLEW = FAST;
net "FSMC_D[3]" SLEW = FAST;
net "FSMC_D[4]" SLEW = FAST;
net "FSMC_D[5]" SLEW = FAST;
net "FSMC_D[6]" SLEW = FAST;
net "FSMC_D[7]" SLEW = FAST;
net "FSMC_D[8]" SLEW = FAST;
net "FSMC_D[9]" SLEW = FAST;
net "FSMC_D[10]" SLEW = FAST;
net "FSMC_D[11]" SLEW = FAST;
net "FSMC_D[12]" SLEW = FAST;
net "FSMC_D[13]" SLEW = FAST;
net "FSMC_D[14]" SLEW = FAST;
net "FSMC_D[15]" SLEW = FAST;
net "FSMC_A[0]"  loc = p156;
net "FSMC_A[1]"  loc = p155;
net "FSMC_A[2]"  loc = p154;
net "FSMC_A[3]"  loc = p152;
net "FSMC_A[4]"  loc = p150;
net "FSMC_A[5]"  loc = p149;
```

```
net "FSMC_A[6]"  loc = p148;
net "FSMC_A[7]"  loc = p147;
net  "FSMC_NWE"  loc = p109;
net  "FSMC_NOE"  loc = p111;
net  "FSMC_NCE"  loc = p108;
net  "FSMC_NBL[0]" loc = p107;
net  "FSMC_NBL[1]" loc = p106;
net  "ADC_RST"  loc = p167 ;
net  "ADC_SCLK"  loc = p165  ;
net  "ADC_CONAB"  loc = p166              ;
net  "ADC_DOUTA"     loc = p176;
net  "ADC_DOUTB"     loc = p175  ;
net  "BUF_DIR1"      loc = p102  ;
net  "BUF_DIR2"      loc = p76  ;
net  "BUF_DIR3"      loc = p74  ;
net  "BUF_DIR4"      loc = p45  ;
net  "BUF_DIR5"      loc = p44  ;
net  "BUF_DIR6"      loc = p21  ;
net  "BUF_DIR7"      loc = p20  ;
net  "BUF_DIR8"      loc = p203  ;
net  "BUF_DIR9"      loc = p200  ;
net  "BUF_DIR10"     loc = p185  ;
net  "BUF_DIR11"     loc = p183  ;
net  "BUF_DIR12"     loc = p162  ;
net  "ADC_CS1"       loc = p172  ;
net  "ADC_CS2"       loc = p171 ;
net  "ADC_CS3"       loc = p169  ;
net  "ADC_CS4"       loc = p168   ;
net  "ADC_BUSY1"     loc = p182;
net  "ADC_BUSY2"     loc = p181 ;
net  "ADC_BUSY3"     loc = p180  ;
net  "ADC_BUSY4"     loc = p178  ;
net  "ARM_RST"       loc = p117;
net  "ARM_RST_2"       loc = p119

net  "ACDC1_G1"    loc = p61;
net  "ACDC1_G2"    loc = p58;
net  "ACDC1_G3"    loc = p57;
net  "ACDC1_G4"    loc = p52;

net  "ACDC2_G1"    loc = p51;
net  "ACDC2_G2"    loc = p50;
net  "ACDC2_G3"    loc = p48;
net  "ACDC2_G4"    loc = p46;

net  "ACDC3_G1"    loc = p43;
net  "ACDC3_G2"    loc = p42;
net  "ACDC3_G3"    loc = p40;
```

```
net  "ACDC3_G4"    loc = p39;


net  "HVDC1_G1"    loc = p37;
net  "HVDC1_G2"    loc = p36;
net  "HVDC1_G3"    loc = p35;
net  "HVDC1_G4"    loc = p34;

net  "LVDC1_G1"    loc = p33;
net  "LVDC1_G2"    loc = p31;
net  "LVDC1_G3"    loc = p29;
net  "LVDC1_G4"    loc = p28;

net  "Four_LegRS_G1"    loc = p27;
net  "Four_LegRS_G2"    loc = p26;
net  "Four_LegRS_G3"    loc = p24;
net  "Four_LegRS_G4"    loc = p22;

net  "ACDC4_G1"    loc = p101;
net  "ACDC4_G2"    loc = p100;
net  "ACDC4_G3"    loc = p97;
net  "ACDC4_G4"    loc = p96;

net  "ACDC5_G1"    loc = p95;
net  "ACDC5_G2"    loc = p94;
net  "ACDC5_G3"    loc = p93;
net  "ACDC5_G4"    loc = p90;

net  "ACDC6_G1"    loc = p87;
net  "ACDC6_G2"    loc = p86;
net  "ACDC6_G3"    loc = p85;
net  "ACDC6_G4"    loc = p81 ;

net  "HVDC2_G1"    loc = p80;
net  "HVDC2_G2"    loc = p79;
net  "HVDC2_G3"    loc = p78;
net  "HVDC2_G4"    loc = p77;

net  "LVDC2_G1"    loc = p72;
net  "LVDC2_G2"    loc = p71;
net  "LVDC2_G3"    loc = p68;
net  "LVDC2_G4"    loc = p67;

net  "Four_LegTN_G1"    loc = p65;
net  "Four_LegTN_G2"    loc = p64;
net  "Four_LegTN_G3"    loc = p63;
net  "Four_LegTN_G4"    loc = p62;
```

```
net  "ACDC7_G1"    loc = p19;
net  "ACDC7_G2"    loc = p18;
net  "ACDC7_G3"    loc = p16;
net  "ACDC7_G4"    loc = p15;

net  "ACDC8_G1"    loc = p13;
net  "ACDC8_G2"    loc = p12;
net  "ACDC8_G3"    loc = p11;
net  "ACDC8_G4"    loc = p10;

net  "ACDC9_G1"    loc = p9;
net  "ACDC9_G2"    loc = p7;
net  "ACDC9_G3"    loc = p5;
net  "ACDC9_G4"    loc = p4;

net  "HVDC3_G1"    loc = p3;
net  "HVDC3_G2"    loc = p2;
net  "HVDC3_G3"    loc = p205;
net  "HVDC3_G4"    loc = p204;

net  "LVDC3_G1"    loc = p199;
net  "LVDC3_G2"    loc = p198;
net  "LVDC3_G3"    loc = p197;
net  "LVDC3_G4"    loc = p196;

net  "Relay1"    loc = p194;# | IOSTANDARD = LVCMOS25 | PULLDOWN;
net  "Relay2"    loc = p191;# | IOSTANDARD = LVCMOS25 | PULLDOWN;
net  "Relay3"    loc = p190;# | IOSTANDARD = LVCMOS25 | PULLDOWN;
net  "Relay4"    loc = p189;# | IOSTANDARD = LVCMOS25 | PULLDOWN;

 #main clock constrains
NET "CLK_IN_50MHZ" LOC = p184;
NET "CLK_IN_50MHZ" TNM_NET = "CLK_IN_50MHZ;"
TIMESPEC "TS_CLK_IN_50MHZ" = PERIOD "CLK_IN_50MHZ" 50 MHz HIGH 50%;
```

DOI: 10.30503/nripress.2020.154

DOI: 10.30503/nripress.2020.154

فصل هشتم: طراحی تفصیلی بخش قدرت ترانسفورماتور الکترونیک قدرت

مقدمه

بر اساس مطالعات انجام‌شده در گزارش "فاز مطالعاتی و طراحی مفهومی" به‌منظور انتخاب ساختار مناسب برای ترانسفورماتورهای الکترونیک‌قدرت و همچنین با توجه به مشخصهٔ قابلیت هوشمندسازی در آینده برای این ترانسفورماتورها، مناسب‌ترین ساختار برای ترانسفورماتورهای الکترونیک‌قدرت، ساختار سه‌طبقه متشکل از طبقه‌های MV، طبقهٔ DC-DC و یک طبقهٔ LV است. این ساختار با داشتن قابلیت‌هایی نظیر دسترسی به لینک DC و ایزولاسیون میان دو شبکه، به سیستم کنترلی درجهٔ آزادی بیشتری ارائه می‌دهد و ازاین‌رو یک گزینهٔ مناسب برای طراحی ترانسفورماتورهای هوشمند نیز محسوب

می‌شود. همچنین به‌دلیل مزایای ساختارهای مدولار، نظیر مقادیر کمتر dv/dt (تداخل الکترومغناطیسی کمتر)، قابلیت استفاده از تجهیزات با سطوح ولتاژ پایین‌تر و در نهایت ویژگی مدولاربودن که منجر به افزایش تحمل‌پذیری خطا می‌شود، استفاده از این ساختارها در کلیه ترانسفورماتورهای الکترونیک‌قدرت نیز توصیه می‌شود؛ ازاین‌رو ساختار مدنظر برای این ترانسفورماتورها، ساختارهای سه‌طبقهٔ مدولار می‌باشد.

۸-۱ طرح کلی و مشخصات اصلی ترانسفورماتور الکترونیک‌قدرت

در جدول (۸-۱) مشخصات اصلی ترانسفورماتور الکترونیک‌قدرت مدنظر در این پروژه آمده است. در مراحل مختلف طراحی به مقادیر معرفی‌شده در این شکل ارجاع می‌گردد. شکل (۸-۱ و ۸-۲) طرح کلی مدار قدرت و ساختار داخلی آن را نشان می‌دهد. بعد از کلید سه‌فاز SW1، ولتاژ سه‌فاز از طریق سه عدد ترانسفورماتور VT1، VT2 و VT3 نمونه‌برداری می‌شود. این نمونه‌ها پس از عبور از مدار Signal Conditioning در برد کنترل، از طریق واحدهای ADC[۱] وارد پردازنده اصلی می‌گردد. واحد PLL[۲] در پردازنده اصلی با استفاده از این نمونه‌ها دامنه و فاز ولتاژ شبکه را جهت کنترل و سنکرونیزاسیون به کار می‌گیرد. طراحی ترانسفورماتورهای ولتاژ در بند ۱-۲ آورده شده است.

جدول (۸-۱) مشخصات اصلی ترانسفورماتور الکترونیک‌قدرت

ورودی	سه‌سیمه سه‌فاز
ولتاژ نامی	400Vrms±10% / 50Hz
جریان نامی	8.4Arms
هارمونیک جریان در بار نامی	کمتر از 5%
خروجی	**چهارسیمه سه‌فاز**
ولتاژ خروجی	۱۲۰Vrms±5% / 50Hz
بار نامی	5kVA
نوع بار	سه‌فاز نامتعادل
متفرقه	
خنک‌کاری	هوا خنک، فن
ابعاد تابلو	(WXHXD) 60X160X80 cm^3
دمای محیط	0 - 40°C

برای جلوگیری از بروز جریان هجومی در لحظه وصل سوئیچ SW1 که به‌واسطه شارژ لحظه‌ای خازن‌های لینک DC به‌وسیلهٔ شبکه سه‌فاز رخ می‌دهد، از مدار پیش‌شارژ[۳] استفاده شده است. مطابق شکل (۸-۱) در لحظه اول، سوئیچ SW2 باز است و مقاومت‌های R_{CH} جریان شارژ خازن‌های لینک DC را محدود می‌نمایند. پس از شارژ کلیه خازن‌های لینک DC موجود در خروجی طبقه اول C_1 و خروجی طبقه دوم C_2 کنتاکت‌های SW2، این مقاومت‌ها را از مدار خارج می‌سازند

[۱] Analog to Digital Converter

[۲] Phase Locked Loop

[۳] Precharge

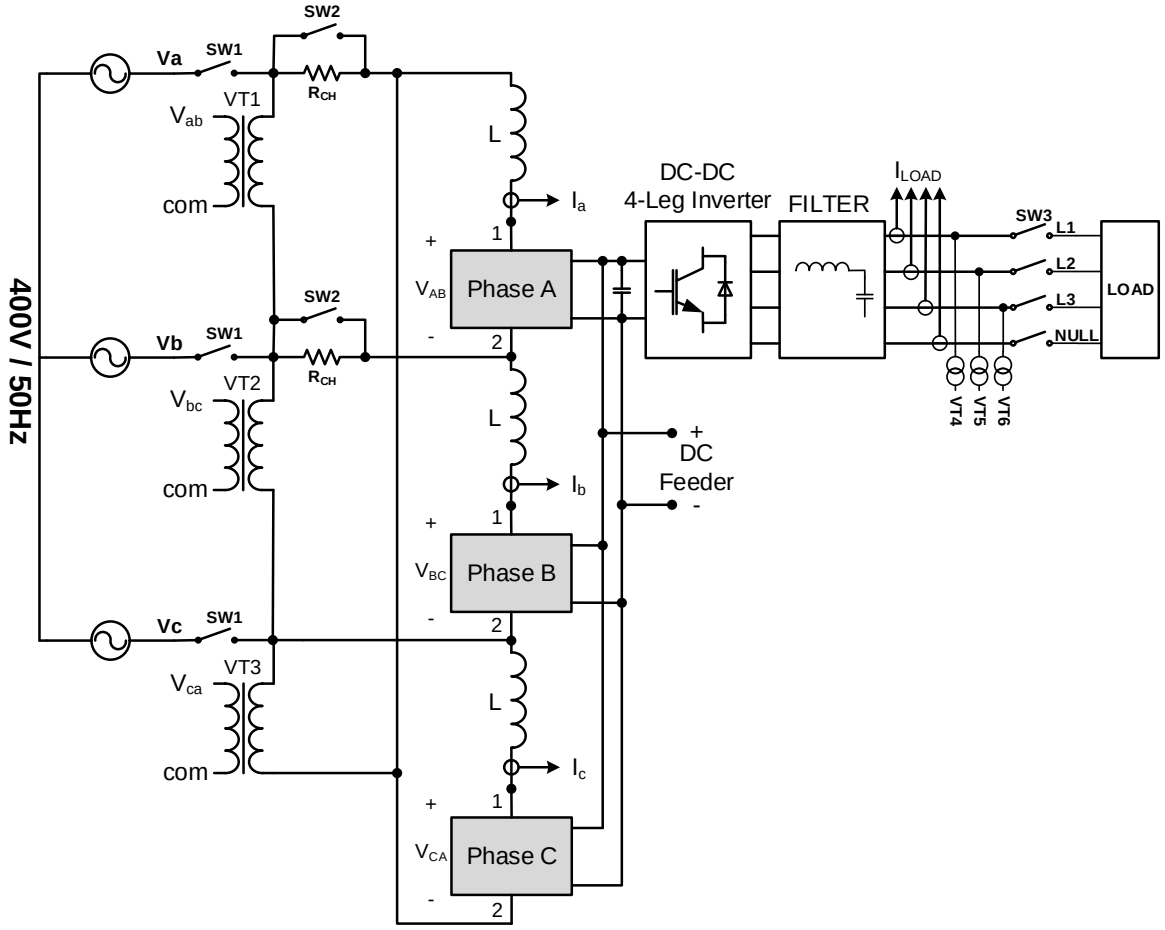
(اتصال کوتاه می‌کنند). برای انجام این کار لازم است مبدل DC-DC فعال و مبدل DC-AC در خروجی، غیرفعال باشد. سوئیچ SW2 در واقع رله کنتاکتوری است که به‌وسیلهٔ سیستم کنترل در ابتدا باز و پس از رسیدن ولتاژ لینک DC به آستانه مشخصی وصل می‌گردد. مقدار و توان نامی مقاومت پیش‌شارژ با توجه به ظرفیت خازن‌های لینک DC و ثابت زمانی شارژ، در بند ۸-۳ محاسبه شده است.

مطابق شکل (۸-۱) سلف‌های L، اندوکتانس بین اینورتر و شبکه است. هدف این سلف‌ها بهبود شکل موج جریان و کاهش THD جریان تزریق‌شده به شبکه است. هرچه مقدار این سلف‌ها بزرگ‌تر باشد، هارمونیک جریان کوچک‌تر خواهد بود. از طرفی افت ولتاژ روی این سلف در جریان نامی، باعث افزایش ولتاژ لینک DC مورد نیاز جهت تبادل توان با شبکه می‌گردد. معمولاً حداکثر افت ولتاژ مناسب را کمتر از 5% ولتاژ شبکه در نظر می‌گیرند. طراحی جزئیات این سلف در بند ۸-۴ آورده شده است.

مطابق شکل(۸-۱) جریان ورودی اینورترها در هر فاز (I_a، I_b و I_c) ، به‌وسیلهٔ سنسورهای جریان، اندازه‌گیری می‌شود. همچنین سه عدد سنسور جریان هال در ثانویه ترانسفورماتورهای DC-DC قرار دارد. این نمونه‌ها پس از عبور از مدار Signal conditioning در برد کنترل، از طریق واحدهای ADC وارد پردازنده اصلی می‌گردد. جزئیات مدار اندازه‌گیری جریان در بند ۸-۶ آورده شده است. هریک از هفت بلوک HB نشان‌داده‌شده در شکل (۸-۲) یک اینورتر تمام‌پل تک‌فاز است که از چهار سوئیچ IGBT تشکیل شده است. این شکل مربوط به یک فاز است و این مدار در دو فاز دیگر به‌طور مشابه تکرار شده است.

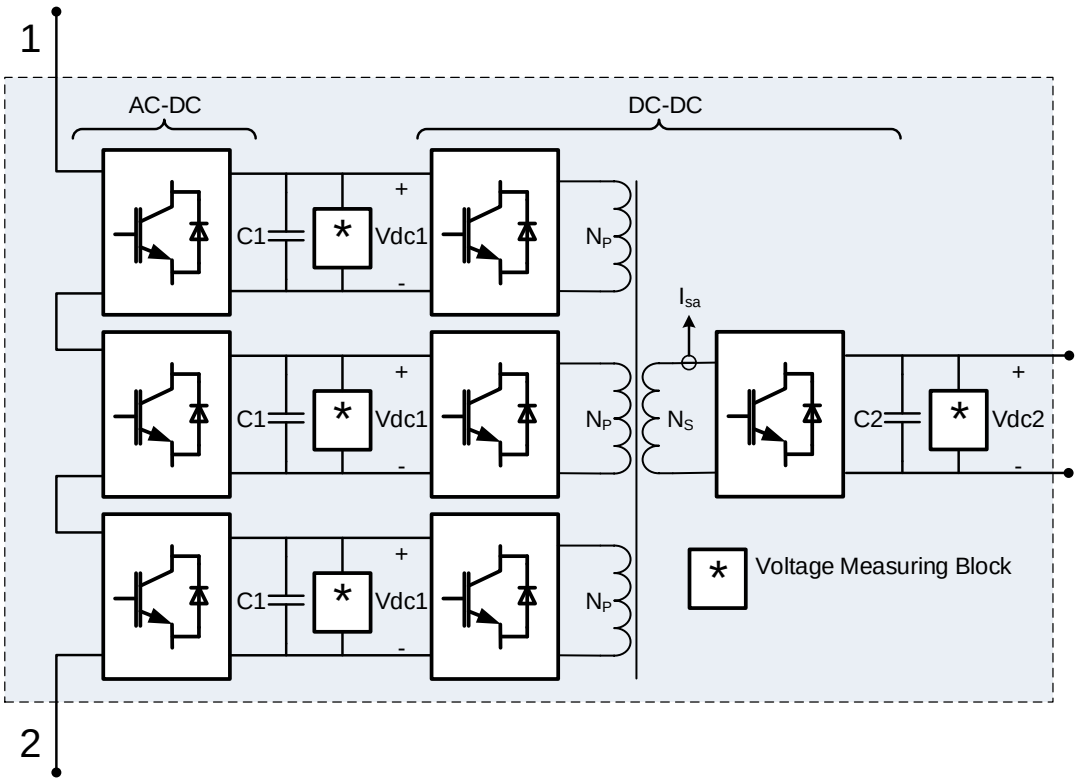
مطابق شکل (۸-۱) در سوی ثانویه ترانسفورماتور قدرت، یک مبدل DC-AC چهارساق برای تغذیه بارهای سه‌فاز نامتعادل قرار دارد. علی‌رغم آنکه مقادیر ولتاژ و جریان این مبدل با مبدل‌های سمت اولیه متفاوت است برای حفظ مدولاریتی در ساختار، از همان اینورترهای سمت اولیه استفاده شده است. به‌عبارتی اینورتر چهارساق متشکل از دو اینورتر تک‌فاز تمام‌پل است. به این ترتیب در این ساختار ۲۳ عدد مبدل تمام‌پل به کار رفته است. جزئیات مدار مربوط به اینورترهای تمام‌پل شامل مقادیر نامی ولتاژ و جریان اینورتر و لینک DC در بند ۸-۵ آورده شده است. طراحی ترانسفورماتور قدرت نیز با سه سیم‌پیچ در اولیه و یک سیم‌پیچ در ثانویه در بند ۱-۷ آورده شده است.

مطابق شکل (۸-۱) برای تبدیل ولتاژ PWM در خروجی اینورتر به موج سینوسی (مناسب تغذیه بارهای تک‌فاز یا سه‌فاز)، از فیلتر LC پایین‌گذر استفاده می‌شود. جزئیات طراحی فیلتر خروجی در بند ۸-۸ آورده شده است. همچنین نمونه‌های ولتاژ و جریان خروجی نیز اندازه‌گیری و به بخش کنترل اعمال می‌گردد. اندازه‌گیری ولتاژ به‌وسیلهٔ سه عدد ترانسفورماتور VT4، VT5 و VT6 صورت می‌گیرد که جزئیات طراحی آن در بند (۸-۲) آورده شده است. جریان نیز به‌وسیلهٔ سنسورهای جریان هال با شماره LA55-P صورت می‌گیرد. از آنجا که خروجی این سنسورها از نوع جریان است، مستقیماً وارد کارت کنترل می‌شود و نیازی به مبدل ولتاژ به جریان جداگانه‌ای ندارند. شکل (۸-۳) تصویر کارت شامل چهار سنسور LA55-P را نمایش می‌دهد.

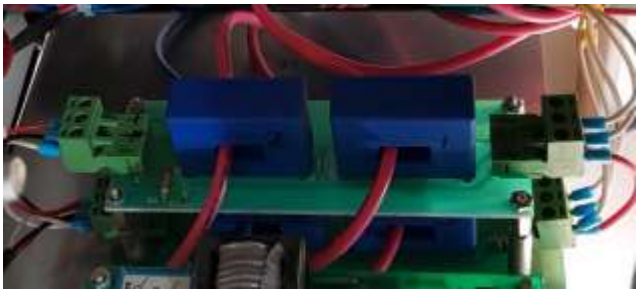


شکل(۸-۱): طرح کلی مدار قدرت

DOI: 10.30503/nripress.2020.154



شکل(۸-۲): ساختار داخلی شکل (۸-۱)



شکل(۸-۳): سنسورهای جریان هال LA55-P

۸-۲ ترانسفورماتورهای ولتاژ

مطابق شکل (۱-۱) ولتاژ سه‌فاز سمت شبکه 400V از طریق سه عدد ترانسفورماتور VT1، VT2 و VT3 نمونه‌برداری میشود. این نمونه‌ها پس از عبور از مدار Signal Conditioning در برد کنترل، از طریق واحدهای ADC وارد پردازنده اصلی می‌گردد. واحد PLL با استفاده از این نمونه‌ها دامنه و فاز ولتاژ شبکه را تخمین زده و پردازنده اصلی از این مقادیر برای کنترل و سنکرونیزاسیون بهره می‌برد.

مشخصات هسته و قرقره به‌کاررفته در این ترانسفورماتور عبارت است از:

- ورقه‌های آهن سیلیسیومی EI؛

- ضخامت ورقه‌های آهن سیلیسیومی 0.3mm؛
- سطح مقطع قرقره سیم‌پیچی 22mm x 25mm؛
- حداکثر چگالی شار مغناطیسی ورقه‌های آهن 1.2T.

محاسبه تعداد دور و قطر سیم‌پیچ اولیه و ثانویه:

$$S = 2.2cm \times 2.5cm = 5.5cm^2$$

$$S_{eff.} = \frac{5.5cm^2}{1.1} = 5cm^2$$

$$V = 4.44 \times f \times N \times S_{eff.} \times \hat{B}$$

که در آن S، $S_{eff.}$، f، N و $\hat{B}$ به‌ترتیب عبارت است از، سطح مقطع قرقره، سطح مقطع مؤثر قرقره یا سطح مقطع عبور شار مغناطیسی، فرکانس شبکه قدرت، تعداد دور سیم‌پیچی و حداکثر چگالی شار مغناطیسی است.

$$\frac{V}{N} = \frac{1}{4.44 \times 50 \times 50 \times 10^{-4} \times 0.3} = 30\ {}^{V}/_{Turn}$$

$$N_p = V_p \times 30 = 400 \times 30 = 12000\ Turn$$

$$N_s = V_S \times 30 = 10 \times 30 = 300\ Turn$$

$$i_p = \frac{P}{V_p} = \frac{2W}{400V} = 5mA$$

$$i_s = \frac{P}{V_s} = \frac{2W}{10V} = 200mA$$

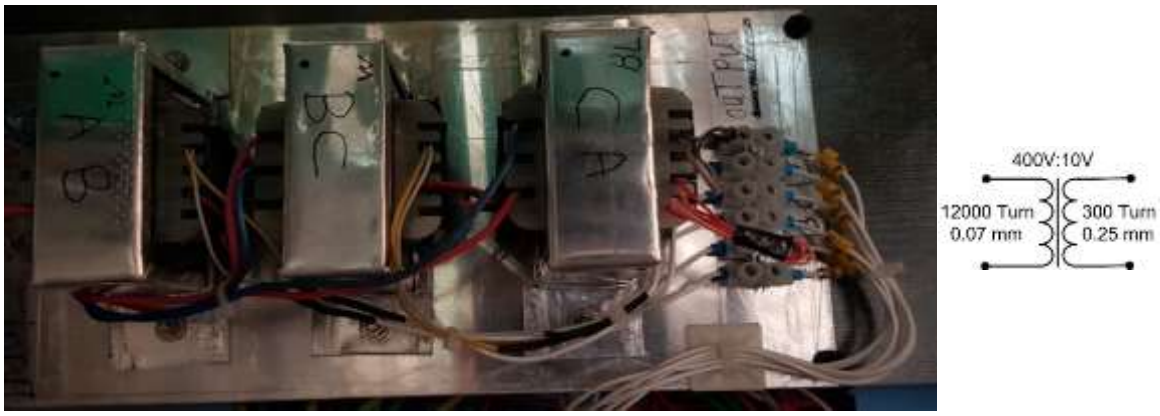
$$J = 4\ {}^{A}/_{mm^2}\ ,\quad d = \sqrt{\frac{i}{\pi}}$$

$$d_p = \sqrt{\frac{5mA}{\pi}} = 0.04mm$$

$$d_s = \sqrt{\frac{200mA}{\pi}} = 0.25mm$$

DOI: 10.30503/nripress.2020.154

که در آن N_P، N_s، i_p، i_s، P، J، d_p و d_s به‌ترتیب تعداد دور سیم‌پیچ اولیه، تعداد دور سیم‌پیچ ثانویه، جریان مؤثر در اولیه، جریان مؤثر در ثانویه، حداکثر توان انتقالی، چگالی جریان، قطر سیم‌پیچ اولیه و قطر سیم‌پیچ ثانویه است. در شکل (۱-۴) مشخصات و تصویر ترانسفورماتورهای VT1، VT2 و VT3 آورده شده است.



شکل(۸-۴): ترانسفورماتور ولتاژ

مطابق شکل (۸-۱) ولتاژ سه‌فاز سمت بار از طریق سه عدد ترانسفورماتور VT4، VT5 و VT6 نمونه‌برداری می‌شود. مشخصات هسته و قرقره به‌کاررفته در این ترانسفورماتور مشابه ترانسفورماتورهای VT1، VT2 و VT3 می‌باشد.

محاسبه تعداد دور و قطر سیم‌پیچ اولیه و ثانویه:

$$S = 2.2cm \times 2.5cm = 5.5cm^2$$

$$S_{eff.} = \frac{5.5cm^2}{1.1} = 5cm^2$$

$$V = 4.44 \times f \times N \times S_{eff.} \times \hat{B}$$

که در آن S، $S_{eff.}$، f، N و $\hat{B}$ به‌ترتیب عبارت است از، سطح مقطع قرقره، سطح مقطع مؤثر قرقره یا سطح مقطع عبور شار مغناطیسی، فرکانس شبکه قدرت، تعداد دور سیم‌پیچی و حداکثر چگالی شار مغناطیسی است.

$$\frac{V}{N} = \frac{1}{4.44 \times 50 \times 50 \times 10^{-4} \times 0.3} = 30\ {}^{V}/_{Turn}$$

$$N_p = V_p \times 30 = 120 \times 30 = 3600\ Turn$$

$$N_s = V_S \times 30 = 10 \times 30 = 300\ Turn$$

$$i_p = \frac{P}{V_p} = \frac{2W}{120V} = 17mA$$

DOI: 10.30503/nripress.2020.154

$$i_s = \frac{P}{V_s} = \frac{2W}{10V} = 200mA$$

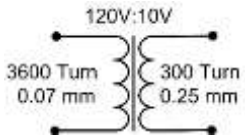
$$J = 4\,{}^{A}/_{mm^2} \ , \quad d = \sqrt{\frac{i}{\pi}}$$

$$d_p = \sqrt{\frac{17mA}{\pi}} = 0.05mm$$

$$d_s = \sqrt{\frac{200mA}{\pi}} = 0.25mm$$

که در آن N_P، N_s، i_p، i_s، P، J، d_p و d_s به‌ترتیب تعداد دور سیم‌پیچ اولیه، تعداد دور سیم‌پیچ ثانویه، جریان مؤثر در اولیه، جریان مؤثر در ثانویه، حداکثر توان انتقالی، چگالی جریان، قطر سیم‌پیچ اولیه و قطر سیم‌پیچ ثانویه است. در شکل (۸–۵) مشخصات و تصویر ترانسفورماتورهای VT4، VT5 و VT6 آورده شده است.



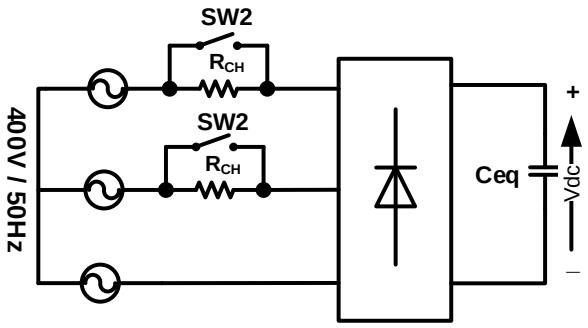


شکل(۸–۵): ترانسفورماتور ولتاژ

۸–۳ طراحی مدار پیش‌شارژ

برای جلوگیری از بروز جریان هجومی در لحظه اتصال به شبکه که به‌واسطه شارژ لحظه‌ای خازن‌های لینک DC به‌وسیلهٔ شبکه سه‌فاز رخ می‌دهد، از مدار پیش‌شارژ استفاده شده است. مطابق شکل (۸–۱) در لحظه اول، سوئیچ SW2 باز است و مقاومت‌های R_{CH} جریان شارژ خازن‌های لینک DC را محدود می‌نمایند. پس از شارژ کلیه خازن‌های لینک DC موجود در خروجی طبقه اول C_1 و خروجی طبقه دوم C_2 (شکل(۸–۲)) کنتاکت‌های SW2، این مقاومت‌ها را از مدار خارج می‌سازند (اتصال کوتاه می‌کنند). برای انجام این کار لازم است مبدل DC-DC فعال، و مبدل DC-AC در خروجی، غیرفعال باشد. سوئیچ SW2 در واقع رله کنتاکتوری است که به‌وسیلهٔ سیستم کنترل در ابتدا باز و پس از رسیدن ولتاژ لینک DC به آستانه مشخصی وصل می‌گردد. مقدار و توان نامی مقاومت پیش‌شارژ با توجه به ظرفیت خازن‌های لینک DC و ثابت زمانی شارژ، محاسبه می‌گردد. مدار شکل (۸–۶) پروسه شارژ را مدل‌سازی می‌نماید.

DOI: 10.30503/nripress.2020.154



شکل (۸-۶): مدار معادل پیش‌شارژ خازن‌های لینک DC

$$\varepsilon_T = 6 \times \frac{1}{2} C_1 V_{dc1}^2 + \frac{1}{2} C_2 V_{dc2}^2$$

$$\frac{V_{dc2}}{V_{dc1}} = \frac{N_S}{N_P} = n = \frac{205}{230} = 0.891 \ , \qquad V_{dc} = 3V_{dc1}$$

$$\varepsilon_T = \frac{1}{3}(C_1 + n^2 C_2) V_{dc}^2 = \frac{1}{2} C_{eq} V_{dc}^2$$

$$\varepsilon_R = \frac{1}{2} \varepsilon_T$$

که در آن ε_T و ε_R به‌ترتیب کل انرژی ذخیره‌شده در خازن‌های لینک DC و انرژی تلف‌شده در هریک از مقاومت‌های R_{CH} است.

$$C_1 = 220\mu f + 4700\mu f = 4920\mu f$$

$$C_2 = 3(220\mu f + 4700\mu f) = 14760\mu f$$

$$C_{eq} = 5548\mu f$$

$$V_{dc} = 400\sqrt{2} = 560V$$

$$\varepsilon_R = \frac{1}{6} \times (4920 + 0.891^2 \times 14760) \times 560^2 = 870 \, Jules$$

$$\tau = R C_{eq}$$

DOI: 10.30503/nripress.2020.154

که در آن τ ثابت زمانی شارژ خازن‌های لینک DC است. مطابق مرجع [1] مقاومت‌های سیمی در دمای اولیه $25℃$ در بازه زمانی کوچک می‌توانند توانی بیش از مقدار نامی تحمل نمایند؛ مثلاً در مدت یک ثانیه می‌توانند 25 برابر توان نامی و در مدت سه ثانیه 8 برابر توان نامی و در پنج ثانیه 3 برابر توان نامی را تحمل نمایند. در اینجا ثابت زمانی شارژ را برابر 0.5Sec در نظر می‌گیریم.

$$\tau = 0.5\,Sec\ ,R = \frac{\tau}{C_{eq}} = 90\Omega,\ \ 2\tau = 1\,Sec$$

$$P = \frac{\varepsilon_R}{2\tau} = 870\,W$$

$$P_R = \frac{1}{25} \times 870W = 34.8W$$

$$R_{CH} = 90\Omega\,/\,34.8W$$

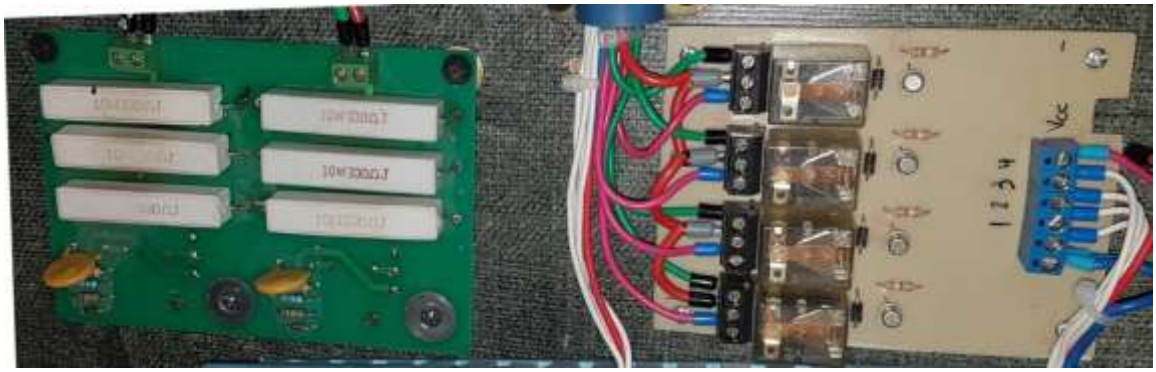
که در آن P، P_R و R_{CH} تلفات کوتاه‌مدت روی مقاومت شارژ، توان نامی مقاومت شارژ و مقدار مقاومت شارژ است. با توجه به مقادیر استاندارد مقاومت‌ها، سه عدد مقاومت $330\Omega/10W$ موازی شده‌اند؛ بنابراین مقاومت شارژ $R_{CH} = 110\Omega/30W$ است.

$$\tau = 110\Omega \times 5548\,\mu f = 0.61Sec$$

$$P = \frac{\varepsilon_R}{2\tau} = \frac{870}{1.22} = 713W$$

$$P_R = \frac{1}{25} \times 713W = 28.5W$$

بنابراین توان مقاومت شارژ (30W) در این کاربرد کفایت می‌نماید. تصویر مقاومت‌های شارژ و رله‌های مربوطه در شکل (۸-۷) دیده می‌شود.



DOI: 10.30503/nripress.2020.154

شکل(۸-۷): تصویر مقاومت‌های شارژ و رله‌های SW2

۸-۴ سلف اتصال شبکه

با توجه به ساختار اینورتر در طبقه اول (شکل‌های (۱-۱) و (۱-۲)) ولتاژهای VAB، VBC و VCA مطابق شکل (۱-۸) هفت‌سطحی است. با توجه به مقدار محاسبه‌شده برای ولتاژ خازن‌های Vdc1 در بند (۱-۵) داریم:

$$V_{dc1} = 230\,VDC$$

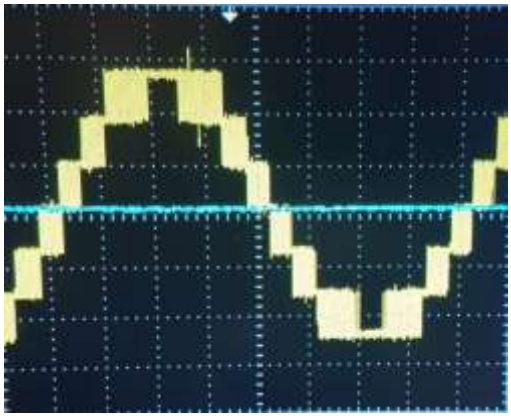
با فرض آنکه حداکثر ریپل جریان، 20% جریان نامی باشد مقدار سلف اتصال به شبکه به‌شرح زیر محاسبه می‌گردد:

$$\frac{di}{dt} = \frac{V_L}{L}$$

$$\frac{\Delta i_{max}}{d_{max}.T_S} = \frac{V_{Lmax}}{L}$$

که در آن d_{max} ماکزیمم سیکل کاری مبدل در لحظه پیک ولتاژ است. در بدترین شرایط $d_{max} = 1$، بنابراین $V_{Lmax} = V_{dc1}$:

$$L = \frac{V_{dc1}}{\Delta i_{max}.f_s} = \frac{230VDC}{20\% \times 8.4 \times \sqrt{2}A \times 10kHz} = 9.68mH$$



شکل (۸-۸): ولتاژ هفت‌سطحی VAB در شکل (۱-۱)

به‌طور خلاصه مشخصات سلف اتصال به شبکه عبارت است از:

$$L = 10mH$$

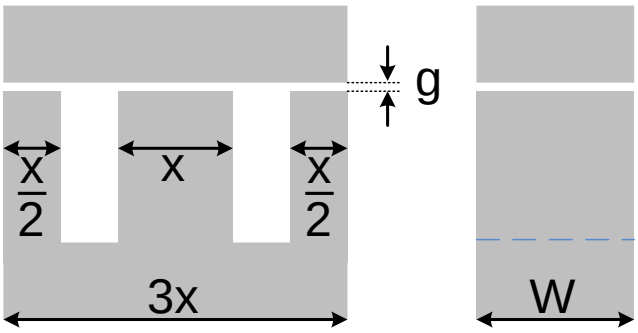
$$I_{rms} = 8.4A$$

$$I_m = 8.4\sqrt{2} + \frac{\Delta i_{max}}{2} = 8.4\sqrt{2}(1 + \frac{0.2}{2}) = 13A\,peak$$

از آنجا که فرکانس مؤلفه اصلی جریان غالب در سلف اتصال به شبکه، 50H است، برای ساخت سلف از هسته‌های آهن سیلیسیومی ورقه‌ای با فاصله هوایی مناسب (جهت جلوگیری از اشباع مغناطیسی) استفاده شده است؛ اگر سطح مقطع هسته بزرگ باشد تعداد دور مورد نیاز جهت رسیدن به اندوکتانس مدنظر کاهش می‌یابد؛ بنابراین تلفات مسی کاهش می‌یابد؛ ولی تلفات مغناطیسی هسته مانند جریان‌های گردابی، فوکو و هیسترزیس افزایش می‌یابند و بالعکس. به‌طور تجربی از هسته با مشخصات و ابعاد زیر برای پیاده‌سازی سلف اتصال به شبکه استفاده شده است:

- ورقه‌های آهن سیلیسیومی EI؛
- ضخامت ورقه‌های آهن سیلیسیومی 0.3mm؛
- سطح مقطع قرقره سیم‌پیچی 50mm x 55mm؛
- حداکثر چگالی شار مغناطیسی ورقه‌های آهن 1.2T.

سلفی که در عمل طراحی و ساخته شد، مطابق شکل (۸-۹) چهار سر است تا به‌غیر از مقدار مدنظر 10mH، مقادیر 6mH و 14mH را هم پشتیبانی نماید.



شکل (۸-۹): ابعاد و ساختار سلف اتصال به شبکه

مطابق شکل (۱-۹) از رلوکتانس مغناطیسی هسته در برابر رلوکتانس فاصله هوایی صرف‌نظر می‌گردد. به این ترتیب فاصله هوایی g و تعداد دور سیم به‌شرح زیر محاسبه می‌گردد:

$$A = X.W$$

$$L = \frac{N^2}{Re} \cong \frac{N^2}{\frac{1}{\mu_0}.\frac{2g}{A}} = \frac{\mu_0 A N^2}{2g}$$

$$g = \frac{\mu_0 A N^2}{2L}$$

$$\lambda_m = L \times I_m = N \times \phi_m = NA\hat{B}$$

DOI: 10.30503/nripress.2020.154

$$N = \frac{L \times I_m}{A\hat{B}}$$

$$g = \frac{\mu_0 A L^2 I_m^2}{2LA^2\hat{B}^2} = \frac{\mu_0 L I_m^2}{2A\hat{B}^2}$$

$$g = \frac{4\pi \times 10^{-7} \times 14 \times 10^{-3} \times 13^2}{2 \times 25 \times 10^{-4} \times 1.2^2} = 4130 \times 10^{-6} m$$

$$N + N_2 = \frac{14 \times 10^{-3} \times 13}{25 \times 10^{-4} \times 1.2} = 61\ Turn$$

$$\frac{14 \times 10^{-3}}{61} = \frac{10 \times 10^{-3}}{N^2} = \frac{6 \times 10^{-3}}{N - N_1}$$

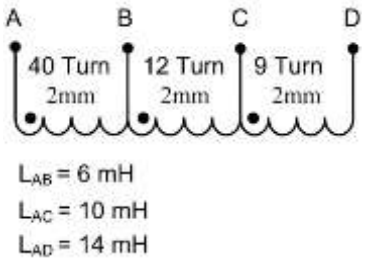
$$N = 52\ Turn,\ \ N_1 = 12\ Turn,\ \ N_2 = 9\ Turn$$

که در آن μ_0 ثابت گذردهی خلأ و A سطح مقطع مؤثر شار مغناطیسی هسته می‌باشد.

$$J = 4\,{}^{A}/_{mm^2}\ ,\ \ A^{cu} = \frac{I}{J}\ ,\ \ \ A^{cu} = 2.1\ mm^2$$

در شکل (۸-۱۰) تصویر سه عدد سلف اتصال به شبکه آورده شده است.





شکل (۸-۱۰): سلف اتصال به شبکه

DOI: 10.30503/nripress.2020.154

۸-۵ کارت مبدل تمام‌پل[۱]

با توجه به شکل (۸-۲) استرس ولتاژ و جریان مبدل تمام‌پل در سوی اولیه ترانسفورماتور مبدل DC-DC به‌شکل زیر محاسبه می‌شود:

$$3V_{dc1} = V_{ab} \times \sqrt{2} \times 1.2$$

که در آن 1.2، ضریب بوست، جهت جبران افت ولتاژ روی سلف اتصال به شبکه L و افت ولتاژ روی سوئیچ‌ها و ریپل ولتاژ لینک DC است:

$$V_{dc1} = \frac{V_{ab} \times \sqrt{2} \times 1.2}{3} = \frac{400 \times \sqrt{2} \times 1.2}{3} = 230V$$

$$V_{CE(max)} = V_{dc1} = 230V$$

همچنان که پیش‌تر گفته شد، مسیر انتقال توان در سه مرحله از مبدل‌های AC-DC، DC-DC و DC-AC عبور می‌کند، با فرض آنکه راندمان هر مرحله در بار نامی حدود 0.95% باشد:

$$P_{in} = \frac{P_{out}}{\eta} = \frac{5kW}{0.95 \times 0.95 \times 0.95} = 6.86kW$$

$$I_{IGBT(avg)} \cong \frac{6.4 \times \sqrt{2}}{\pi} = 2.9A$$

$$I_{IGBT(rms)} \cong \frac{6.4}{\pi} = 4.5A$$

ولتاژ لینک DC در سوی ثانویه ترانسفورماتور DC-DC با توجه به ولتاژ خروجی و احتساب حاشیه امنیت 1.15 جهت جبران افت ولتاژ ناشی از فیلتر و افت ولتاژ روی اتصالات و سوئیچ اینورتر و ریپل ولتاژ لینک DC عبارت است از:

$$V_{dc2} = V_{load} \times \sqrt{2} \times 1.15$$

$$V_{dc2} = 120 \times \sqrt{2} \times 1.15 \cong 200V$$

$$V_{CE(max)} = 200V$$

$$I_{L1} = \frac{P_{out}}{\sqrt{3} \times 120} = \frac{5kW}{\sqrt{3} \times 120} = 24Arms$$

$$I_{IGBT(avg)} \cong \frac{24 \times \sqrt{2}}{\pi} = 10.8A$$

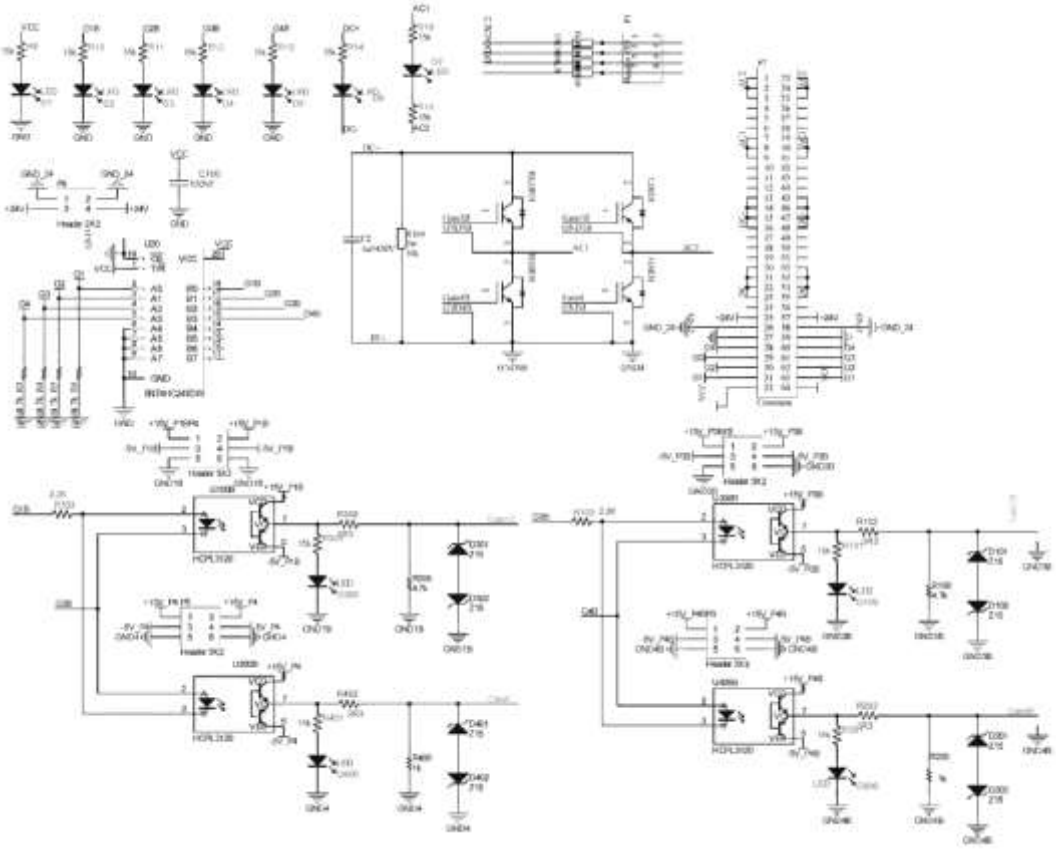
$$I_{IGBT(rms)} \cong \frac{24}{\pi} = 17A$$

[۱] Full Bridge converter

DOI: 10.30503/nripress.2020.154

در صورت متعادل‌بودن بار، جریان ساق چهارم یا نول تقریباً صفر خواهد بود. مقادیر محاسبه‌شده در بالا با فرض متعادل‌بودن بار است؛ ولی در عمل سوئیچ‌های این ساق نیز مشابه فازهای دیگر انتخاب می‌شود.

به‌جهت بهره‌مندی از مزایای یک سیستم مدولار، کلیه بلوک‌های HB به‌کاررفته در شکل (۸-۲) از کارت اینورتر تمام‌پل مشابه استفاده می‌کنند. به‌عبارتی ولتاژ و جریان سوئیچ‌ها برای تحمل بیشترین مقادیر ولتاژ و جریان محاسبه‌شده برای این مبدل‌ها در نظر گرفته شده‌اند. در شکل (۸-۱۱) شماتیک مبدل تمام‌پل به‌همراه مدار درایور مربوطه آورده شده است.



شکل(۸-۱۱): شماتیک مبدل تمام‌پل

مطابق شکل (۸-۱۱) در مبدل تمام‌پل از IGBTهای شماره IKW40N120H3 استفاده شده است. مشخصات اصلی این IGBT در جدول (۸-۲) خلاصه شده است.

جدول (۸-۲): مشخصات IGBT به‌کاررفته در مبدل‌های تمام‌پل

شماره قطعه	ولتاژ V_{CE}	جریان I_C	ولتاژ هدایت در T_J=25°C	ماکزیمم دمای پیوند T_J	Package
IKW40N120H3	1200V	40A	2.05V	175°C	TO-247

درایور به‌کاررفته جهت ایزولاسیون و تقویت جریان گیت IGBTها از نوع HCPL3120 هستند. که به‌صورت داخلی دارای حفاظت افت ولتاژ می‌باشند. مشخصات اصلی این نوع درایور در جدول (۸-۳) آورده شده است.

DOI: 10.30503/nripress.2020.154

جدول (۸-۳): مشخصات درایور IGBT به‌کاررفته در مبدل‌های تمام‌پل

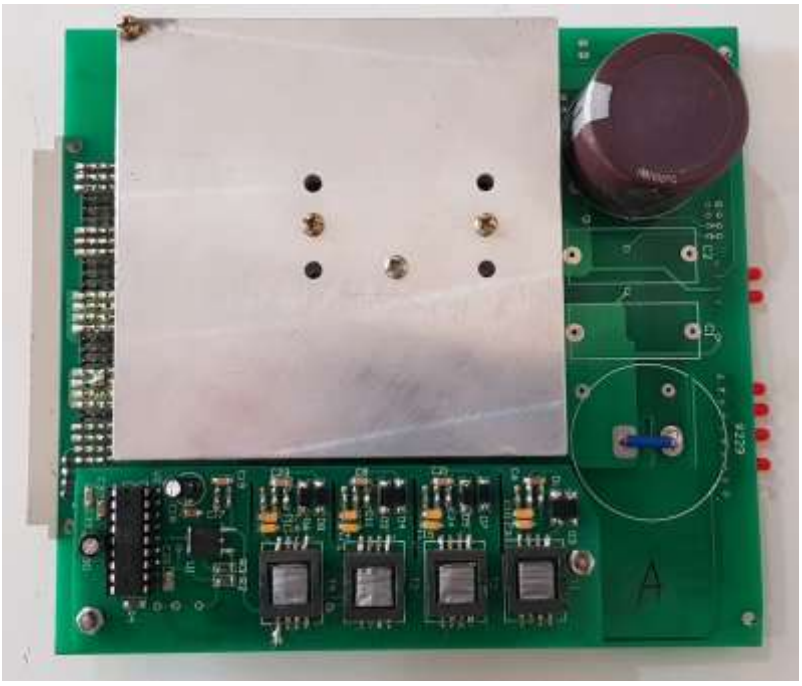
شماره قطعه	ولتاژ تغذیه	حداکثر جریان خروجی	تحمل ولتاژ ورودی- خروجی	حداکثر سرعت سوئیچینگ
HCPL3120	±15V	2.5A	3750Vrms for 1Min.	500 nSec

در شکل (۸-۱۲) کارت مبدل تمام‌پل نشان داده شده است. هفت عدد از این کارت به‌همراه کارت ترنسفورماتور مبدل DC-DC در یک سابرک سایز 4U ، یک فاز کامل را در بر می‌گیرد.



DOI: 10.30503/nripress.2020.154

شکل (۸-۱۲): کارت مبدل تمام‌پل TOP

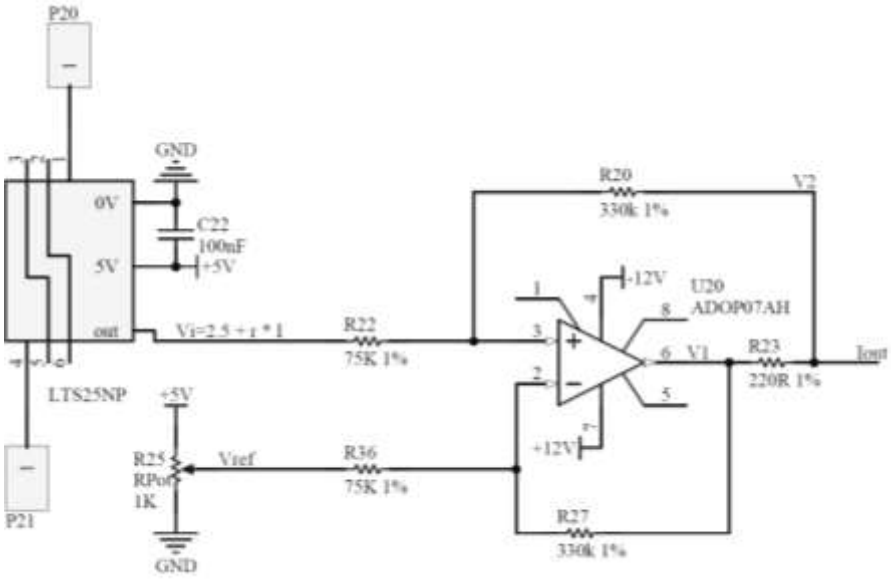


شکل (۸-۱۳): کارت مبدل تمام‌پل BOTTOM

۸-۶ مدار اندازه‌گیری جریان

مقدار لحظه‌ای جریان برای استفاده در سیستم کنترل و حفاظت، اندازه‌گیری می‌شود. این اندازه‌گیری بر مبنای سنسورهای هال LTS-25-NP از نوع سنسورهای حلقه بسته دقیق با شار صفر است. مطابق شکل (۸-۱۴) بعد از سنسور جریان هال مدار تقویت‌کننده مبتنی بر OPAMP شماره OP07، مبدل ولتاژ به جریان است. این جریان در واحد کنترل به ولتاژ تبدیل و به‌وسیلهٔ مبدل‌های دیجیتال به آنالوگ وارد پردازنده می‌گردد.

DOI: 10.30503/nripress.2020.154



شکل (۸-۱۴): مدار اندازه‌گیری جریان بر مبنای سنسور جریان هال LTS-25-NP

$$I_{OUT} \approx (V_1 - V_2)/R_{23}$$

$$v_1 = \frac{V_i - V_{ref}}{R_{22}+R_{36}} R_{27} + V_{pin2}$$

$$v_2 = -\frac{v_i - v_{ref}}{R_{22}+R_{36}} R_{20} + V_{pin3}$$

$$v_{pin2} = v_{pin3}$$

$$v_1 - v_2 = (v_i - v_{ref})\left(\frac{R_{27}+R_{20}}{R_{22}+R_{36}}\right)$$

$$R_{27} = R_{20} = 330k\Omega$$

$$R_{22} = R_{36} = 75k\Omega$$

$$V_1 - V_2 = (2.5 + rI - V_{ref}) * 4.4$$

$$v_{ref} = 2.5V$$

$$v_1 - v_2 = 4.4 * rI$$

مقدار r بر مبنای دیتاشیت LTS 25 NP برابر 0.075 است؛ بنابراین:

$$I_{out} \approx 0.33I$$

از آنجا که Full Scale، ADC واحد پردازشگر $\pm 10V$ است، حداکثر جریان قابل اندازه‌گیری برابر 30A می‌گردد.

در شکل (۸–۱۵) شماتیک برد اندازه‌گیری جریان که دارای چهار کانال مستقل و ایزوله می‌باشد نشان داده شده است. در این شکل مقاومت‌های R24، R34، R44 و R54 مونتاژ نمی‌شوند (این مقادیر جهت تست واحد هنگام ساخت به کار برده می‌شوند). در شکل‌های (۸–۱۶)، (۸–۱۷) و (۸–۱۸) به‌ترتیب طرح لایه Bottom، طرح لایه Top و تصویر برد آورده شده است.

۸–۷ ترانسفورماتور قدرت بخش DC-DC

مطابق شکل (۸–۲) در هر فاز، یک مبدل DC-DC دوطرفه قرار دارد که در سوی ولتاژ قوی سه سیم‌پیچ به‌صورت سری قرار گرفته است. مشخصات هسته و قرقره به‌کاررفته در این ترانسفورماتور عبارت است از:

- هسته فریت EE؛
- سطح مقطع هسته 26mm x 31mm؛
- حداکثر چگالی شار مغناطیسی هسته 0.3T.

محاسبه تعداد دور و قطر سیم اولیه و ثانویه:

$$V = \frac{d\lambda}{dt} = N\frac{d\phi}{dt} = NA\frac{dB}{dt} \cong NA\frac{2\hat{B}}{0.5T_S} = 4 \times f_s \times N \times A \times \hat{B}$$

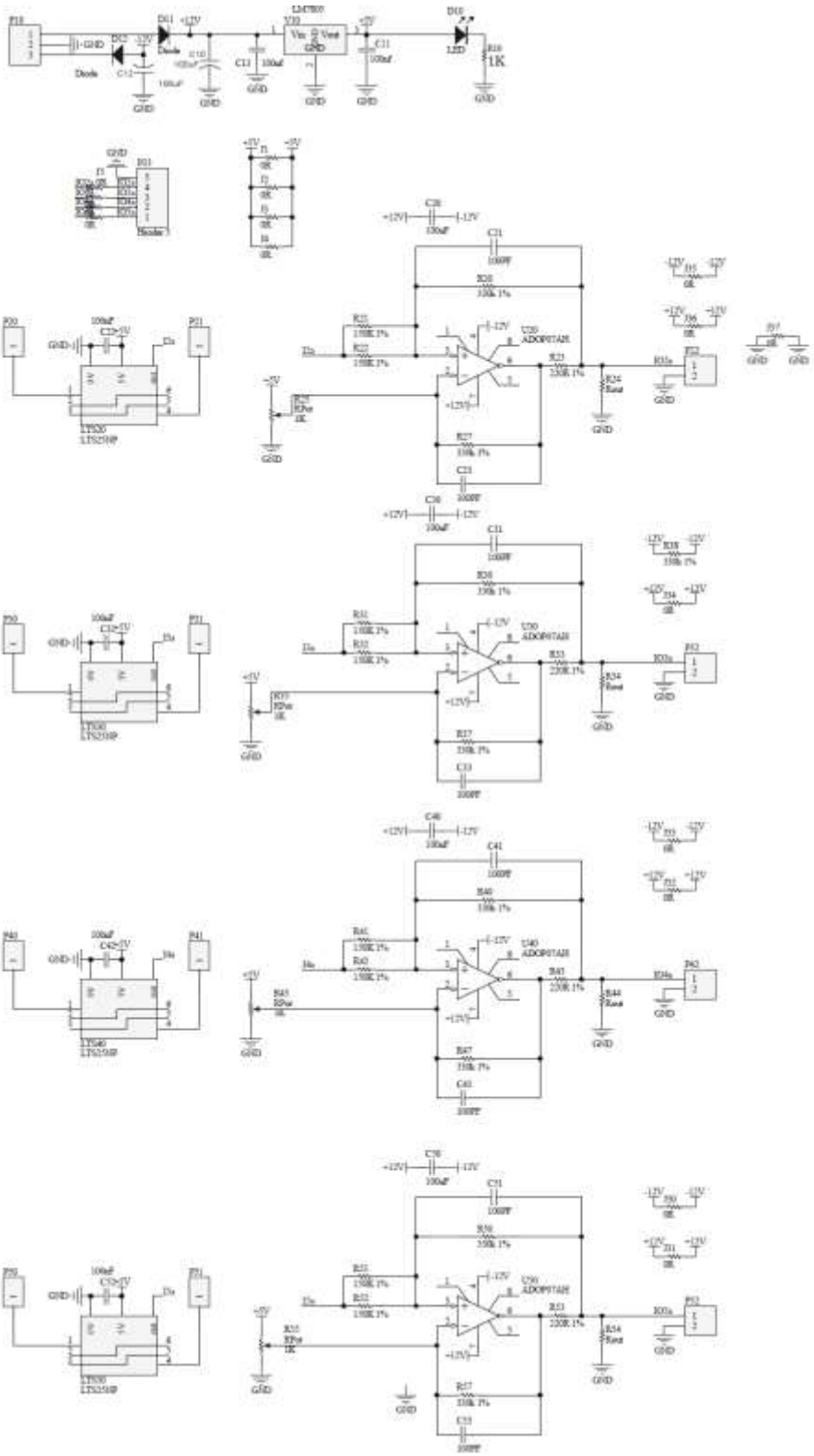
$$f_S = 20kHz$$

$$\hat{B} = 0.15T$$

$$\frac{N}{V} = \frac{1}{4 \times 20kHz \times 0.806 \times 10^{-3} \times 0.15} = 0.1034\ {}^{Turn}/_{V}$$

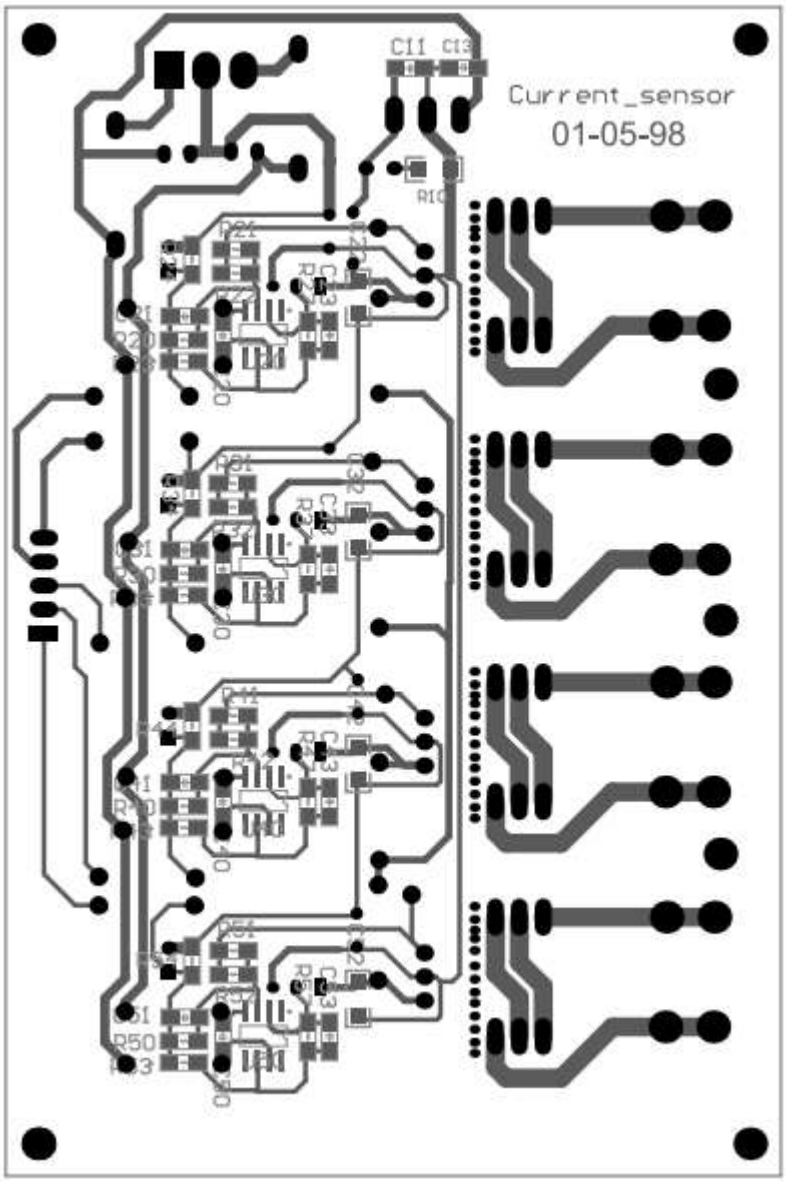
که در آن λ ، ϕ، f_S، N و $\hat{B}$ به‌ترتیب عبارت است از، شار پیوندی، شار عبوری از هسته فریت، فرکانس سوئیچینگ، تعداد دور سیم‌پیچی و حداکثر چگالی شار مغناطیسی.

DOI: 10.30503/nripress.2020.154



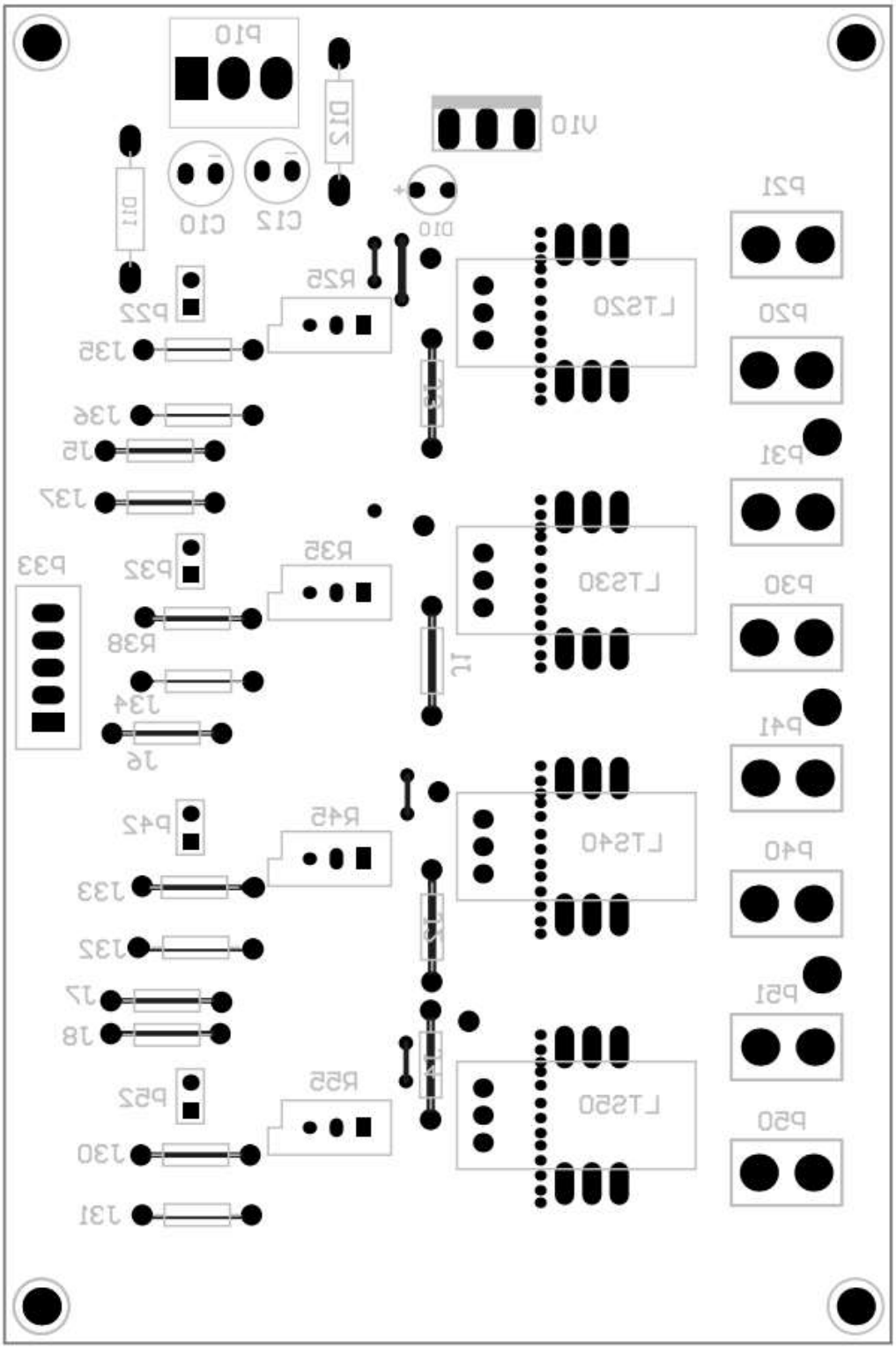
شکل (۸-۱۵): شماتیک برد اندازه‌گیری جریان چهارکاناله

DOI: 10.30503/nripress.2020.154



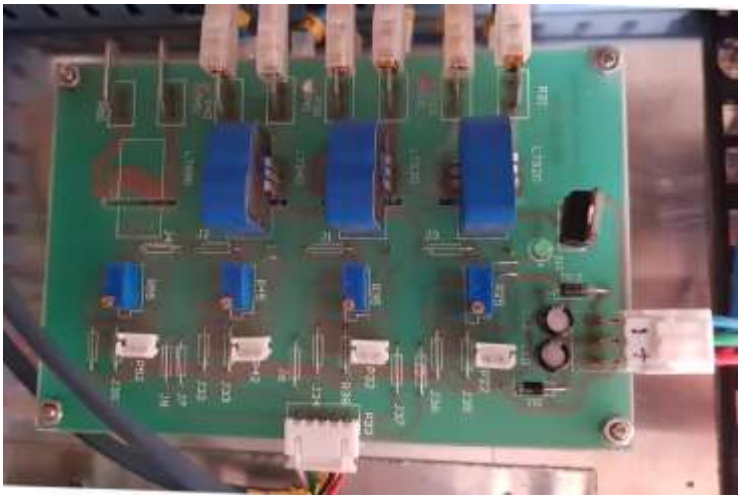
شکل (۸-۱۶): طرح Bottom مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۸-۱۵)

DOI: 10.30503/nripress.2020.154



شکل (۸-۱۷): طرح Top مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۱۵)

DOI: 10.30503/nripress.2020.154



شکل (۸-۱۸): PCB مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۱۵)

$$N_P = V_P \times 0.1034 = 230 \times 0.1034 = 24\ Turn$$
$$N_s = V_S \times 0.1034 = 205 \times 0.1034 = 21\ Turn$$
$$P = \frac{1}{3}\left(\frac{5kW}{0.9 \times 0.9}\right) = 2.1kW$$
$$i_p = \frac{P/3}{V_P} \times 1.1 = \frac{2.1W/3}{230V} \times 1.1 = 3.4A$$
$$i_s = \frac{P}{V_s} = \frac{2.1kW}{205V} = 10.2\ A$$

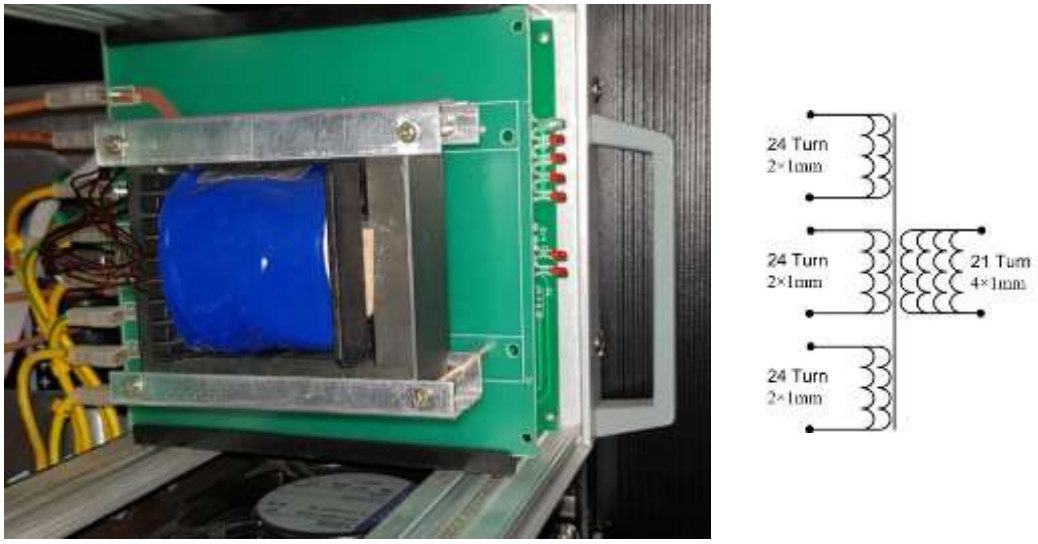
که در آن N_P، N_s، V_P، V_S، i_p، i_s و P به‌ترتیب عبارت است از: تعداد دور هریک از سیم‌پیچ‌های اولیه، تعداد دور سیم‌پیچ ثانویه، ولتاژ اولیه (برابر V_{dc1})، ولتاژ ثانویه (برابر V_{dc2}) جریان هریک از سیم‌پیچ‌های اولیه، جریان سیم‌پیچ ثانویه و توان انتقالی است. ضریب 1.1 برای احتساب عدم تسهیم[۱] جریان در سه سیم‌پیچ اولیه است.

$$J = 4\,{}^{A}/_{mm^2}$$
$$A_p^{cu} = 0.85mm^2$$
$$A_s^{cu} = 2.55mm^2$$

[۱] Sharing

DOI: 10.30503/nripress.2020.154

که در آن J، A_p^{cu} و A_s^{cu} به‌ترتیب چگالی جریان در سیم‌پیچ‌های اولیه و ثانویه، سطح مقطع سیم‌پیچ اولیه و سطح مقطع سیم‌پیچ ثانویه است. شکل (۸–۱۹) ترانسفورماتور ولتاژ به‌کاررفته را نشان می‌دهد.



شکل (۸–۱۹):ترانسفورماتور قدرت بخش DC-DC

۸–۸ فیلتر LC پایین‌گذر

برای تبدیل ولتاژ PWM در خروجی اینورتر چهارساق به موج سینوسی، مناسب تغذیه بارهای تک‌فاز یا سه‌فاز، از فیلتر LC پایین‌گذر استفاده می‌شود. با توجه به طیف فرکانسی خروجی اینورتر چهارساق، کوچک‌ترین مؤلفه، مؤلفه اصلی یا 50Hz است. مؤلفه بعدی در فرکانس سوئیچینگ اینورتر و برابر 10kHz است. دیگر مؤلفه‌ها عمدتاً هارمونیک‌های فرکانس سوئیچینگ هستند؛ بنابراین فرکانس قطع فیلتر پایین‌گذر باید جایی بین فرکانس 50Hz و فرکانس سوئیچینگ باشد. این بازهٔ وسیعی است که در آن هرچه فرکانس قطع کوچک‌تر باشد، میزان تضعیف هارمونیک‌ها بیشتر و شکل موج ولتاژ دو سر بار سینوسی‌تر خواهد بود؛ ولی ابعاد سلف و خازن فیلتر افزایش خواهد یافت. از طرفی هرچه فرکانس قطع در این بازه بزرگ‌تر شود، ابعاد سلف و خازن فیلتر کوچک‌تر خواهد شد؛ ولی میزان تضعیف مؤلفه سوئیچینگ و هارمونیک‌های آن در خروجی افزایش خواهد یافت. یکی از معیارهای طراحی فیلتر، اجتناب از بروز تشدید در فیلتر LC است. برای این کار مطابق مرجع شماره [2] فرکانس قطع باید کمتر از نصف فرکانس سوئیچینگ و بیش از ده برابر فرکانس مؤلفه اصلی باشد. به‌عبارتی:

$$10 \times f < f_c < \frac{1}{2} \times f_{sw}$$

که در آن f_c فرکانس قطع فیلتر، f فرکانس شبکه قدرت و برابر 50Hz و f_s فرکانس سوئیچینگ و برابر 10kHz است. طبق این معیار نیز f_c بازه وسیعی را شامل می‌گردد:

$$0.5kHz < f_c < 5kHz$$

با درنظرگرفتن حداکثر 3% افت ولتاژ مجاز روی سلف فیلتر در بار نامی و احتساب 5% تلرانس ساخت سلف، حداکثر مقدار سلف فیلتر به دست می‌آید:

$$|X_L| = \frac{3\% \times V_{LL}}{I_L} = \frac{3\% \times 120}{24} = 0.15\Omega = 2\pi f L_F$$

$$L_F = \frac{0.15\Omega \times 0.95}{2\pi \times 50} = 450\mu H$$

$$\omega_C = \frac{1}{\sqrt{L_F \times C_F}}$$

با انتخاب خازن $C_F = 40\mu F/450V$ فرکانس قطع فیلتر برابر 1.8kHz و در بازه مجاز قرار دارد. با توجه به اینکه فیلتر از نوع درجه دو، و شیب تضعیف حدود $-40db/decade$ است، میزان تضعیف اولین مؤلفه هارمونیکی برابر $-37db$ یا 0.014 است.

از آنجا که فرکانس مؤلفه غالب جریان در این سلف، جریان بار با فرکانس 50Hz است، می‌توان از ورقه‌های آهن سیلیسیومی استفاده نمود. مزیت استفاده از هسته‌های آهن، بزرگ‌بودن حداکثر چگالی شار مغناطیسی نسبت به هسته‌های فریت است که باعث کاهش ابعاد و هزینه سلف می‌گردد. در این طرح از یک نمونه هسته آهن آماده با مشخصات زیر استفاده شده است:

- ورقه‌های آهن سیلیسیومی EI؛
- ضخامت ورقه‌های آهن سیلیسیومی 0.3mm؛
- سطح مقطع قرقره سیم‌پیچی: 20mm x 22mm؛
- حداکثر چگالی شار مغناطیسی ورقه‌های آهن 1.2T.

ابتدا با استفاده از دستگاه RLC متر مقدار اندوکتانس را به‌ازای تعداد دور مشخصی از یک سیم پیچیده‌شده به دور هسته، اندازه می‌گیریم؛ مثلاً به‌ازای N=10 Turn اندوکتانس برابر L=22.3µH اندازه‌گیری شد؛ بنابراین:

$$Re = \frac{N^2}{L} = \frac{10^2}{22.3\mu H} = 4.48\ \text{Turn}^2/\mu\text{H}$$

$$N = \sqrt{L \times Re} = \sqrt{450 \times 10^{-6} \times 4.48 \times 10^6} = 44.9\ Turn$$

$$N = 45\ Turn$$

$$I_L = \frac{S_O}{\sqrt{3}V_{LL}} = \frac{5kVA}{\sqrt{3} \times 120V} = 24Arms$$

$$J = 5\,{}^{A}/_{mm^2} \rightarrow A_{cu} = \frac{24}{5} = 4.8mm^2$$

DOI: 10.30503/nripress.2020.154

که در آن Re، S_O و A_{cu} به‌ترتیب عبارت‌اند از رلوکتانس مسیر مغناطیسی سلف، توان ظاهری خروجی و سطح مقطع هادی سلف. با درنظرگرفتن سه رشته موازی سیم لاکی هریک به‌قطر 1.5mm، سطح مقطع مدنظر حاصل می‌گردد. شکل (۸–۲۰) نماد و تصویر سلف و خازن‌های فیلتر خروجی را نشان می‌دهد.

برای اطمینان از اینکه سلف در حداکثر جریان اشباع نمی‌گردد حداکثر چگالی شار مغناطیسی را به‌شکل زیر محاسبه می‌کنیم:

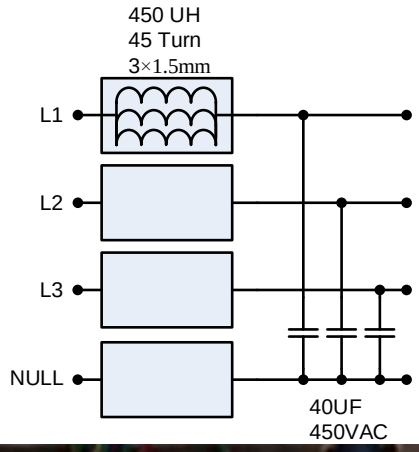
$$\lambda = LI$$

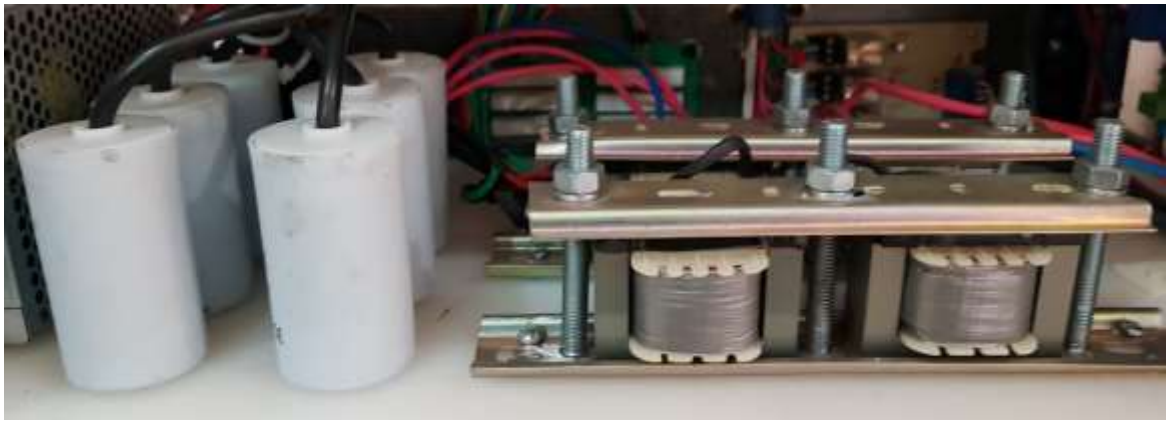
$$N\varphi = LI$$

$$NA\hat{B} = LI$$

$$\hat{B} = \frac{LI}{NA} = \frac{450 \times 10^{-6} \times 24\sqrt{2}}{45 \times 20 \times 22 \times 10^{-6}} = 0.77\,Tesla$$

از آنجا که این مقدار به‌اندازه کافی از حداکثر چگالی شار مغناطیسی ورقه‌های آهن 1.2 Tesla کوچک‌تر است سلف در حداکثر جریان بار اشباع نخواهد شد.





شکل (۸-۲۰): نماد و تصویر سلف و خازن‌های فیلتر خروجی

۸-۹ منابع تغذیه ایزوله درایورهای IGBT

برای تأمین تغذیه مورد نیاز درایور IGBT مربوط به اینورتر و مبدل‌های به‌کاررفته در SST از ساختار پوش‌پول، مطابق شکل (۸-۲۱) استفاده شده است که در آن ولتاژ ورودی ۲۴ ولت از یک منبع ولتاژ رگوله‌شده تأمین می‌گردد. از آنجا که فرکانس سوئیچینگ تقریباً ثابت است، تغییرات بار مربوط به هریک از خروجی‌های منبع مدنظر اندک خواهد بود؛ بنابراین امکان استفاده از مبدل پوش‌پول به‌صورت حلقه باز از دقت و پایداری کافی جهت تأمین تغذیه مورد نیاز درایورهای IGBT فراهم می‌باشد.

برای تولید پالس‌های مبدل پوش‌پول از آی‌سی شماره SG3526 استفاده شده است. با توجه به زمین‌شدن پین شماره ۱۱، dead time حدود 1µSec است. فرکانس سوئیچینگ با توجه به مقادیر مقاومت و خازن R4=3.3kΩ و C28=1Nf ، برابر 330kHz است. با توجه به C30=10µF راه‌اندازی به‌صورت نرم و در مدت 100µSec انجام می‌شود. ماسفت‌های Q1 و Q2 سوئیچ‌های اصلی مبدل پوش‌پول هستند. D9، D10، R1، R5 و C31 اسنابر سوئیچ‌های Q1 و Q2 هستند. این مبدل، اولیه چهار ترانسفورماتور T1 تا T4 را تغذیه می‌نماید. خروجی هریک از این ترانسفورماتورها به‌صورت یک‌سوساز دوبل دو سطح ولتاژ ±15V را برای درایو سوئیچ‌های قدرت تأمین می‌نماید. استفاده از تغذیه منفی برای خاموش‌کردن سوئیچ‌های قدرت حاشیه نویز را برای عملکرد مناسب سوئیچ افزایش می‌دهد.

۸-۹-۱ طراحی ترانسفورماتور

هسته ترانسفورماتور به‌کاررفته از نوع فریت EE ، SMD ، ۸ پین، با سطح مقطع A است:

$$A = 6\ mm \times 1.5\ mm = 9\ mm^2$$

$$v = \frac{d\lambda}{dt} = NA\frac{dB}{dt}$$

$$v_p = N_p A \frac{2\hat{B}}{\Delta t}$$

که در آن v_p ماکزیمم ولتاژ ورودی برحسب ولت، N_p تعداد دور سیم‌پیچ اولیه، A سطح مقطع هسته فریت برحسب مترمربع، $\hat{B}$ حداکثر چگالی شار مغناطیسی برحسب تسلا و Δt حداکثر زمان مربوط به پالس مثبت یا منفی روی سیم‌پیچ اولیه است.

$$f_{osc} = 330kHz\ , \Delta t = 3\mu sec.$$

$$N_p = \frac{24V \times 3\mu sec}{2 \times 9mm^2 \times 0.15T} = 27\ turn$$

DOI: 10.30503/nripress.2020.154

$$\frac{v_s}{v_p} = \frac{N_s}{N_p} \ , \ \frac{15V}{24V} = \frac{N_s}{27turn} \ , N_s = 17\ turn$$

$$P_o = 1\ W\ for\ each\ output, \qquad I_o \cong \frac{1W}{2 \times 15V} = 33mA$$

$$d_{cu(secondry)} = \sqrt{\frac{4I}{\pi J}} \ , J = 7\ {}^{A}/_{mm^2} \ , d_{cu(secondry)} = \sqrt{\frac{4 \times 0.033}{\pi \times 7}}$$
$$= 0.08mm$$

$$d_{cu(secondry)} = 0.15mm$$

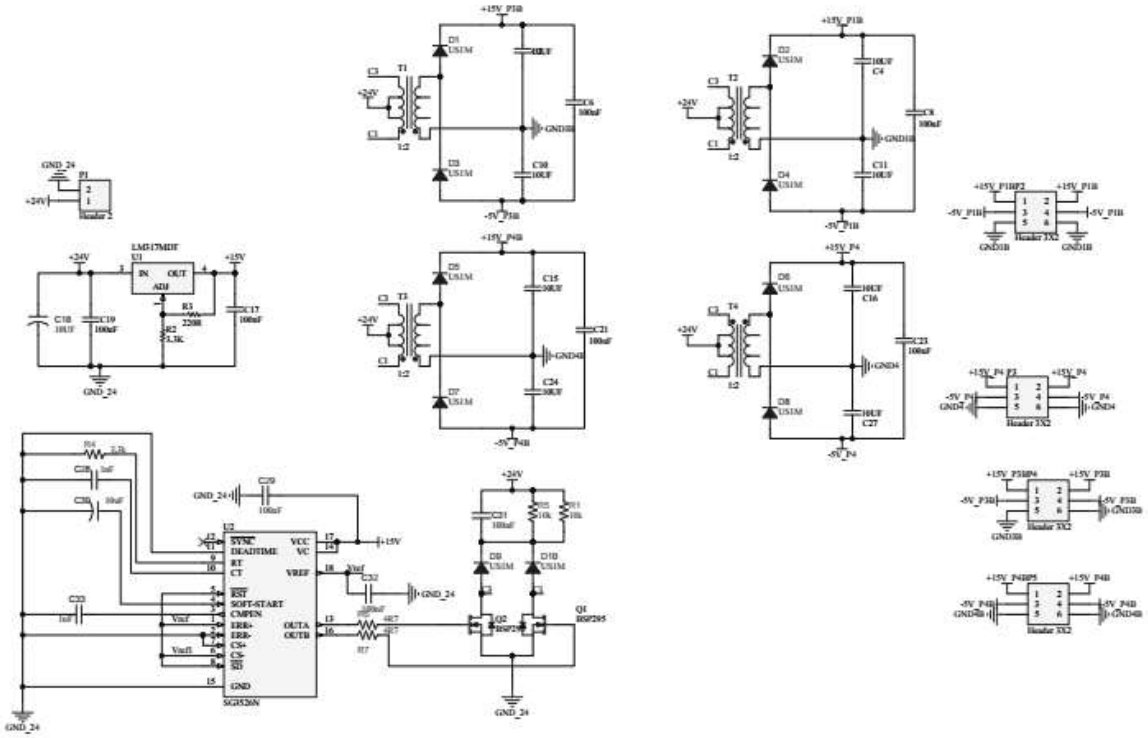
$$P_{in} = 4\ W/0.9 = \ 4.44W \ , \qquad I_{in} \cong \frac{4.44W}{24V} = 0.185A$$

$$d_{cu(primary)} = \sqrt{\frac{4I}{\pi J}} \ , J = 7\ {}^{A}/_{mm^2} \ , d_{cu(primary)} = \sqrt{\frac{4 \times 0.185}{\pi \times 7}}$$
$$= 0.18mm$$

$$d_{cu(primary)} = 0.25mm$$

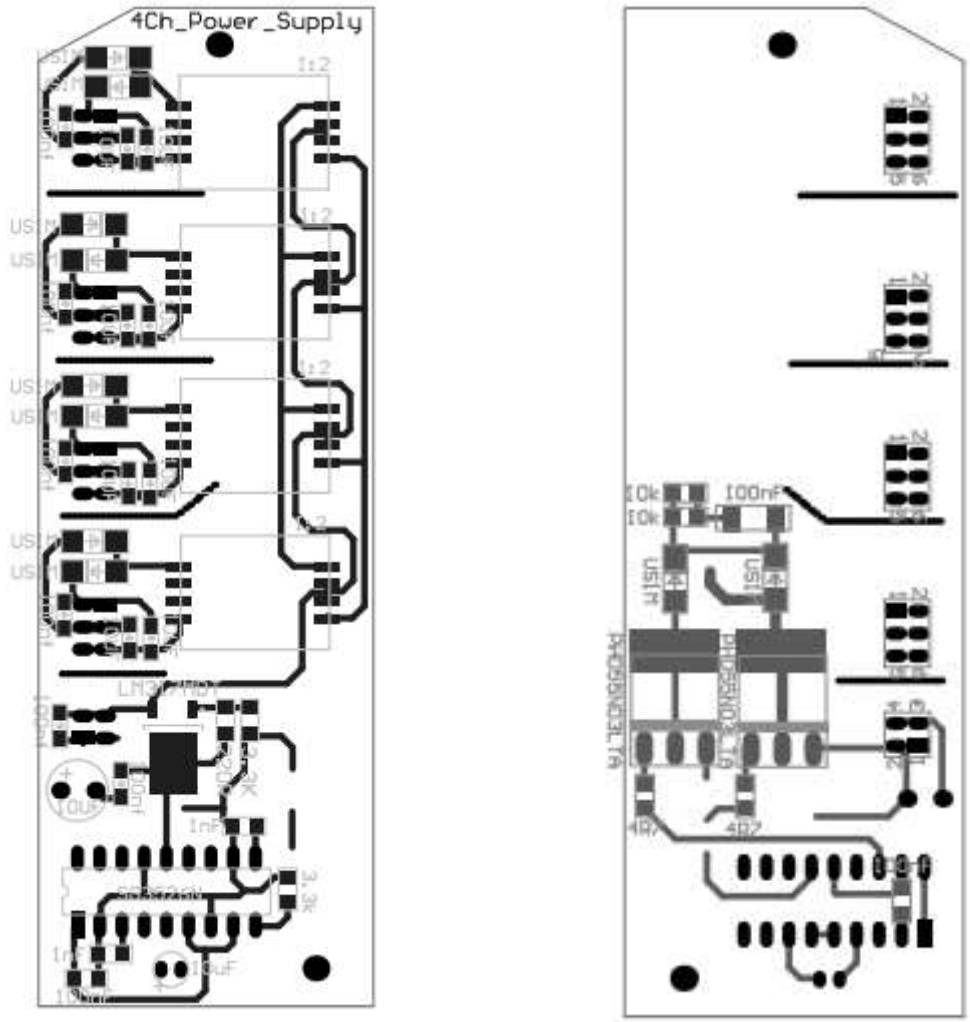
که در آن f_{osc} فرکانس اسیلاتور داخلی آی‌سی PWM CONTROL به شماره SG3526 است. J چگالی جریان برحسب آمپر بر سانتی‌متر مربع، $d_{cu(primary)}$ قطر سیم اولیه و $d_{cu(secondry)}$ قطر سیم ثانویه است.

DOI: 10.30503/nripress.2020.154



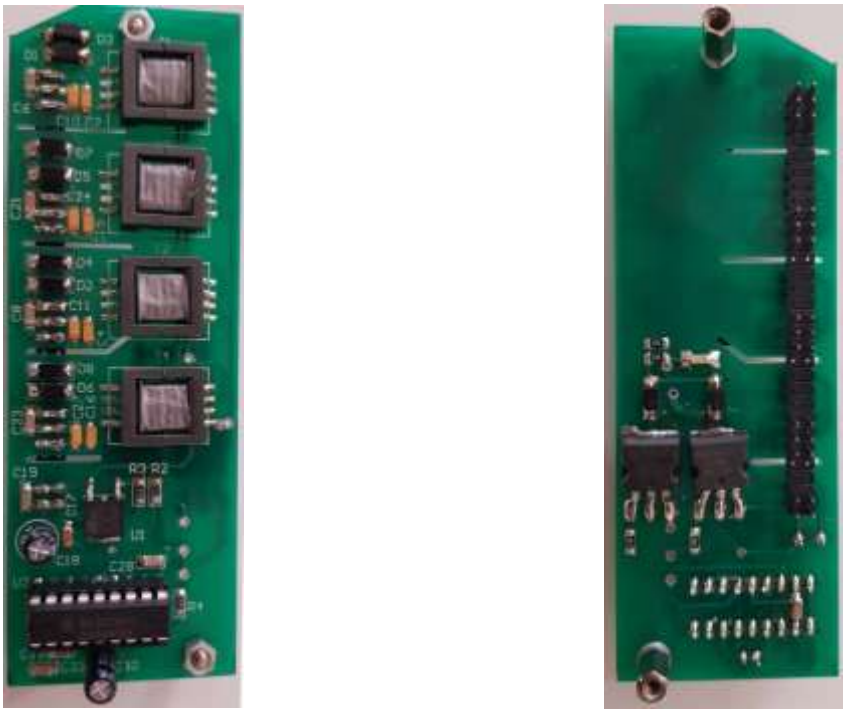
شکل (۸-۲۱): شماتیک منبع تغذیه ایزوله درایورهای IGBT

DOI: 10.30503/nripress.2020.154



شکل (۸-۲۲): طرح Bottom و Top مربوط به برد تغذیه چهارکاناله شکل (۱-۲۱)

DOI: 10.30503/nripress.2020.154



TOP BOTTOM

شکل (۸-۲۳): برد تغذیه چهارکاناله مربوط به شکل (۱-۲۱)

۸-۱۰ منابع تغذیه ایزوله در اولیه سیستم اندازه‌گیری ولتاژ

اندازه‌گیری ولتاژهای لینک dc از طریق آی‌سی تقویت‌کننده و ایزوله نوری HCPL7840 صورت می‌گیرد. با توجه به شکل (۸-۲) از آنجا که در طرح SST یک لینک DC در خروجی و ۹ عدد لینک DC در ورودی وجود دارد. تعداد ۱۰ عدد از این آی‌سی برای اندازه‌گیری ولتاژ لینک DC جهت کنترل و حفاظت استفاده شده است. ولتاژ تغذیه ایزوله در سمت اولیه این آی‌سی از طریق کارت‌های تغذیه ایزوله چهارکاناله مدار شکل (۸-۲۴) صورت گرفته است. این مدار مشابه شکل (۸-۲۱) است با این تفاوت که خروجی هر کانال برابر +8V است؛ بنابراین به تعداد سه عدد از این نوع کارت جهت تأمین تغذیه ایزوله مورد نیاز در اولیه سیستم اندازه‌گیری ولتاژ لینک DC مورد نیاز می‌باشد.

در اینجا نیز ولتاژ ورودی ۲۴ ولت از منبع ولتاژ رگوله‌شده تأمین می‌گردد. از آنجا که فرکانس سوئیچینگ تقریباً ثابت است تغییرات بار مربوط به هریک از خروجی‌های منبع مدنظر اندک خواهد بود؛ بنابراین استفاده از مبدل پوش‌پول به‌صورت حلقه باز از دقت و پایداری کافی مورد نیاز برخوردار می‌باشد.

برای تولید پالس‌های مبدل پوش‌پول از آی‌سی شماره SG3526 استفاده شده است. با توجه به زمین‌شدن پین شماره ۱۱، dead time حدود 1µSec است. فرکانس سوئیچینگ با توجه به مقادیر مقاومت و خازن R4=3.3kΩ و C28=1nF ، برابر 330kHz است. با توجه به C30=10µF راه‌اندازی به‌صورت نرم و در مدت 100µSec انجام می‌شود. ماسفت‌های Q1 و Q2 سوئیچ‌های اصلی مبدل پوش‌پول هستند. D9، D10، R1، R5 و C31 اسنابر سوئیچ‌های Q1 و Q2 هستند. این

مبدل، اولیه چهار ترانسفورماتور T1 تا T4 را تغذیه می‌نماید. خروجی هریک از این ترانسفورماتورها از طریق یک‌سوساز تمام‌پل سطح ولتاژ 8V+ را تأمین می‌نماید.

۸-۱۰-۱ طراحی ترانسفورماتور

هسته ترانسفورماتور به‌کاررفته از نوع فریت EE ، SMD ، ۸ پین، با سطح مقطع A است:

$$A = 6\ mm \times 1.5\ mm = 9\ mm^2$$

$$v = \frac{d\gamma}{dt} = NA\frac{dB}{dt}$$

$$v_p = N_p A\frac{2\hat{B}}{\Delta t}$$

که در آن v_p ماکزیمم ولتاژ ورودی برحسب ولت، N_p تعداد دور سیم‌پیچ اولیه، A سطح مقطع هسته فریت برحسب مترمربع، $\hat{B}$ حداکثر چگالی شار مغناطیسی برحسب تسلا و Δt حداکثر زمان مربوط به پالس مثبت یا منفی روی سیم‌پیچ اولیه است.

$$f_{osc} = 330kHz, \Delta t = 3\mu sec.$$

$$N_p = \frac{24V \times 3\mu sec}{2 \times 9mm^2 \times 0.15T} = 27\ turn$$

$$\frac{v_s}{v_p} = \frac{N_s}{N_p}\ ,\ \frac{8V}{24V} = \frac{N_s}{27turn}\ , N_s = 9\ turn$$

$$P_O = 0.5\ W\ for\ each\ output, \qquad I_O \cong \frac{0.5W}{8V} = 62mA$$

$$d_{cu(secondry)} = \sqrt{\frac{4I}{\pi J}}, J = 7\ {}^{A}/_{mm^2}\ , d_{cu(secondry)} = \sqrt{\frac{4 \times 0.062}{\pi \times 7}}$$

$$= 0.106mm$$

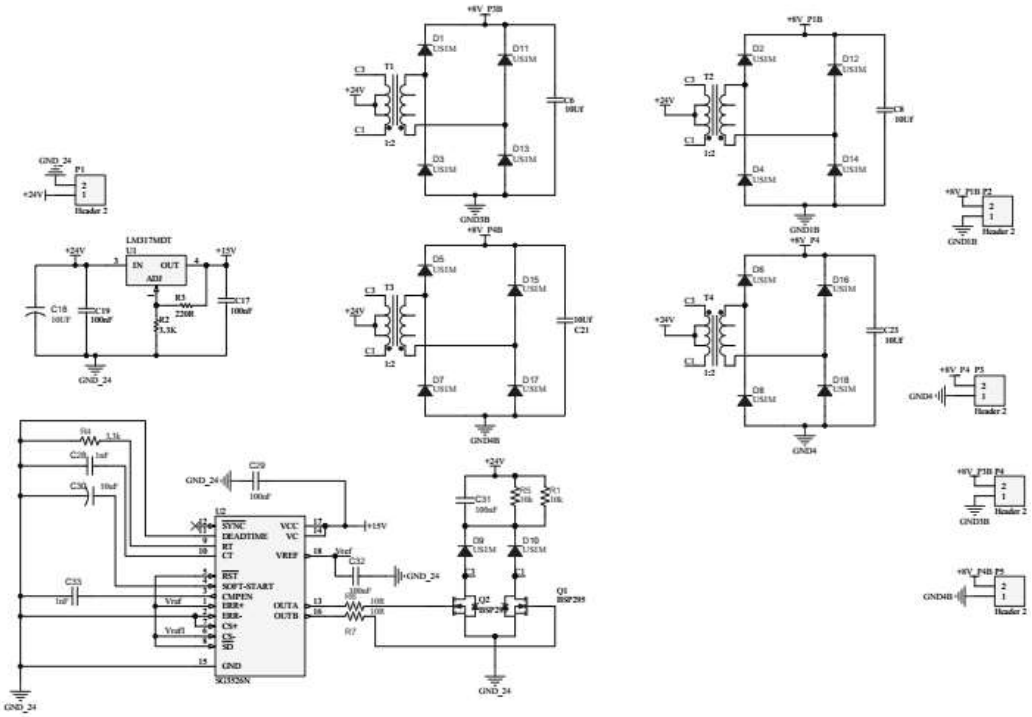
$$d_{cu(secondry)} = 0.15mm$$

$$P_{in} = 4 \times 0.5\ W/0.9 = 2.22W, \qquad I_{in} \cong \frac{2.22W}{24V} = 0.092A$$

$$d_{cu(primary)} = \sqrt{\frac{4I}{\pi J}}, J = 7\ {}^{A}/_{mm^2},\ d_{cu(primary)} = \sqrt{\frac{4\times0.092}{\pi\times7}} = 0.13mm$$

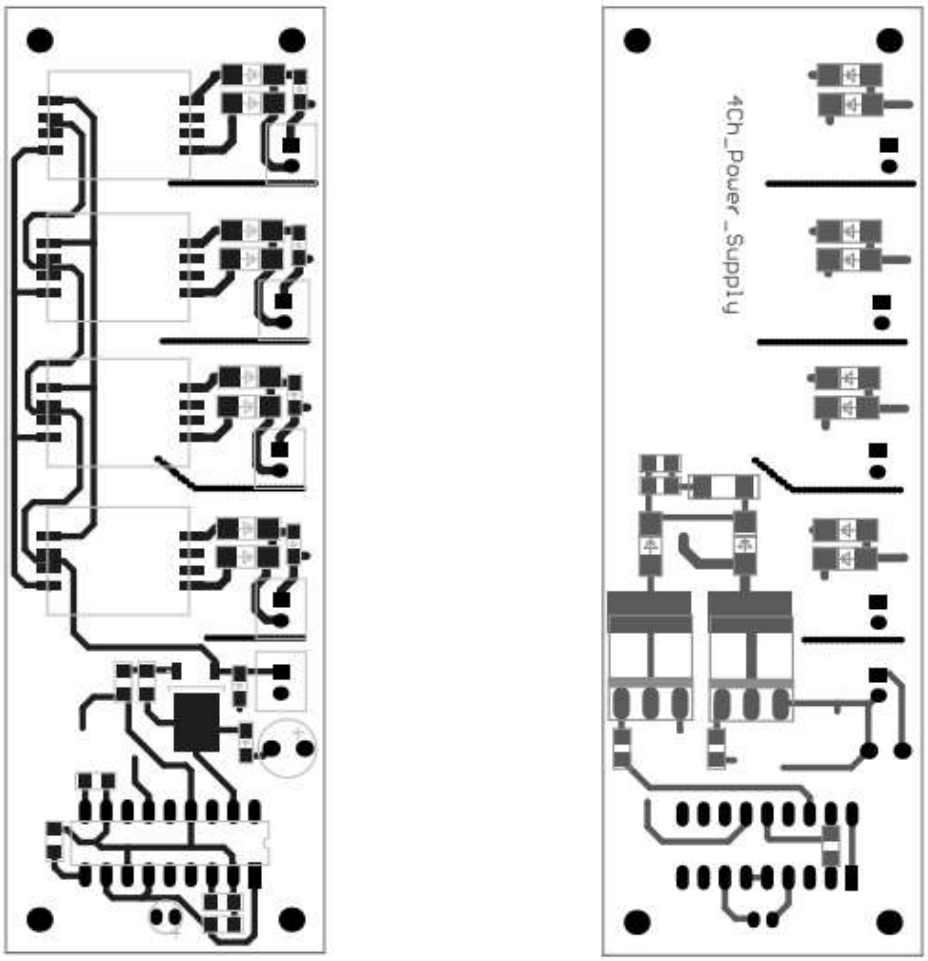
$$d_{cu(primary)} = 0.25mm$$

که در آن f_{osc} فرکانس اسیلاتور داخلی آی‌سی PWM CONTROL به شماره SG3526 است. J چگالی جریان برحسب آمپر بر سانتی‌متر مربع، $d_{cu(primary)}$ قطر سیم اولیه و $d_{cu(secondry)}$ قطر سیم ثانویه است.

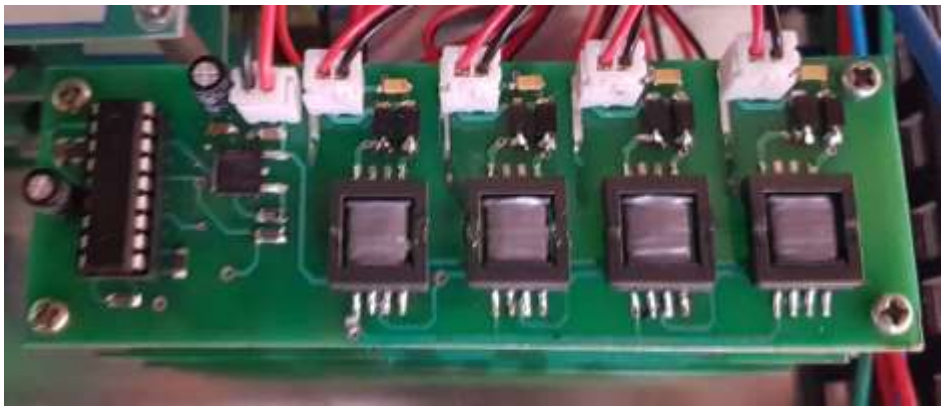


شکل (۸-۲۴): شماتیک منبع تغذیه ایزوله چهارکاناله جهت سیستم اندازه‌گیری ولتاژ لینک DC

DOI: 10.30503/nripress.2020.154



شکل (۸-۲۵): طرح Bottom و Top مربوط به برد تغذیه چهارکاناله شکل (۱-۲۴)



شکل (۸-۲۶): برد تغذیه چهارکاناله شکل (۱-۲۴)

۸-۱۱ منابع تغذیه ایزوله مربوط به ثانویه سیستم اندازه‌گیری ولتاژ و جریان

اندازه‌گیری ولتاژهای لینک dc از طریق آی‌سی تقویت‌کننده و ایزوله نوری HCPL7840 صورت می‌گیرد، مقدار اندازه‌گیری‌شده جهت ارسال به واحد کنترل به سیگنال جریان تبدیل می‌گردد. علت این امر افزایش حاشیه نویز و کاهش حساسیت به میدان‌های مغناطیسی موجود در محیط SST است. اندازه‌گیری جریان نیز از طریق ماجول‌های LTS25 صورت می‌گیرد. در اینجا نیز مقدار اندازه‌گیری‌شده جهت ارسال به واحد کنترل به سیگنال جریان تبدیل می‌گردد. در این طرح، سه عدد کارت اندازه‌گیری ولتاژ و سه عدد کارت اندازه‌گیری جریان وجود دارد. هر کارت در خروجی به یک منبع تغذیه دوبل ±12V نیاز دارد. به این ترتیب به تعداد چهار عدد از این نوع کارت تغذیه احتیاج می‌باشد. در اینجا نیز ولتاژ ورودی ۲۴ ولت از منبع ولتاژ رگوله‌شده تأمین می‌گردد. از آنجا که فرکانس سوئیچینگ تقریباً ثابت است، تغییرات بار مربوط به هریک از خروجی‌های منبع مدنظر اندک خواهد بود؛ بنابراین استفاده از مبدل پوش‌پول به‌صورت حلقه باز، از دقت و پایداری کافی مورد نیاز برخوردار می‌باشد.

برای تولید پالس‌های مبدل پوش‌پول از آی‌سی شماره SG3526 استفاده شده است. با توجه به زمین‌شدن پین شماره ۱۱، dead time حدود 1µSec است. فرکانس سوئیچینگ با توجه به مقادیر مقاومت و خازن R4=3.3kΩ و C28=1nF ، برابر 330kHz است. با توجه به C30=10µF راه‌اندازی به‌صورت نرم و در مدت 100µSec انجام می‌شود. ماسفت‌های Q1 و Q2 سوئیچ‌های اصلی مبدل پوش‌پول هستند. D9، D10، R1، R5 و C31 اسنابر سوئیچ‌های Q1 و Q2 هستند. ترانسفورماتور T1 دارای سه خروجی ایزوله است و هریک، از طریق پل یک‌سوساز دوبل، ولتاژ ±12V را تأمین می‌نماید.

۸-۱۱-۱ طراحی ترانسفورماتور

هسته ترانسفورماتور به‌کاررفته از نوع فریت EE ، SMD ، ۸ پین، با سطح مقطع A است:

$$A = 6\ mm \times 1.5\ mm = 9\ mm^2$$

$$v = \frac{d\gamma}{dt} = NA\frac{dB}{dt}$$

$$v_p = N_p A \frac{2\hat{B}}{\Delta t}$$

که در آن v_p ماکزیمم ولتاژ ورودی برحسب ولت، N_p تعداد دور سیم‌پیچ اولیه، A سطح مقطع هسته فریت برحسب مترمربع، $\hat{B}$ حداکثر چگالی شار مغناطیسی برحسب تسلا و Δt حداکثر زمان مربوط به پالس مثبت یا منفی روی سیم‌پیچ اولیه است.

$$f_{osc} = 330kHz\ , \Delta t = 3\mu sec.$$

$$N_p = \frac{24V \times 3\mu sec}{2 \times 9mm^2 \times 0.15T} = 27\ turn$$

$$\frac{v_s}{v_p} = \frac{N_s}{N_p}\ ,\ \frac{12V}{24V} = \frac{N_s}{27turn}\ , N_s = 13\ turn$$

$$P_o = 1\,W\ for\ each\ output, \qquad I_o \cong \frac{1W}{24V} = 42mA$$

$$d_{cu(secondry)} = \sqrt{\frac{4I}{\pi J}}, J = 7\ {}^{A}/_{mm^2}, d_{cu(secondry)} = \sqrt{\frac{4\times 0.042}{\pi \times 7}}$$

$$= 0.087mm$$

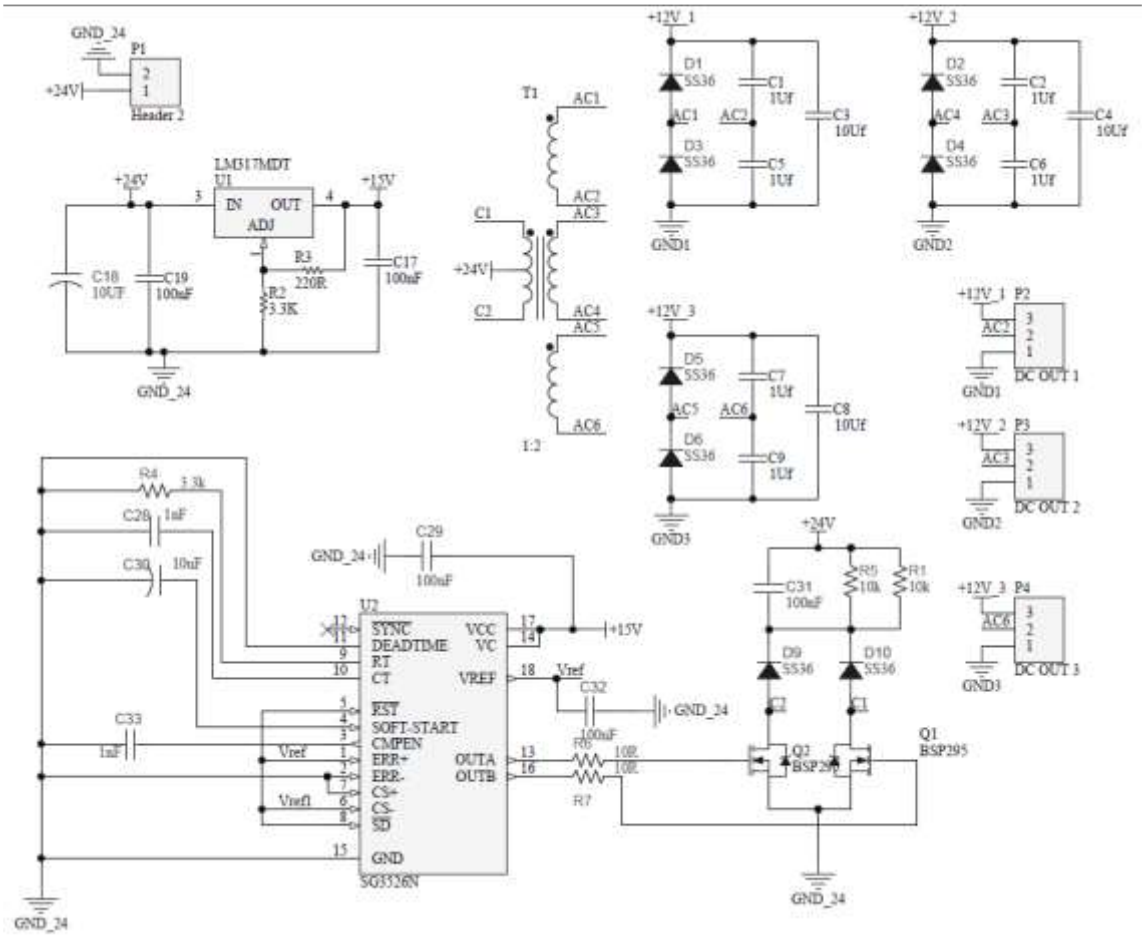
$$d_{cu(secondry)} = 0.15mm$$

$$P_{in} = 4 \times 1\,W/0.9 = 4.44W, \qquad I_{in} \cong \frac{4.44W}{24V} = 0.185A$$

$$d_{cu(primary)} = \sqrt{\frac{4I}{\pi J}}, J = 7\ {}^{A}/_{mm^2}, \ d_{cu(primary)} = \sqrt{\frac{4\times 0.185}{\pi \times 7}} = 0.18mm$$

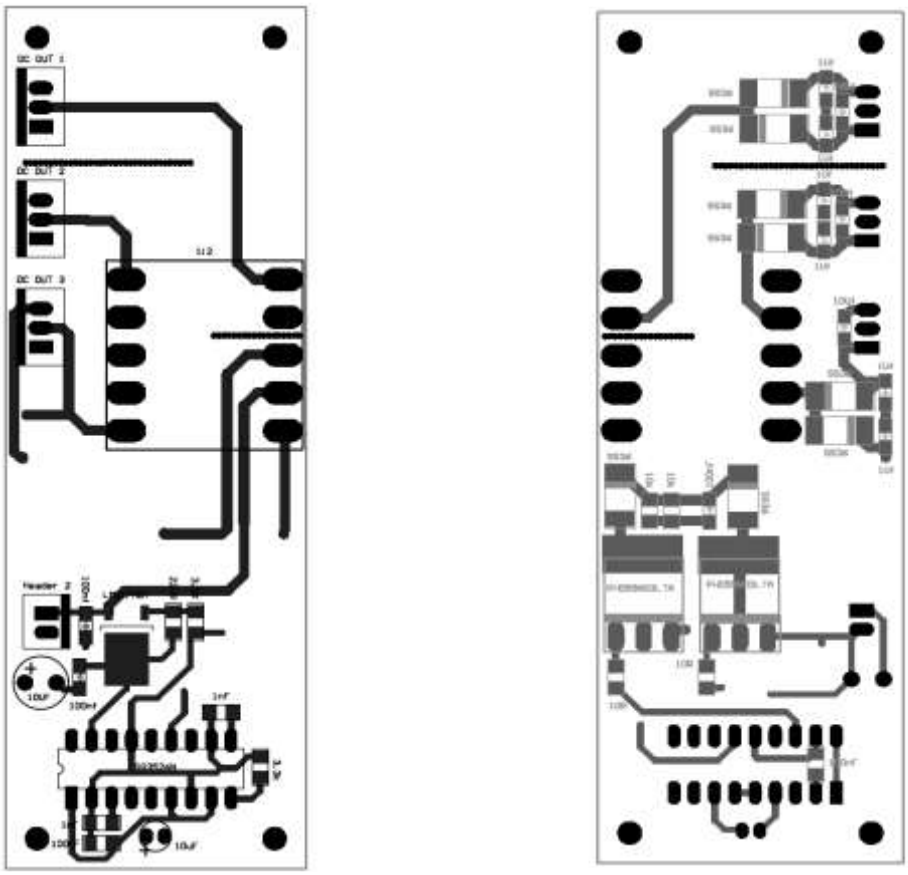
$$d_{cu(primary)} = 0.25mm$$

که در آن f_{osc} فرکانس اسیلاتور داخلی آی‌سی PWM CONTROL به شماره SG3526 است. J چگالی جریان برحسب آمپر بر سانتی‌متر مربع، $d_{cu(primary)}$ قطر سیم اولیه و $d_{cu(secondry)}$ قطر سیم ثانویه است.



شکل (۸-۲۷): شماتیک منبع تغذیه ایزوله چهارکاناله جهت سیستم اندازه‌گیری ولتاژ لینک DC

DOI: 10.30503/nripress.2020.154



شکل (۸-۲۸): طرح Bottom و Top مربوط به برد تغذیه چهارکاناله شکل (۱-۲۷)

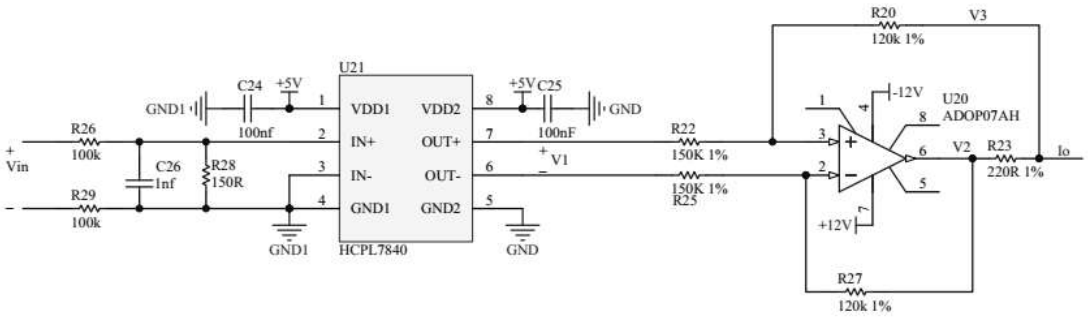


شکل (۸-۲۹):PCB مربوط به برد تغذیه چهارکاناله شکل (۱-۲۷)

۸-۱۲ کارت اندازه‌گیری ولتاژ

مقدار لحظه‌ای ولتاژ برای استفاده در سیستم کنترل و حفاظت، اندازه‌گیری می‌شود. این اندازه‌گیری بر مبنای تقویت‌کننده ایزوله HCPL7840 است. مطابق شکل (۸-۳۰) در طبقه بعد، تقویت‌کننده مبتنی بر OPAMP شماره OP07، یک مبدل

ولتاژ به جریان است. انتقال مقادیر اندازه‌گیری‌شده به‌وسیلهٔ جریان میزان حساسیت به نویز را کاهش می‌دهد، این جریان در واحد کنترل به ولتاژ تبدیل و به‌وسیلهٔ مبدل‌های دیجیتال به آنالوگ وارد پردازنده می‌گردد.



شکل (۸-۳۰): مدار اندازه‌گیری ولتاژ بر مبنای تقویت‌کننده ایزوله HCPL7840

$$I_0 = \frac{V_2 - V_3}{R_{23}}$$

$$V_3 = -\frac{V_1}{R_{22}+R_{25}} * R_{20} + V_{pin3}$$

$$V_2 = \frac{V_1}{R_{22}+R_{25}} * R_{27} + V_{pin2}$$

$$V_{pin3} = V_{pin2}$$

$$I_0 = \frac{1}{R_{23}}\left(\frac{V_1}{R_{22}+R_{25}}\right)(R_{27}+R_{20})$$

$$R_{27} = R_{20} = 120K\Omega$$

$$R_{22} = R_{25} = 150K\Omega$$

$$R_{23} = 0.22K\Omega$$

$$I_0 = -\frac{120}{0.22*150} * V_1 = 3.64V_1$$

$$V_1 = 8 * \frac{R_{28}}{R_{26}+R_{28}+R_{29}} * V_{in}$$

$$I_0 = 3.64 * 8 * \frac{0.15}{100+0.15+100} * V_{IN} = 21.8 * 10^{-3} * V_{in}\ \ mA$$

$$I_0 = 21.8\, V_{IN}\ \ \mu A$$

در شکل (۸-۳۳) شماتیک برد اندازه‌گیری ولتاژ که دارای چهار کانال مستقل و ایزوله می‌باشد نشان داده شده است. در این شکل مقاومت‌های R24، R34، R44 و R54 مونتاژ نمی‌شوند (این مقادیر جهت تست واحد اندازه‌گیری در هنگام ساخت به کار برده می‌شوند).

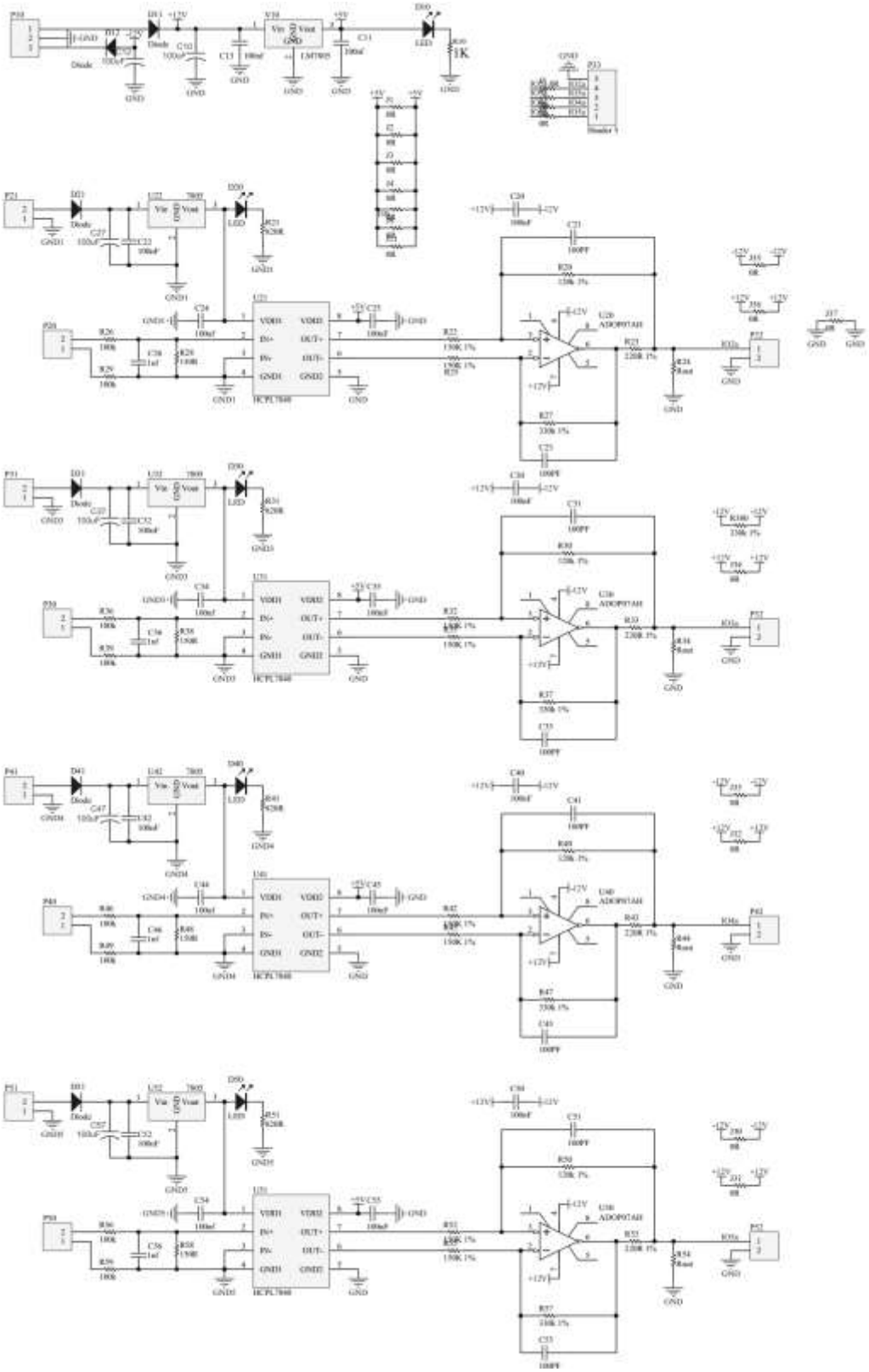
DOI: 10.30503/nripress.2020.154

۸-۱۳ نتیجه‌گیری

در گزارش مربوط به بخش طراحی مفهومی، انواع مختلف PET[۱] و ساختارهای بخش قدرت معرفی و مزایا و معایب هریک تشریح شد. از میان ساختارهای معرفی‌شده ساختارهای سه‌طبقه مدولار گزینه مناسبی برای پیاده‌سازی ترانسفورماتورهای الکترونیک‌قدرت شناخته شد. در این گزارش کلیه اجزای تشکیل‌دهنده این مبدل به‌تفصیل طراحی شد که شامل: ترانسفورماتورهای ولتاژ و جریان، مدار اندازه‌گیری ایزوله ولتاژ لینک DC و مبدل‌های ولتاژ به جریان مربوطه، مدار پیش‌شارژ، سلف اتصال به شبکه، ترانسفورماتورهای قدرت مربوط به واحد DC-DC، مبدل تمام‌پل، فیلتر خروجی و کلیه تغذیه‌های کمکی می‌باشد.

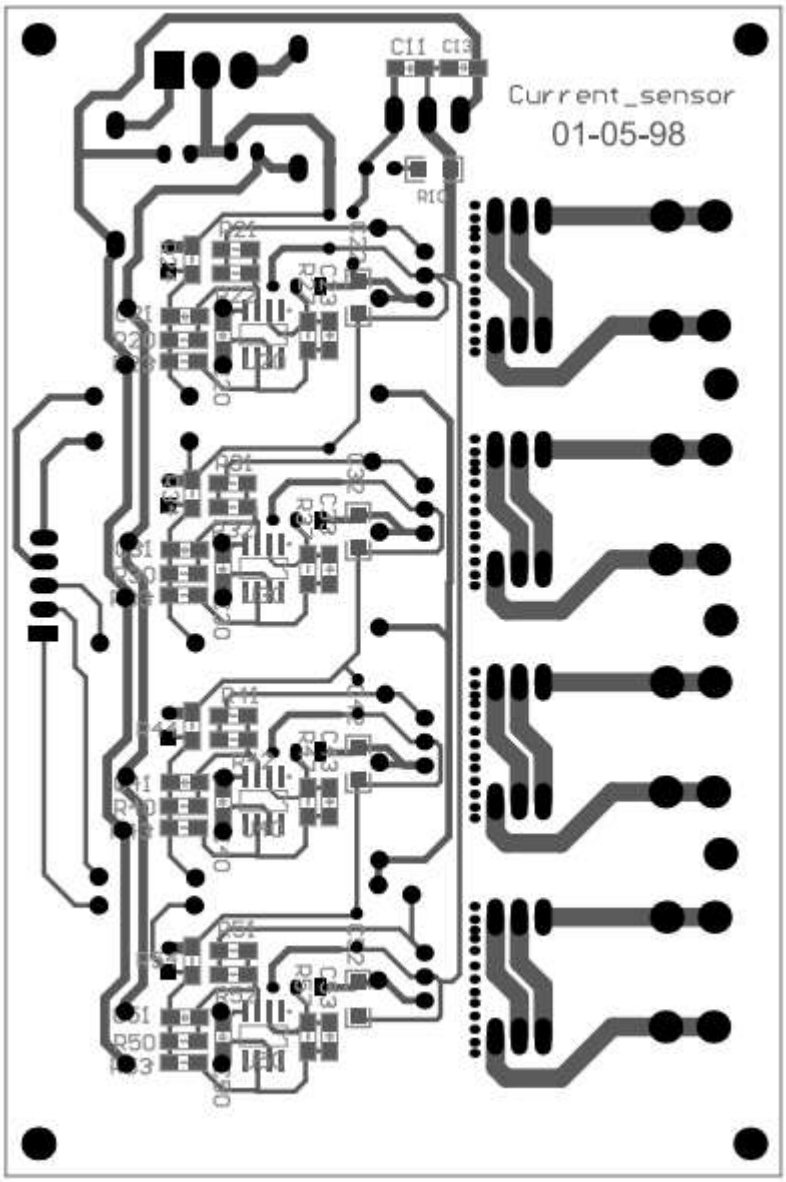
[۱] Power Electronic Transformer

DOI: 10.30503/nripress.2020.154



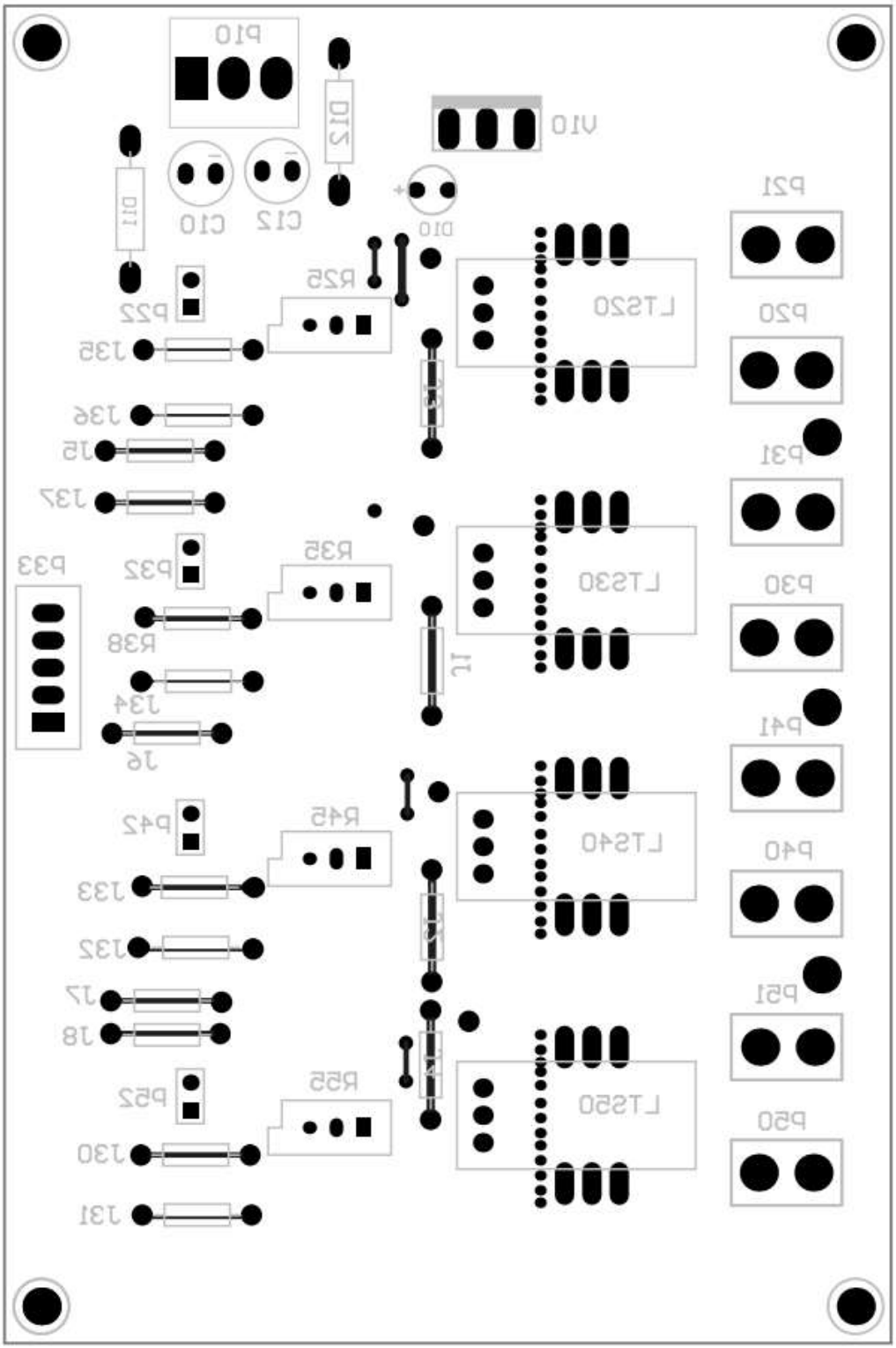
شکل (۸-۳۱): شماتیک برد اندازه‌گیری ولتاژ چهارکاناله

DOI: 10.30503/nripress.2020.154



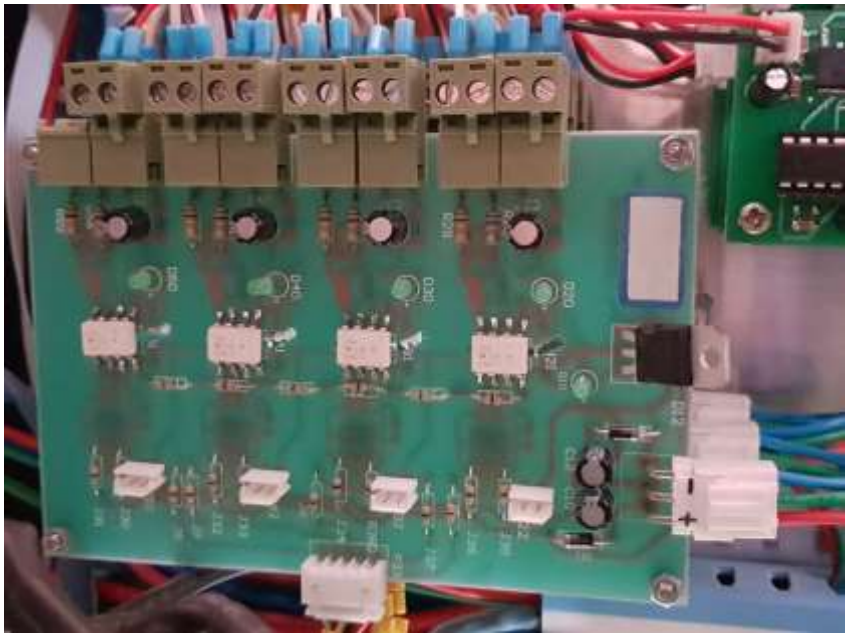
شکل (۸-۳۲): طرح Bottom مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۳۱)

DOI: 10.30503/nripress.2020.154



شکل (۸-۳۳): طرح Top مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۳۱)

DOI: 10.30503/nripress.2020.154



شکل (۸-۳۴): PCB مربوط به کارت اندازه‌گیری جریان چهارکاناله شکل (۱-۳۱)

DOI: 10.30503/nripress.2020.154

فصل نهم: تست عملکردی سخت‌افزار ترانسفورماتور الکترونیک قدرت

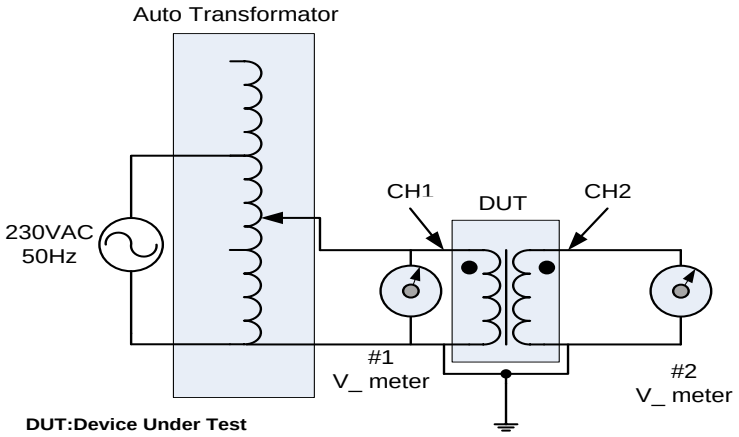
DOI: 10.30503/nripress.2020.154

مقدمه

در فصل اول این گزارش طراحی تفصیلی سخت‌افزار ترانسفورماتور الکترونیک‌قدرت آمده است. پس از ساخت اجزا و مونتاژ کارت‌های الکترونیکی و برای اطمینان از صحت و درستی مراحل طراحی و ساخت لازم است اجزا طبق روش مشخصی که بر مبنای مقادیر طراحی تدوین می‌گردد، تست شوند. این فصل به تدوین روش آزمون اجزا با توجه به مقادیر طراحی و عملکرد موردانتظار می‌پردازد. برخی مقادیر حاصل از اندازه‌گیری، مانند نسبت واقعی ترانسفورماتورهای ولتاژ و جریان و متوسط خطای فاز آن‌ها، مقدار واقعی سلف اتصال به شبکه و... ثابت‌هایی هستند که به اصلاح مدل به‌کاررفته در محیط شبیه‌سازی کمک می‌نماید. همچنین این مقادیر در افزایش دقت اندازه‌گیری ولتاژ و جریان جهت نمایش یا استفاده در محاسبات حلقه کنترل در پردازنده، سودمند است.

۹-۱ آزمون ترانسفورماتورهای ولتاژ

در اینجا روش تست ترانسفورماتورهای VT1، VT2 و VT3 (شکل (۹-۱)) آورده شده است. با استفاده از ولت‌مترهای True rms بهره ولتاژ و با استفاده از یک اسیلوسکوپ دیجیتال، اختلاف‌فاز بین ورودی و خروجی در محدوده مناسبی از نقطه کار ولتاژ شبکه، اندازه‌گیری می‌گردد. برای تولید ولتاژ در مقادیر دل‌خواه از یک اتوترانسفورماتور مطابق مدار آزمون شکل (۹-۲) استفاده می‌شود.



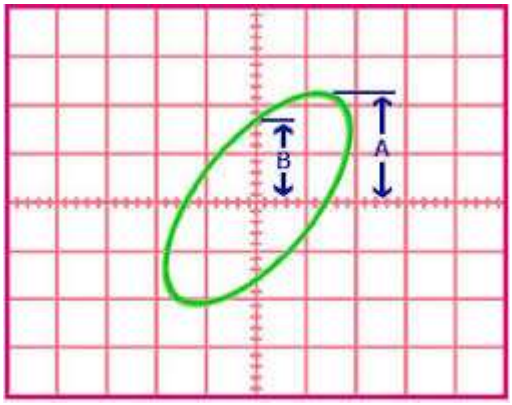
شکل (۹-۱): مدار آزمون ترانسفورماتورهای VT1، VT2 و VT3

نکته۱: از آنجا که لازم است برای ایجاد نقطه مرجع اندازه‌گیری، یکی از ترمینال‌های اولیه و ثانویه ترانسفورماتور به هم وصل شوند، ایزولاسیون از بین می‌رود و اندازه‌گیری باید با احتیاط صورت گیرد.

DOI: 10.30503/nripress.2020.154

نکته۲: برای جلوگیری از آسیب ناشی از اعمال ولتاژ بیش از حد مجاز به ورودی اسلوسکوپ، لازم است پروب کانال‌های اسیلوسکوپ در حالت 10× باشند.

برای اندازه‌گیری خطای فاز ترانسفورماتور، اسیلوسکوپ را در حالت نمایش XY قرار می‌دهیم. در این حالت در صفحه نمایش محور عمودی CH2 و محور افقی CH1 است. در صورتی که اختلاف‌فاز بین ورودی و خروجی صفر باشد، نمایشگر یک نیم‌خط نیمساز ناحیه اول و سوم خواهد بود. در صورت وجود خطای فاز منحنی نمایش‌داده‌شده یک بیضی خواهد بود که می‌توان به‌شرح زیر مقدار خطای فاز را تخمین زد.



شکل (۹-۲): منحنی XY برای تخمین خطای فاز ترانسفورماتور

$$v_1(t) = v_{m1} \sin \omega t$$
$$v_2(t) = v_{m2} \sin(\omega t + \varphi)$$
$$v_1(t_0) = 0$$
$$v_2(t_0) = B = v_{m2} \sin \varphi$$
$$v_{2(max)} = A = v_{m2}$$
$$\varphi = sin^{-1}(\frac{B}{A})$$

بر مبنای این آزمون جدول (۹-۲) تکمیل می‌گردد.

جدول (۹-۱): اندازه‌گیری نسبت ترانسفورماتور و خطای فاز

V1(RMS)	V2(RMS)	G=V2/V1	A	B	$\varphi = sin^{-1}(\frac{B}{A})$
230×0.80					
230×0.85					
230×0.90					

230×0.95					
230×1.00					
230×1.05					
230×1.10					
230×1.10					
230×1.15					

با استفاده از جدول فوق می‌توان متوسط بهره ولتاژ ترانسفورماتور جهت استفاده در محاسبات و متوسط اختلاف‌فاز اولیه و ثانویه را جهت جبران خطای فاز در سیستم سنکرونایزر به کار برد.

با استفاده از همین روش و ثبت اطلاعات در جدول مشابه (۹-۱) می‌توان مشخصات ترانسفورماتورهای VT5، VT6 و VT7 را به دست آورد.

۹-۲ آزمون مدار پیش‌شارژ

پس از بسته‌شدن کلید قدرت SW1 در شکل (۹-۱) تغذیه مدار الکترونیک برقرار می‌گردد. کلید SW2 در حالت نرمال باز است و مطابق الگوریتم کنترل تا زمانی که ولتاژ لینک DC در ثانویه مبدل DC-DC به‌مقدار آستانه مشخصی ($0.8V_{dc2}$) نرسد این سوئیچ بسته نمی‌شود. لازم به ذکر است در شرایط اولیه سیستم کنترل، مبدل DC-DC فعال و اینورتر 4-Leg غیرفعال است. این آرایش باعث می‌شود خازن لینک DC در ثانویه مبدل DC-DC هم‌زمان با شارژ خازن لینک DC اولیه با ثابت زمانی حدود 0.6 sec (در بند ۹-۳) شارژ گردد. با توجه به اینکه ولتاژ نامی لینک DC در ثانویه V_{dc}=200V است مقدار این آستانه 160VDC است؛ بنابراین در تست مدار پیش‌شارژ، با اتصال کلید SW1 ولتاژ خازن لینک DC ثانویه Vdc2، باید به‌صورت نمایی و در مدت حدود 1.2Sec (2τ) به‌مقدار 160V افزایش یابد؛ سپس مقاومت‌های پیش‌شارژ از طریق بسته‌شدن کلید SW2 از مدار خارج می‌شوند.

۹-۲-۱ نحوه انجام آزمون

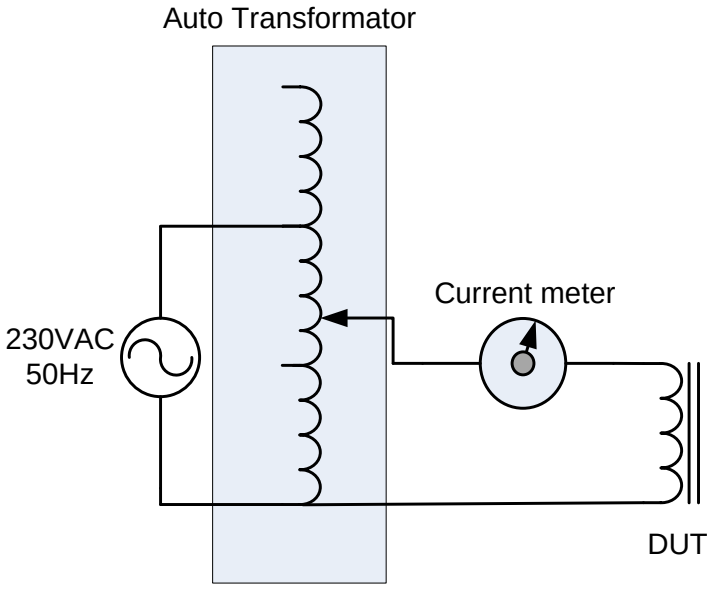
در این آزمون ولتاژ V_{dc2} و لحظه بسته‌شدن کلید SW2 به‌وسیلهٔ اسیلوسکوپ، از لحظه وصل کلید SW1 ثبت می‌گردد. بر مبنای این آزمایش مقادیر جدول (۹-۲) پر می‌شود.

جدول (۹-۲): آزمون مدار پیش‌شارژ

متغیر	معیار پذیرش
ثابت زمانی شارژ خازن لینک DC τ_{Charge}	τ_{Charge} > 0.6 Sec
زمان بسته‌شدن کلید SW2 از لحظه وصل کلید SW1، t_0	> 1.2 Sec

۹-۳ آزمون سلف اتصال به شبکه

مطابق مدار آزمون شکل (۹-۳) با استفاده از یک اتوترانسفورماتور و یک ولت‌متر در حالت جریان AC ، جریانی برابر مقدار نامی سلف اتصال به شبکه در آن جاری می‌کنیم. حداکثر دمای هسته و سیم‌پیچ با استفاده از یک ترمومتر حرارتی اندازه‌گیری و در جدول (۹-۳) ثبت می‌شود. زمان انجام آزمون باید حداقل پنج برابر ثابت زمانی حرارتی سلف باشد. معیار پذیرش آن است که دمای هسته و سیم‌پیچ کمتر از حداکثر مقدار مندرج در مشخصات نوع هسته به‌کاررفته Θ_m^{core} و عایقی سیم Θ_m^{wire} باشد. همچنین مقدار اندوکتانس سلف قبل و بلافاصله بعد از آزمون اندازه‌گیری می‌شود. معیار پذیرش آن است که تغییرات اندوکتانس کمتر از 5% مقدار اولیه آن باشد.



DUT:Device Under Test

شکل (۹-۳): مدار آزمون سلف اتصال به شبکه

جدول (۹-۳): آزمون اندوکتانس سلف اتصال به شبکه

اندوکتانس پیش از آزمون L1(mH)	اندوکتانس بلافاصله پس از آزمون L2(mH)	درصد تغییرات اندوکتانس Δ= (L2-L1)*100/L1	معیار پذیرش	قبولی آزمون
			Δ<5%	☐

جدول (۹-۴): آزمون حرارتی سلف اتصال به شبکه

دمای محیط پیش از آزمون	دمای هسته پس از آزمون Θ^{core}	دمای سیم‌پیچ پس از آزمون Θ^{wire}	ماکزیمم دمای مجاز هسته Θ_m^{core}	ماکزیمم دمای مجاز سیم‌پیچ Θ_m^{wire}	معیار پذیرش	قبولی آزمون
					$\Theta^{wire} < \Theta_m^{wire}$ $\Theta^{core} < \Theta_m^{core}$	□

نکته:

۱- لازم است اندازه‌گیری اندوکتانس، مستقل از تغییرات مقاومت اهمی ناشی از تغییرات دمایی باشد؛

۲- در طول آزمون لازم است با تنظیم مجدد اتوترانسفورماتور جریان برابر مقدار نامی حفظ شود؛

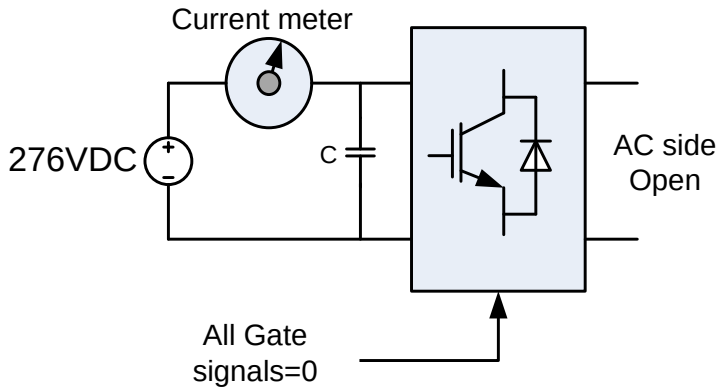
۳- منحنی زمانی جریان سلف در ابتدا و انتهای آزمون ثبت گردد و شکل جریان به‌واسطه پدیده اشباع از حالت سینوسی خارج نشده باشد.

۹-۴ آزمون کارت مبدل تمام‌پل

کارت مبدل تمام‌پل، عنصر اصلی به‌کاررفته در مبدل سمت شبکه، بخش DC-DC و اینورتر خروجی (بخش DC-AC) است. در اینجا سه آزمون شامل آزمون ولتاژ، آزمون مدار درایور و آزمون در جریان و توان نامی انجام می‌شود و نتایج در جدول (۹-۵) ثبت می‌گردد.

۹-۴-۱ تست ولتاژ

ولتاژ نامی لینک DC این مبدل، 230VDC است. با حاشیه امنیت 1.2، این مبدل در حالت خاموشی باید ولتاژ 1.2*230V=276V را تحمل نماید. شرط پذیرش آزمون آن است که جریان لینک DC کمتر از ماکزیمم جریان نشتی سوئیچ‌ها و خازن‌های لینک DC باشد.



شکل (۹-۴): مدار آزمون ولتاژ لینک DC

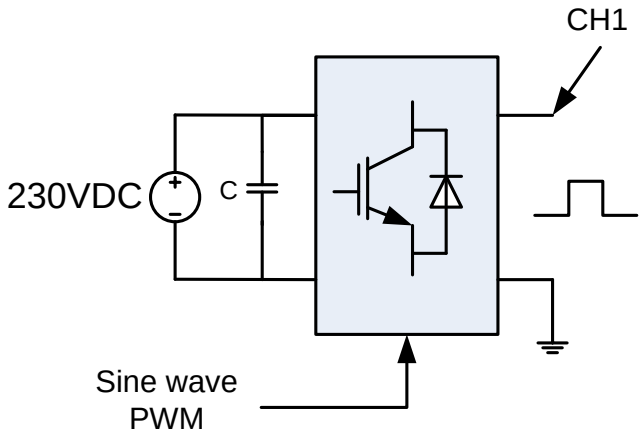
جدول (۹-۵): آزمون ولتاژ لینک DC

ردیف	شرایط آزمون	کمیت درخور اندازه‌گیری I_{dc}	* حداکثر مقدار جریان نشتی لینک DC I_L	شرط پذیرش آزمون	قبولی آزمون
۱	• چهار سوئیچ مبدل در حالت خاموش باشند. • ولتاژ لینک DC برابر 276VDC		10mA	$I_{L>} I_{dc}$	☐

* با توجه به برگه اطلاعات مربوط به سوئیچ IKW40N120H3 و خازن لینک DC، جمع جریان نشتی برابر 10mA است.

۹-۴-۲ آزمون مدار درایور

یکی از مهم‌ترین وظایف درایور سوئیچ‌های IGBT ، روشن و خاموش‌کردن سوئیچ با سرعت مناسب است. مهم‌ترین شاخص جهت اطمینان از این امر نیز پایش rise time و fall time پالس‌های خروجی اینورتر می‌باشد؛ بنابراین در این آزمون نرخ افزایش و کاهش پالس‌های ولتاژ خروجی اینورتر اندازه‌گیری و ثبت می‌شود. سپس با مقدار مدنظر در طراحی مقایسه می‌گردد. شرط پذیرش این آزمون آن است که rise time و fall time پالس‌های خروجی اینورتر کمتر از حداکثر مقدار مجاز منطبق بر طراحی باشد.



شکل (۹-۵): مدار آزمون rise time و fall time

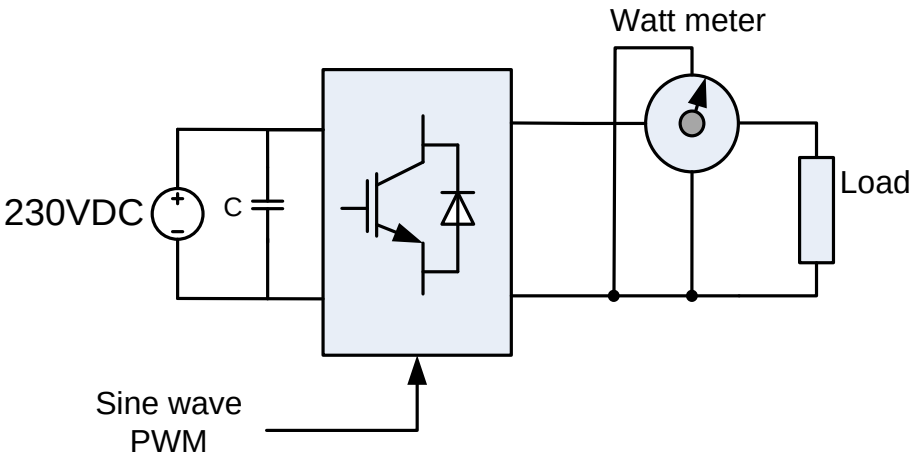
جدول (۹-۶): آزمون rise time و fall time

شرایط آزمون	کمیت درخور اندازه‌گیری	حداکثر مقدار مجاز	شرط پذیرش آزمون	قبولی آزمون
• اعمال پالس PWM به سوئیچ‌های مبدل • ولتاژ لینک dc برابر 230VDC	T_{rise}	0.5µSec	$T_{rise}<0.5\mu Sec$	☐
	T_{fall}	0.5µSec	$T_{fall}<0.5\mu Sec$	☐

۹-۴-۳ آزمون جریان و توان نامی

با اعمال پالس PWM سینوسی ثابت، با حداکثر اندیس مدولاسیون دامنه، در فرکانس سوئیچینگ 10kHz و با استفاده از یک بار نامی، می‌توان مبدل تمام‌پل را در شرایط نامی (ولتاژ، جریان و توان) تست کرد. مدت‌زمان انجام این آزمون باید حداقل پنج برابر ثابت زمانی حرارتی سوئیچ‌ها و سیستم خنک‌کننده آن در شرایط عملکردی باشد. شرط پذیرش این آزمون آن است که دمای پیوند سوئیچ‌ها کمتر از حداکثر مقدار مندرج در کاتالوگ باشد. از آنجا که به دمای پیوند نیمه‌هادی‌ها دسترسی وجود ندارد این شرط با نسوختن نیمه‌هادی‌ها پس ار رسیدن به دمای حالت دائم جایگزین می‌گردد.

DOI: 10.30503/nripress.2020.154



شکل (۹-۶): مدار آزمون جریان و توان نامی

جدول (۹-۷): آزمون جریان و توان نامی

شرایط آزمون	شرط پذیرش آزمون	قبولی آزمون
• اعمال پالس PWM سینوسی به سوئیچ‌های مبدل • ولتاژ لینک DC برابر 230VDC • فرکانس سوئیچینگ مطابق طراحی برابر 10kHz • بار AC برابر توان نامی مبدل • زمان انجام آزمون حداقل 5 برابر ثابت زمانی حرارتی مبدل باشد • وضعیت فن‌ها مطابق شرایط نرمال	آسیب‌نرسیدن به مبدل ناشی از افزایش دما	□

۹-۵ نتیجه‌گیری

این فصل به تدوین روش تست اجزا با توجه به مقادیر طراحی و عملکرد موردانتظار پرداخته است. برخی مقادیر حاصل از اندازه‌گیری، مانند نسبت واقعی ترانسفورماتورهای ولتاژ و جریان و متوسط خطای فاز آن‌ها، مقدار واقعی سلف اتصال به شبکه و... ثابت‌هایی هستند که به اصلاح مدل به‌کاررفته در محیط شبیه‌سازی کمک می‌نماید. همچنین این مقادیر در افزایش دقت اندازه‌گیری ولتاژ و جریان جهت نمایش یا استفاده در محاسبات حلقه کنترل در پردازنده، سودمند است. مطابق آزمون‌های طراحی‌شده، اجزای تست و از عملکرد آن در مدار کلی اطمینان حاصل می‌گردد.

DOI: 10.30503/nripress.2020.154

فصل دهم: تست سخت‌افزاری و نرم‌افزاری PET

DOI: 10.30503/nripress.2020.154

مقدمه

در این فصل، خلاصه‌ای از نحوه کنترل طبقه‌های مختلف ترانسفورماتور الکترونیک‌قدرت تشریح می‌گردد. برای هر طبقه، ابتدا الگوریتم کنترلی به‌کارگرفته‌شده تشریح و سپس نتایج به‌دست‌آمده نشان داده خواهد شد.

۱-۱۰ شمای کلی ترانسفورماتور الکترونیک قدرت

شکل (۱-۱۰)، نمای جلویی تابلوی PET را نشان می‌دهد. کارت‌های هر کلاستر به‌همراه ترانسفورماتور HF در یک سابرک قرار می‌گیرند و هر سابرک با سه فن ۱۲ وات ۲۲۰ولتی خنک‌سازی می‌گردد. در این شکل، سابرک اول از بالا مربوط به کلاستر (فاز) RS می‌باشد. سابرک دوم مربوط به کلاستر ST و سابرک چهارم مربوط به کلاستر TR می‌باشد. طبقه ورودی PET به‌صورت مثلث به یکدیگر متصل شده‌اند. سابرک سوم مربوط به کارت‌های کنترلی و A/D در سمت راست و دو کارت HB مربوط به اینورتر چهارساق خروجی است. در پایین تابلو سه عدد سلف ۱۰میلی‌هانری برای اتصال به شبکه قرار گرفته است. بالای این سلف‌ها نیز فیلتر LC برای طبقه خروجی قرار دارد. تمامی قطعات در تابلو aeg rack28u/19/550 قرار گرفته‌اند.



شکل (۱-۱۰): نمای جلویی تابلوی PET

شکل (۲-۱۰)، نمای پشت تابلو را نشان می‌دهد. همه کارت‌های قدرت از سمت جلوی تابلو به‌وسیلهٔ ترمینال‌های DIN و به‌صورت کشویی به بک‌پلین‌های قدرت متصل می‌شوند. کارت‌های مختلف از طریق سیم‌های مناسب به یکدیگر متصل

شده‌اند. کارت‌های کنترلی و A/D نیز از طریق ترمینال DIN به بک‌پلین کنترل متصل هستند. مجموعاً ۲۶ سنسور وجود دارد که شامل نمونه‌های زیر می‌شود:

۱- ۹ عدد سنسور ولتاژ خازن‌های DC سمت ورودی؛

۲- ۱ عدد سنسور ولتاژ خازن DC سمت خروجی؛

۳- ۳ عدد ترانسفورماتور ولتاژ برای سنجش ولتاژ سمت ورودی؛

۴- ۳ عدد ترانسفورماتور ولتاژ برای سنجش ولتاژ سمت خروجی؛

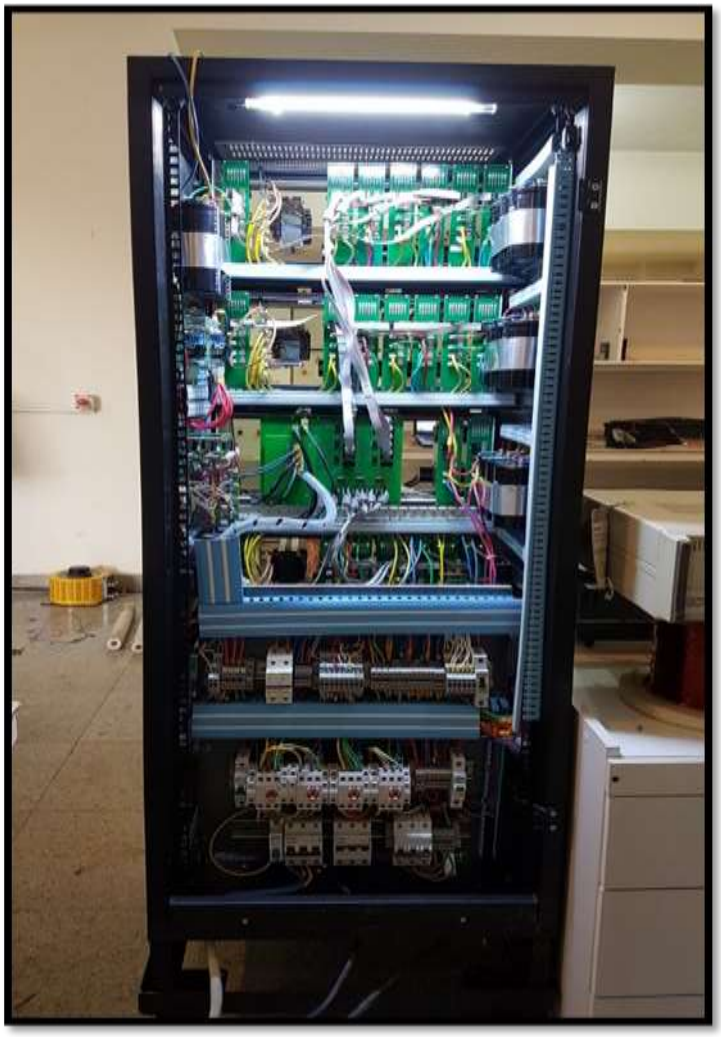
۵- ۳ عدد سنسور جریان برای جریان هر فاز در طبقه ورودی؛

۶- ۳ عدد سنسور جریان برای سنجش جریان خروجی هر کلاستر در طبقه دوم؛

۷- ۴ عدد سنسور جریان برای سنجش جریان‌های فاز و نول اینورتر چهارساق خروجی.

سیگنال‌های آنالوگ اندازه‌گیری جریان و ولتاژ از خروجی سنسورها و به‌صورت هشت گروه چهارتایی به بک‌پلین کنترل متصل می‌شود. همه این سیگنال‌ها از جنس جریان بوده و روی برد A/D و با عبور از مقاومت‌های ۶۸۰اهمی، به ولتاژ تبدیل شده و کاربردی در آی‌سی‌های A/D خواهند بود. تغذیه ۵ ولت و ۲۴ ولت هر کارت قدرت به‌همراه سیگنال‌های کلیدزنی آن از طریق یک کابل فلت از بک‌پلین کنترل به بک‌پلین قدرت متناظر متصل می‌شود. در شکل (۱۰-۲) می‌توان کابل‌های کنترلی کارت‌های مختلف را دید. کلیه کابل‌های ورودی (شبکه)، خروجی (بار سه‌فاز نامتعادل)، ترمینال‌های قدرت، کنترل و اندازه‌گیری، تغذیه ۲۲۰ ولت تابلو، مدار حفاظت، شارژ اولیه، روشنایی، خنک‌سازی و... از سمت پشت تابلو در دسترس می‌باشند.

DOI: 10.30503/nripress.2020.154

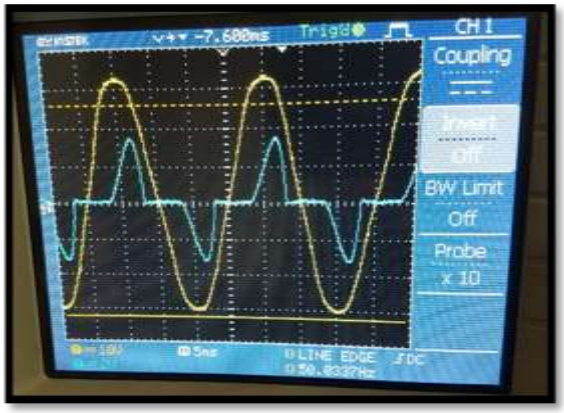


شکل (۱۰-۲): نمای پشتی تابلوی PET

۱۰-۲ راه‌اندازی و کنترل طبقه ورودی

راه‌اندازی و کنترل طبقه ورودی، مهم‌ترین بخش کنترل PET محسوب می‌شود؛ چراکه اولاً این طبقه به شبکه متصل است، ثانیاً از مبدل چندسطحی استفاده می‌کند. برای ساده‌شدن کار، ابتدا یک کارت HB برای هر فاز را در مدار قرار داده و دو کارت دیگر را اتصال کوتاه می‌کنیم. کارت‌های طبقه دوم و سوم نیز در مدار حضور ندارند. سپس برای راه‌اندازی سیستم، یک بار مقاومتی به خازن‌های DC متصل کرده و سیستم را بدون کلیدزنی و با استفاده از واریاک به شبکه متصل نمودیم. شکل (۱۰-۳)، شکل موج‌های جریان و ولتاژ شبکه را در حالت یک‌سوسازی دیودی نشان می‌دهد. این کار برای صحت‌سنجی عملکرد مدار قدرت و همچنین تنظیم سنسورهای جریان و ولتاژ طبقه ورودی انجام شده است.

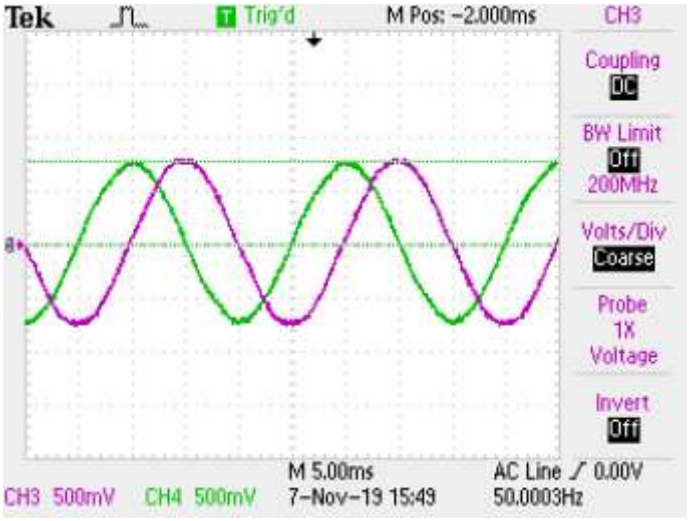
DOI: 10.30503/nripress.2020.154



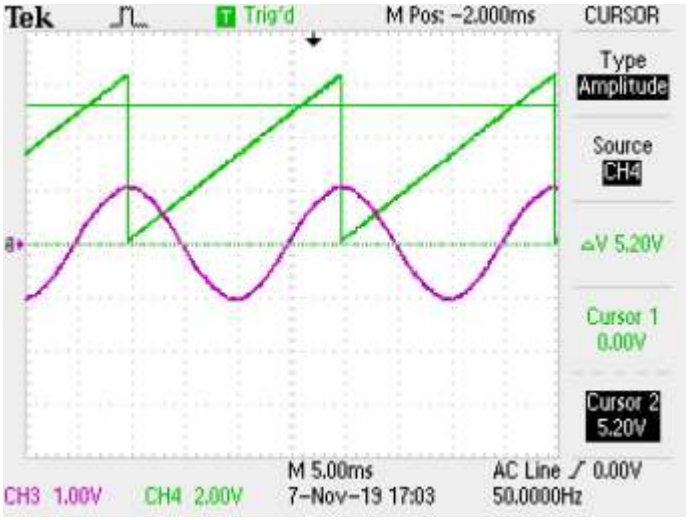
شکل (۱۰-۳): شکل موج ولتاژ و جریان شبکه در حالت عملکرد یک‌سوساز دیودی طبقه اول

پس از متناسب‌سازی و آفست‌گیری از سنسورهای جریان و ولتاژ، نوبت راه‌اندازی سیستم PLL است. مبنای عملکرد سیستم PLL بر حذف مؤلفه q از ولتاژ شبکه می‌باشد. شکل (۱۰-۴)، مقادیر V_α و V_β را نشان می‌دهد.

پس از کدنویسی و اجرای برنامه مربوط به PLL، مقدار زاویه مرجع ولتاژ روی پیک ولتاژ فاز RS قفل می‌گردد. شکل (۱۰-۵) مقادیر ولتاژ فاز RS و زاویه فاز خروجی PLL را هم‌زمان نشان می‌دهد.

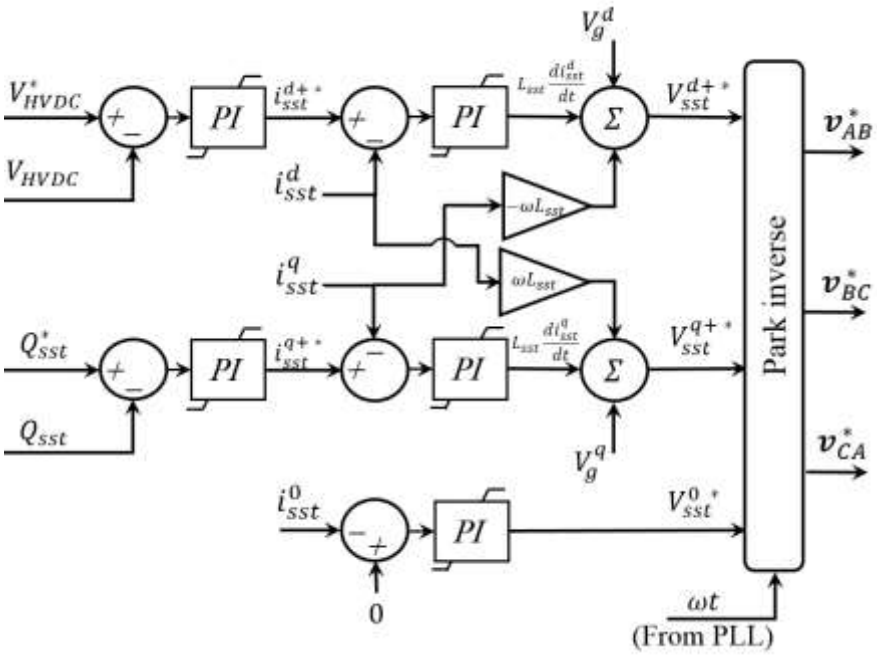


شکل (۱۰-۴): مقادیر V_α و V_β



شکل (۱۰-۵): مقادیر V_α و V_β

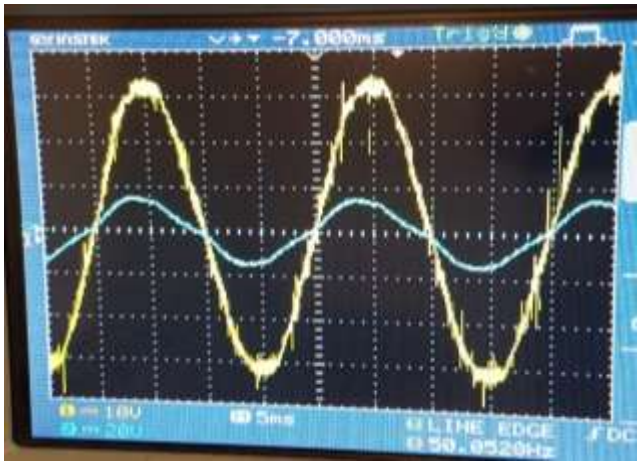
با استفاده از بلوک دیاگرام کنترلی شکل (۱۰-۶)، ولتاژ خازن‌های DC (مؤلفه d جریان PET) و مؤلفه q جریان PET کنترل می‌شود. خروجی این بلوک دیاگرام، مقادیر مرجع کلیدزنی نیمه‌هادی‌های قدرت مربوط به طبقه اول PET است که پس از ارسال به FPGA، تبدیل به پالس‌های PWMشده و برای کارت‌های متناظر ارسال می‌شود.



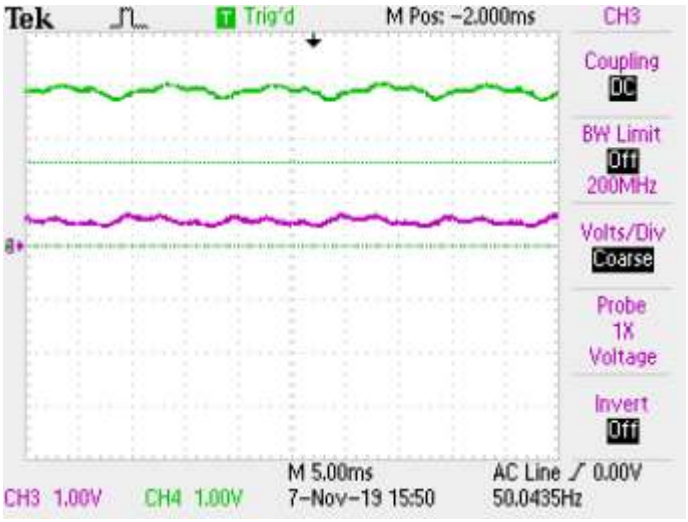
شکل (۱۰-۶): بلوک دیاگرام کنترلی طبقه اول PET

شکل (۱۰-۷)، جریان و ولتاژ طبقه اول PET را در حالتی که یک مقاومت به هریک از خازن‌های DC متصل است را نشان می‌دهد. شکل (۱۰-۸) نیز مؤلفه‌های d و q جریان PET را نشان می‌دهد.

DOI: 10.30503/nripress.2020.154



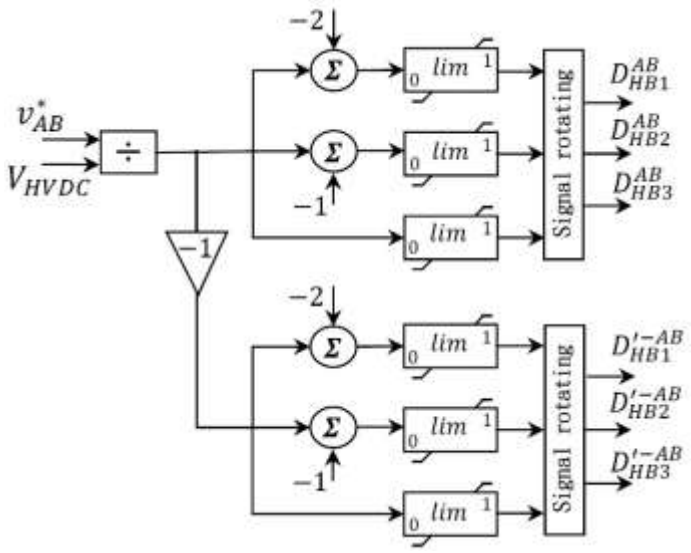
شکل (۱۰-۷): جریان و ولتاژ طبقه اول PET



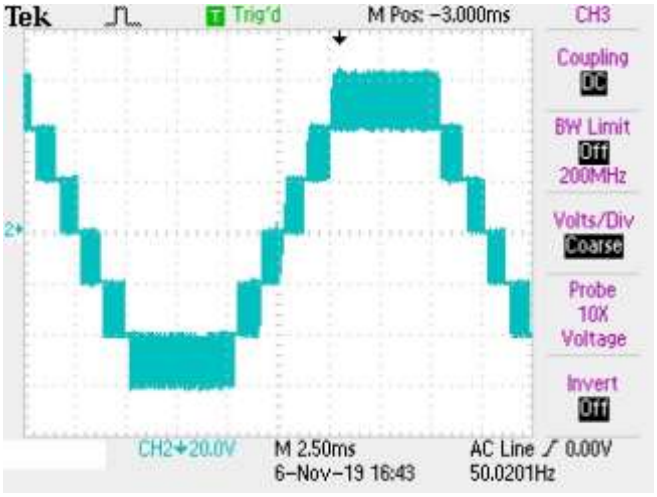
شکل (۱۰-۸): مؤلفه‌های d و q جریان PET

پس از تنظیم کنترل‌کننده‌های موجود در سیستم کنترلی، اینورتر هفت‌سطحی را فعال می‌کنیم. بلوک دیاگرام شکل (۱۰-۹)، نحوه تبدیل سیگنال مرجع اصلی هر فاز به سیگنال‌های مرجع مناسب برای کلیدزنی یک اینورتر هفت‌سطحی را نشان می‌دهد. در این شکل، بلوک signal rotating وظیفه چرخش سیکل وظیفه بین کارت‌های هر فاز را دارد. بدین صورت تعادل ولتاژ خازن‌های مختلف موجود در هر فاز حفظ می‌شود؛ چراکه با این کار، زمان تقریباً مشابه‌ای از کلیدزنی به هر کارت می‌رسد. فرکانس چرخش این بلوک همان فرکانس کلیدزنی انتخاب شده است. باید توجه شود که با توجه به ساختار ترانسفورماتور طبقه دوم، انحرافات کوچک احتمالی در ولتاژ خازن‌ها با ایجاد جریان‌های چرخشی بسیار کوچک در سمت اولیه ترانسفورماتور HF خنثی خواهند شد.

DOI: 10.30503/nripress.2020.154



شکل (۱۰-۹): نحوه تبدیل سیگنال مرجع اصلی هر فاز به سیگنال‌های مرجع مناسب برای کلیدزنی یک اینورتر هفت‌سطحی

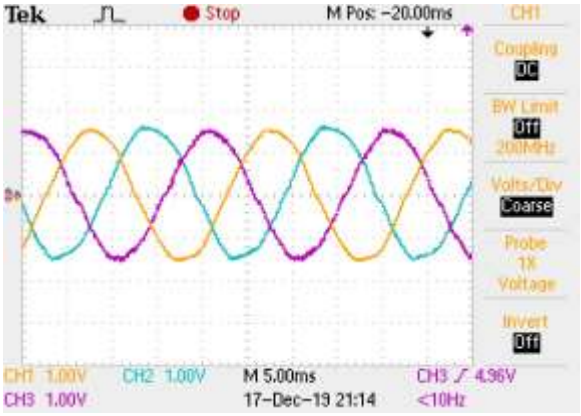


شکل (۱۰-۱۰): ولتاژ تولیدشده به‌وسیلهٔ طبقه ورودی

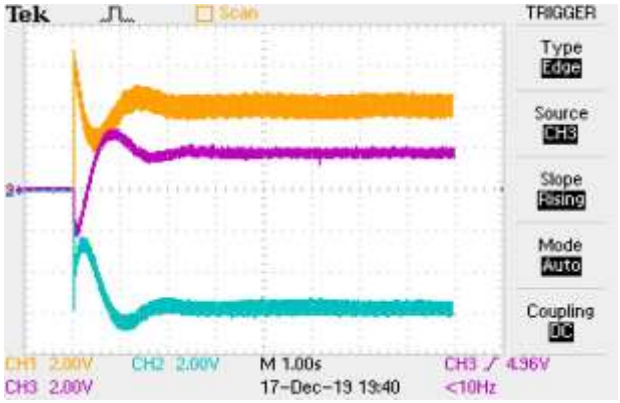
شکل (۱۰-۱۰)، ولتاژ تولیدشده به‌وسیلهٔ طبقه ورودی را نشان می‌دهد. شکل (۱۰-۱۱) نیز جریان PET را نشان می‌دهد. در این شکل، طبقه اول PET به‌صورت یک STATCOM چندسطحی عمل می‌کند و توان اکتیوی از شبکه دریافت نمی‌کند.

اگر برای بهبود بی‌تعادلی ولتاژ شبکه، یک جریان نامتعادل به شبکه تزریق شود، نباید از جاری‌شدن جریان توالی صفر در اتصال مثلث طبقه ورودی ممانعت کرد؛ چراکه باعث برهم‌خوردن تعادل ولتاژ خازن‌های DC در فازهای مختلف می‌شود. این امر باعث پخش‌نشدن توان مناسب در طبقه دوم PET خواهد شد. شکل (۱۰-۱۲) این موضوع را نشان می‌دهد؛ بنابراین در کنترلر شکل (۱۰-۶)، کنترل مؤلفه صفر جریان باید غیرفعال شود.

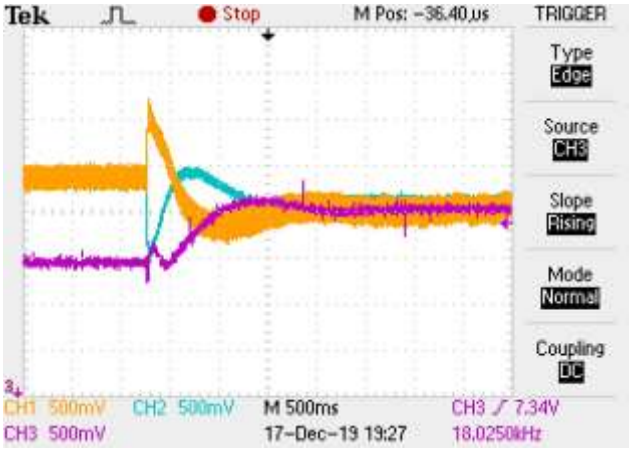
DOI: 10.30503/nripress.2020.154



شکل (۱۰-۱۱): جریان سه‌فاز PET در حالت جبران‌سازی توان راکتیو

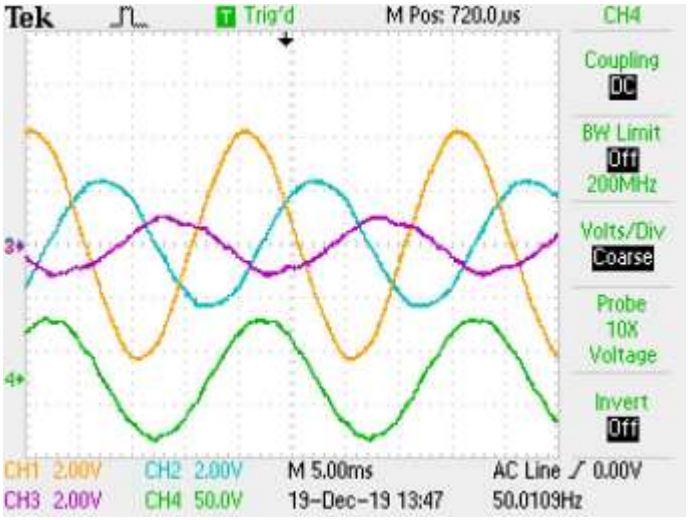


شکل (۱۰-۱۲): تزریق جریان نامتعادل و برهم‌خوردن تعادل ولتاژ خازن‌های DC در فازهای مختلف



شکل (۱۰-۱۳): عملکرد کنترل‌کننده متعادلگر ولتاژهای خازن‌های DC در فازهای مختلف در شرایط تزریق جریان نامتعادل

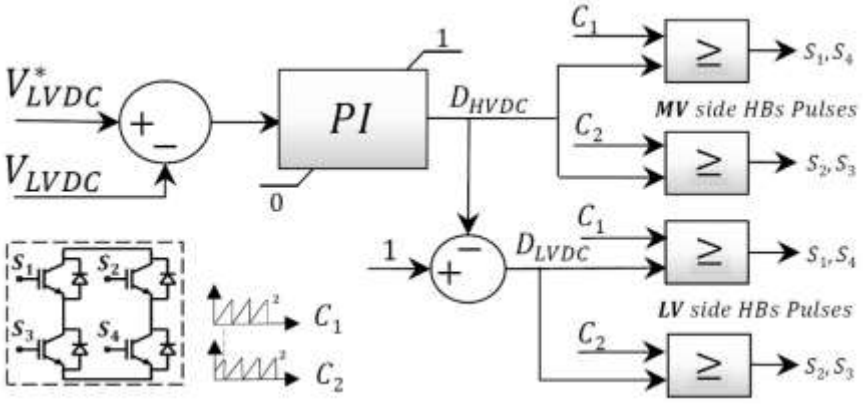
با استفاده از کنترل‌کننده مناسب، ولتاژ خازن‌های DC در فازهای متعادل خواهد شد. شکل (۱۰-۱۳) نتیجه عملکرد کنترلر را نشان می‌دهد. شکل (۱۰-۱۴) نیز جریان‌های سه‌فاز نامتعادل به‌همراه جریان توالی صفر طبقه ورودی را در این حالت نشان می‌دهد.



شکل (۱۰-۱۴): جریان‌های سه‌فاز نامتعادل به‌همراه جریان توالی صفر طبقه ورودی

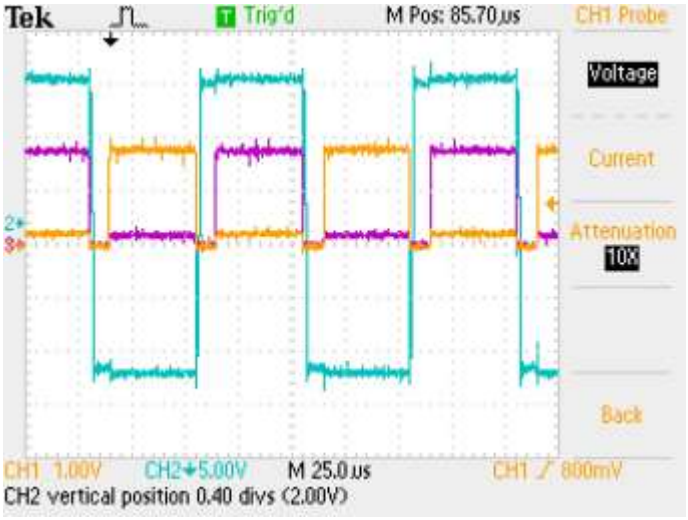
۱۰-۳ راه‌اندازی و کنترل طبقه دوم (DC-DC)

در این بخش کنترل طبقه دوم PET تشریح می‌گردد. ولتاژ خازن‌های DC سمت ورودی به‌وسیلهٔ مبدل طبقه اول کنترل می‌شود؛ بنابراین طبقه دوم باید بتواند ولتاژ خازن LVDC را کنترل کند. هرگاه شارش توان اکتیو از سمت ورودی (ولتاژ قوی) به‌سمت خروجی (ولتاژ ضعیف) باشد، مبدل‌های سمت ولتاژ قوی در طبقه دوم کلیدزنی کرده و پالس‌های مبدل‌های سمت ولتاژ پایین بلوک می‌شوند تا تبدیل به دیود گردند. برعکس، اگر انتقال توان از سمت ولتاژ ضعیف به‌سمت ولتاژ قوی باشد، مبدل‌های سمت ولتاژ ضعیف کلیدزنی شده و مبدل‌های سمت ولتاژ قوی تبدیل به مبدل دیودی خواهند شد. شکل (۱۰-۱۵)، بلوک دیاگرام کنترلی طبقه دوم را نشان می‌دهد. توجه شود که کلیدزنی تمامی مبدل‌های سمت ولتاژ قوی، مشابه هم و کلیدزنی تمامی مبدل‌های سمت ولتاژ ضعیف نیز مشابه هم هستند. شکل (۱۰-۱۶) نیز پالس‌های تولیدشده برای مبدل DC-DC و همچنین ولتاژ خروجی ترانسفورماتور را نشان می‌دهد.



شکل (۱۰-۱۵): بلوک دیاگرام کنترلی مبدل DC-DC با قابلیت انتقال توان خودکار دوطرفه

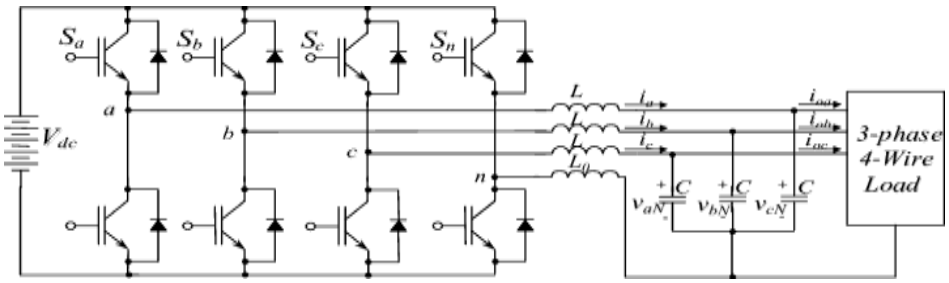
DOI: 10.30503/nripress.2020.154



شکل (۱۰-۱۶): پالس‌های مربوط به نیمه‌هادی‌های طبقه دوم

۱۰-۴ راه‌اندازی و کنترل اینورتر چهارساق

در ترانسفورماتورهای الکترونیک‌قدرت، پس از کاهش سطح ولتاژ DC طبقه اول به‌وسیلهٔ ترانسفورماتورهای فرکانس قوی، یک ولتاژ DC سطح پایین تولید می‌شود. وظیفه تبدیل این ولتاژ DC به ولتاژ AC که برای تغذیه بارهای تک‌فاز مناسب باشد، برعهدهٔ اینورتر چهارساق است که طبقه سوم یک PET سه‌طبقه را تشکیل می‌دهد. همان طور که از نام این مبدل پیدا است، این اینورتر شامل چهارساق بوده که سه ساق آن، وظیفه تولید ولتاژ سه‌فاز و ساق چهارم نیز وظیفه ایجاد نقطه نول را بر عهده دارد. شکل (۱۰-۱۷)، نمای شماتیک این مبدل را نشان می‌دهد.

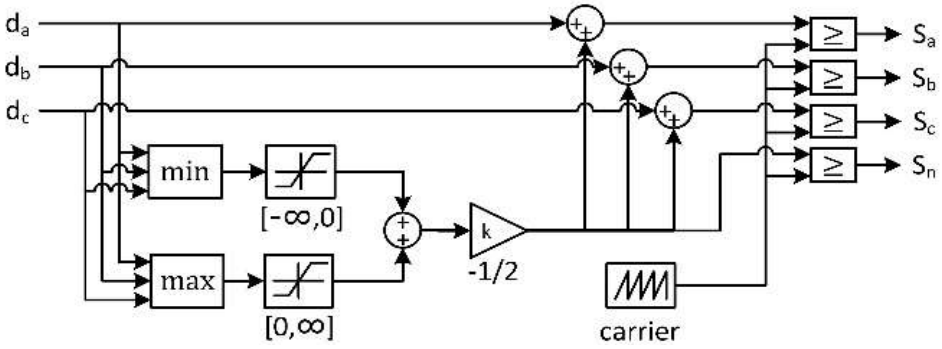


شکل (۱۰-۱۷): نمای شماتیک اینورتر چهارساق

ساده‌ترین روش کلیدزنی برای اینورترهای چهارساق، استفاده از شکل موج‌های سینوسی متقارن برای فازهای مختلف و مقایسه با موج حامل برای تولید پالس‌های PWM است. برای ساق چهارم نیز سیکل کاری ۵۰درصد استفاده می‌شود [۱]؛ اما در این روش نیز بهره استفاده از لینک DC کاهش می‌یابد. روش PWM پیوسته (CPWM)، یک روش پذیرفته‌شده برای کنترل اینورترهای چهارساق است [۲]. شماتیک روش تولید سیگنال‌های PWM در شکل (۱۰-۱۸) نشان داده شده است. الگوریتم ساده روش CPWM، اجازه پیاده‌سازی ساده را با حداقل نیازمندی سخت‌افزاری می‌دهد [۳]؛ هرچند این روش ممکن است در مقایسه با دیگر روش‌های مدولاسیون باعث ایجاد تلفات بیشتر گردد [۴]. برتری این روش نسبت به

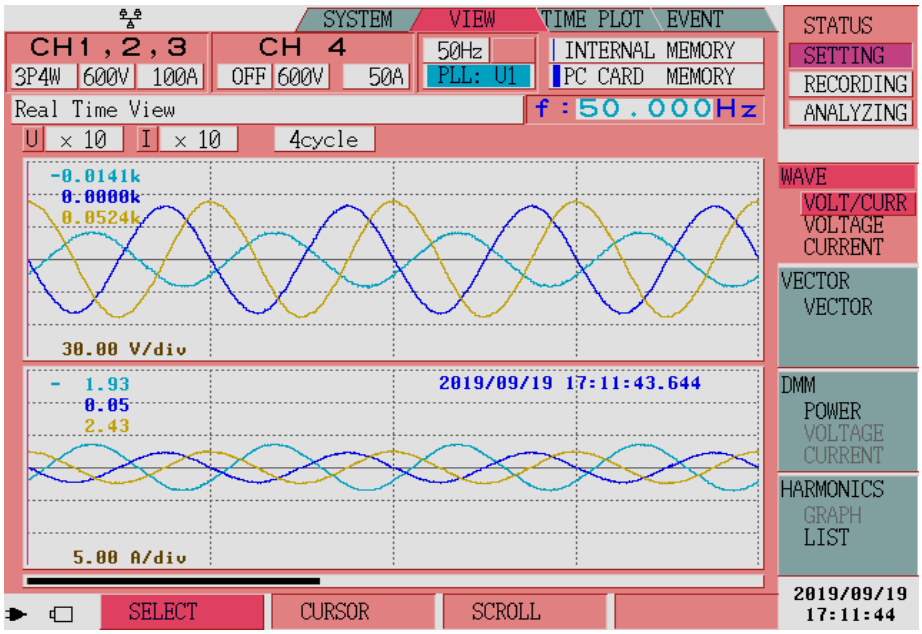
DOI: 10.30503/nripress.2020.154

روش کلاسیک با سیکل وظیفه کلیدزنی ۵۰درصد، حصول ولتاژ فازی سینوسی بیشتر است؛ زیرا در این روش، با اندیس مدولاسیون کوچک‌تر از ۱/۱۵، اضافه مدولاسیون اتفاق نمی‌افتد؛ اما در روش مرسوم، با اندیس مدولاسیون بزرگ‌تر از ۱، اضافه مدولاسیون رخ داده است و THD شکل موج ولتاژ تولیدشده بسیار زیاد خواهد شد.



شکل (۱۰-۱۸): شماتیک تولید سیگنال‌های PWM با استفاده از روش CPWM

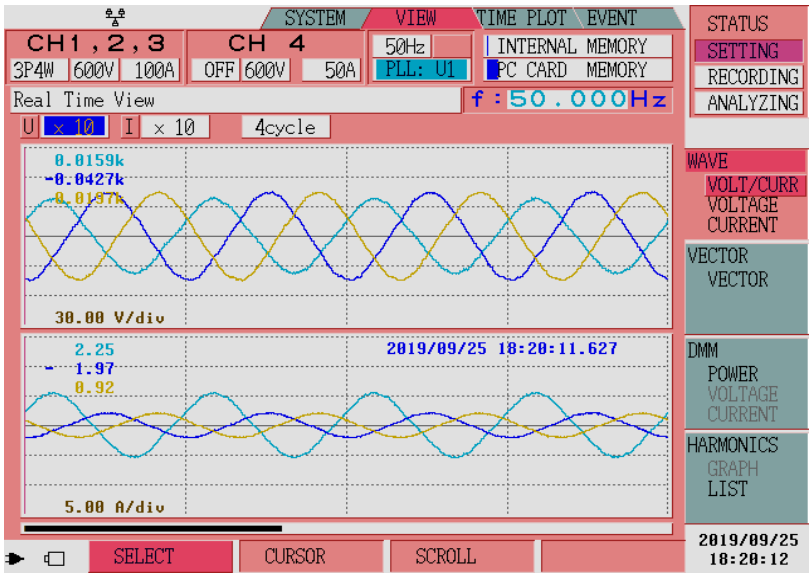
ابتدا بار سه‌فاز نامتعادل بدون سیم نول تغذیه می‌شود. شکل (۱۰-۱۹)، ولتاژ و جریان یک اینورتر سه‌فاز سه‌سیمه را نشان می‌دهد که یک بار نامتعادل را تغذیه می‌کند. می‌توان دید که وقتی جریان فازهای مختلف نامتعادل شوند، ولتاژهای فازی نیز نامتعادل می‌شوند؛ بنابراین سیم چهارم برای متعادل‌سازی ولتاژهای فازی اضافه می‌شود.



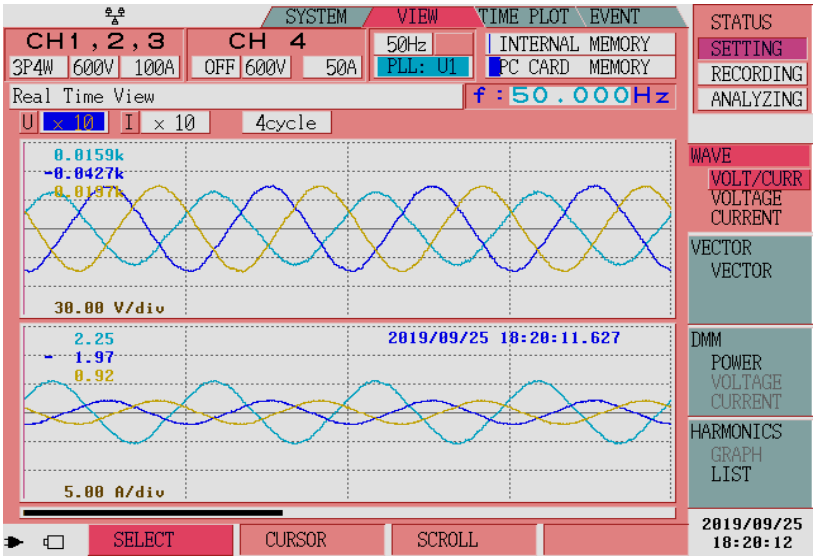
DOI: 10.30503/nripress.2020.154

شکل (۱۰-۱۹): نتایج اینورتر سه‌فاز سه‌سیمه تحت بار نامتعادل بالا: ولتاژهای فازی پایین: جریان‌های فازی

شکل (۱۰-۲۰)، نتایج یک اینورتر سه‌فاز چهارسیمه را نشان می‌دهد که ساق چهارم اینورتر به‌صورت کلاسیک ۵۰درصد کلیدزنی می‌شود. شکل (۱۰-۲۱) نیز همین نتایج را برای اینورتری که با الگوریتم CPWM کلیدزنی می‌شود نشان می‌دهد. مقدار اندیس مدولاسیون در تست‌های فوق ۰٫۹ در نظر گرفته شده است. مقدار بارهای نامتعادل تغییری نکرده است؛ اما می‌توان دید که ولتاژهای فازی بسیار متعادل‌تر شده است.



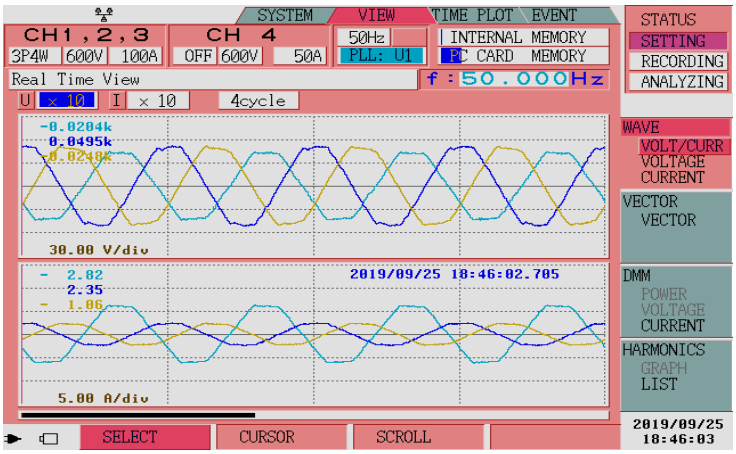
شکل (۱۰-۲۰): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم کلاسیک با اندیس مدولاسیون ۰٫۹ بالا: ولتاژهای فازی پایین: جریان‌های فازی



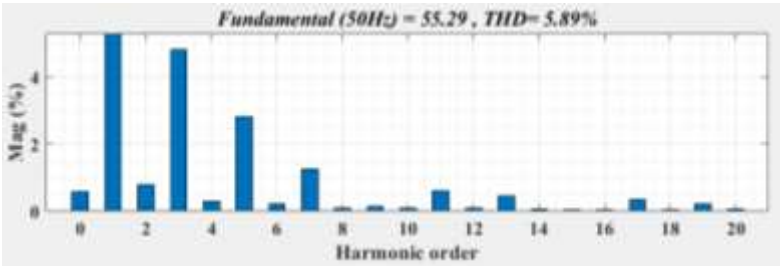
DOI: 10.30503/nripress.2020.154

شکل (۱۰-۲۱): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم CPWM با اندیس مدولاسیون ۰,۹ بالا: ولتاژهای فازی پایین: جریان‌های فازی

آزمایش‌های فوق برای اندیس مدولاسیون ۱,۱۵ تکرار می‌شود. شکل (۱۰-۲۲) نتایج را برای الگوریتم کلاسیک ۵۰درصد و شکل (۱۰-۲۳) نتایج را برای الگوریتم CPWM نشان می‌دهد. الگوریتم کلاسیک دچار اضافه مدولاسیون شده و شکل موج ولتاژ خروجی دارای THD بسیار زیادی است؛ اما برای الگوریتم CPWM اضافه مدولاسیونی رخ نداده و THD ولتاژ خروجی کماکان زیر ۱,۵درصد قرار دارد. همچنین دامنه ولتاژ فازی در این روش بزرگ‌تر از روش کلاسیک است. شکل (۱۰-۲۴) نیز سیکل وظیفه کلیدزنی یکی از فازها و ساق چهارم را برای روش CPWM نشان می‌دهد.



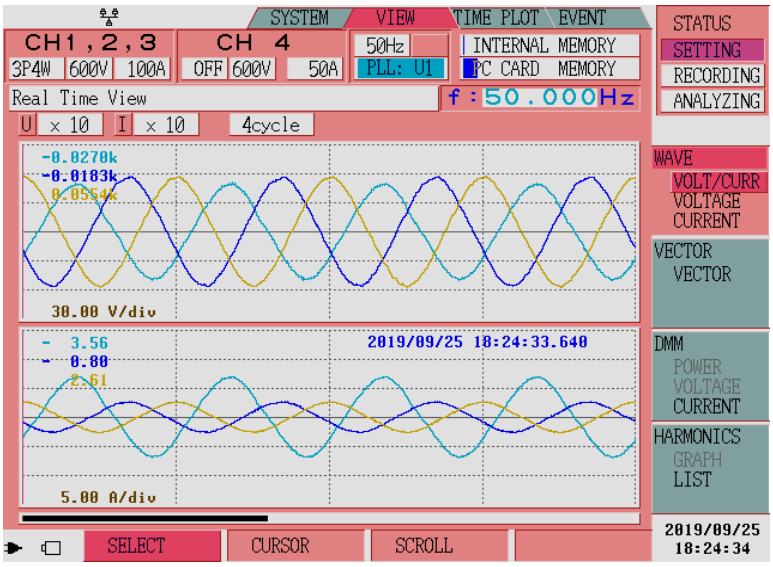
الف



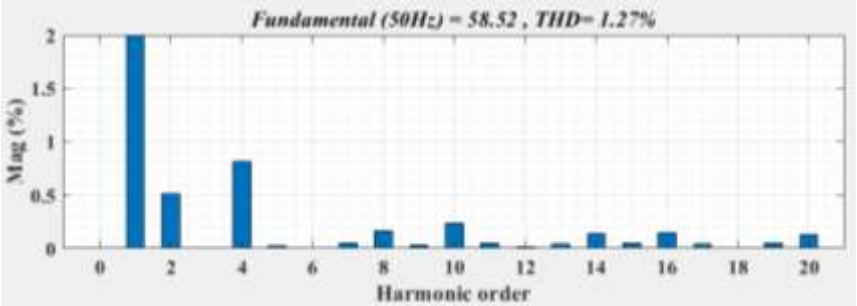
ب

DOI: 10.30503/nripress.2020.154

شکل (۱۰-۲۲): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم کلاسیک با اندیس مدولاسیون 1.15 الف: بالا: ولتاژهای فازی پایین: جریان‌های فازی ب: THD ولتاژ



الف



ب

شکل (۱۰-۲۳): نتایج اینورتر سه‌فاز چهارسیمه تحت بار نامتعادل با الگوریتم CPWM با اندیس مدولاسیون ۱,۱۵ الف: بالا: ولتاژهای فازی پایین: جریان‌های فازی ب: THD ولتاژ



DOI: 10.30503/nripress.2020.154

شکل (۱۰-۲۴): سیکل وظیفه کلیدزنی یکی از فازها و ساق چهارم

DOI: 10.30503/nripress.2020.154

مراجع

[1] J. Van Der Merwe and H. d. T. Mouton, "The solid-state transformer concept: A new era in power distribution," in *AFRICON, 2009. AFRICON'09.*, 2009, pp. 1-6.

[2] S. Bhattacharya, T. Zhao, G. Wang, S. Dutta, S. Baek, Y. Du, *et al.*, "Design and development of generation-I silicon based solid state transformer," in *Applied Power Electronics Conference and Exposition (APEC), 2010 Twenty-Fifth Annual IEEE*, 2010, pp. 1666-1673.

[3] W. van der Merwe and T. Mouton, "Solid-state transformer topology selection," in *Industrial Technology, 2009. ICIT 2009. IEEE International Conference on*, 2009, pp. 1-6.

[4] S. Falcones, X. Mao, and R. Ayyanar, "Topology comparison for solid state transformer implementation," in *Power and Energy Society General Meeting, 2010 IEEE*, 2010, pp. 1-8.

[5] W. Mcmurray, "Power converter circuits having a high frequency link," ed: Google Patents, 1970.

[6] L. G. Franquelo, J. Rodriguez, J. I. Leon, S. Kouro, R. Portillo, and M. A. Prats, "The age of multilevel converters arrives," *IEEE industrial electronics magazine*, vol. 2, 2008.

[7] Q. Song, W. Liu, X. Li, H. Rao, S. Xu, and L. Li, "A steady-state analysis method for a modular multilevel converter," *IEEE Transactions on Power Electronics*, vol. 28, pp. 3702-3713, 2013.

[8] J. Rodriguez, L. G. Franquelo, S. Kouro, J. I. Leon, R. C. Portillo, M. A. M. Prats, *et al.*, "Multilevel converters: An enabling technology for high-power applications," *Proceedings of the IEEE*, vol. 97, pp. 1786-1817, 2009.

[9] H. Abu-Rub, J. Holtz, J. Rodriguez, and G. Baoming, "Medium-voltage multilevel converters--state of the art, challenges, and requirements in industrial applications," *IEEE Transactions on Industrial Electronics*, vol. 57, pp. 2581-2596, 2010.

[10] S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, *et al.*, "Recent advances and industrial applications of multilevel converters," *IEEE Transactions on industrial electronics*, vol. 57, pp. 2553-2580, 2010.

[11] J. Rodríguez, S. Bernet, B. Wu, J. O. Pontt, and S. Kouro, "Multilevel voltage-source-converter topologies for industrial medium-voltage drives," *IEEE Transactions on industrial electronics*, vol. 54, pp. 2930-2945, 2007.

[12] C. Newton, M. Sumner, and T. Alexander, "Multi-level converters: A real solution to high voltage drives?," 1997.

[13] J. Pou, R. Pindado, and D. Boroyevich, "Voltage-balance limits in four-level diode-clamped converters with passive front ends," *IEEE Transactions on Industrial Electronics*, vol. 52, pp. 190-196, 2005.

[14] S. Khomfoi and L. M. Tolbert, "Multilevel power converters," in *Power Electronics Handbook (Third Edition)*, ed: Elsevier, 2011, pp. 455-486.

[15] J.-S. Lai and F. Z. Peng, "Multilevel converters-a new breed of power converters," in *Industry Applications Conference, 1995. Thirtieth IAS Annual Meeting, IAS'95., Conference Record of the 1995 IEEE*, 1995, pp. 2348-2356.

[16] E. Villanueva, P. Correa, J. Rodríguez, and M. Pacas, "Control of a single-phase cascaded H-bridge multilevel inverter for grid-connected photovoltaic systems," *IEEE Transactions on Industrial Electronics*, vol. 56, pp. 4399-4406, 2009.

[17] Z. Cheng and B. Wu, "A novel switching sequence design for five-level NPC/H-bridge inverters with improved output voltage spectrum and minimized device switching frequency," *IEEE Transactions on Power Electronics*, vol. 22, pp. 2138-2145, 2007.

[18] I. Etxeberria-Otadui, A. Lopez-de-Heredia, J. San-Sebastian, H. Gaztanaga, U. Viscarret, and M. Caballero, "Analysis of a H-NPC topology for an AC traction front-end converter," in *Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13th*, 2008, pp. 1555-1561.

[19] J. I. Leon, L. G. Franquelo, S. Kouro, B. Wu, and S. Vazquez, "Simple modulator with voltage balancing control for the hybrid five-level flying-capacitor based ANPC converter," in *Industrial Electronics (ISIE), 2011 IEEE International Symposium on*, 2011, pp. 1887-1892.

[20] J. Dixon and L. Moran, "High-level multistep inverter optimization using a minimum number of power transistors," *IEEE Transactions on Power Electronics*, vol. 21, pp. 330-337, 2006.
[21] V. Guennegues, B. Gollentz, F. Meibody-Tabar, S. Rael, and L. Leclere, "A converter topology for high speed motor drive applications," in *Power Electronics and Applications, 2009. EPE'09. 13th European Conference on*, 2009, pp. 1-8.
[22] K. Lentijo and N. Benavides, "Advanced electrical design for the next generation MV integrated power system converter," in *Electric Ship Technologies Symposium (ESTS), 2011 IEEE*, 2011, pp. 219-222.
[23] M. Malinowski, K. Gopakumar, J. Rodriguez, and M. A. Perez, "A survey on cascaded multilevel inverters," *IEEE Transactions on industrial electronics*, vol. 57, pp. 2197-2206, 2010.
[24] M. Hiller, D. Krug, R. Sommer, and S. Rohner, "A new highly modular medium voltage converter topology for industrial drive applications," in *Power Electronics and Applications, 2009. EPE'09. 13th European Conference on*, 2009, pp. 1-10.
[25] M. P. Kazmierkowski, L. García Franquelo, J. Rodriguez, M. Perez, and J. I. León Galván, "High-performance motor drives," *IEEE Industrial Electronic Magazine, 5 (3), 6-26*, 2011.
[26] I. Colak, E. Kabalci, and R. Bayindir, "Review of multilevel voltage source inverter topologies and control schemes," *Energy conversion and management*, vol. 52, pp. 1114-1128, 2011.
[27] L. G. Franquelo, J. I. Leon, and E. Dominguez, "Recent advances in high-power industrial applications," in *Industrial Electronics (ISIE), 2010 IEEE International Symposium on*, 2010, pp. 5-10.
[28] S. Mekhilef and M. N. A. Kadir, "Novel vector control method for three-stage hybrid cascaded multilevel inverter," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 1339-1349, 2011.
[29] D. Dujic, "Power electronic transformer for railway on-board applications–an overview," *ABB Corporate Research*, 2013.
[30] F. Krismer, "Modeling and optimization of bidirectional dual active bridge DC-DC converter topologies," ETH Zurich, 2010.
[31] Y. Wang, S. De Haan, and J. Ferreira, "Optimal operating ranges of three modulation methods in dual active bridge converters," in *Power Electronics and Motion Control Conference, 2009. IPEMC'09. IEEE 6th International*, 2009, pp. 1397-1401.
[32] N. Schibli, "Symmetrical multilevel converters with two quadrant DC-DC feeding," 2000.
[33] S. Bruno, S. Lamonaca, G. Rotondo, U. Stecchi, and M. La Scala, "Unbalanced three-phase optimal power flow for smart grids," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 4504-4513, 2011.
[34] D. G. Holmes and T. A. Lipo, *Pulse width modulation for power converters: principles and practice* vol. 18: John Wiley & Sons, 2003.
[35] C. A. Quinn and N. Mohan, "Active filtering of harmonic currents in three-phase, four-wire systems with three-phase and single-phase nonlinear loads," in *Applied Power Electronics Conference and Exposition, 1992. APEC'92. Conference Proceedings 1992., Seventh Annual*, 1992, pp. 829-836.
[36] S. Chiang and C. Liaw, "Single-phase three-wire transformerless inverter," *IEE Proceedings-Electric Power Applications*, vol. 141, pp. 197-205, 1994.
[37] N. Mohan and T. M. Undeland, *Power electronics: converters, applications, and design*: John Wiley & Sons, 2007.
[38] B. Meersman, B. Renders, L. Degroote, T. Vandoorn, J. De Kooning, and L. Vandevelde, "Overview of three-phase inverter topologies for distributed generation purposes," in *Innovation for Sustainable Production: i-SUP 2010*, 2010, pp. 24-28.
[39] J.-H. Kim and S.-K. Sul, "A carrier-based PWM method for three-phase four-leg voltage source converters," *IEEE transactions on power electronics*, vol. 19, pp. 66-75, 2004.
[40] N. Chudoung and S. Sangwongwanich, "A simple carrier-based PWM method for three-phase four-leg inverters considering all four pole voltages simultaneously," in *Power*

Electronics and Drive Systems, 2007. PEDS'07. 7th International Conference on, 2007, pp. 1020-1027.

[41] L. Li and K. M. Smedley, "A new analog controller for three-phase four-wire voltage generation inverters," *IEEE Transactions on Power Electronics*, vol. 24, pp. 1711-1721, 2009.

[42] A. M. Hava, R. J. Kerkman, and T. A. Lipo, "A high-performance generalized discontinuous PWM algorithm," *IEEE Transactions on Industry applications*, vol. 34, pp. 1059-1071, 1998.

[43] X. Li, Z. Deng, Z. Chen, and Q. Fei, "Analysis and simplification of three-dimensional space vector PWM for three-phase four-leg inverters," *IEEE transactions on Industrial Electronics*, vol. 58, pp. 450-464, 2011.

[44] L. F. Costa, G. De Carne, G. Buticchi and M. Liserre, "The Smart Transformer: A Solid-State Transformer Tailored to Provide Ancillary Services to the Distribution Grid", *IEEE Power Electron. Mag.*, vol. 4, no. 2, pp. 56-67, Jun. 2017.

[45] M. Liserre, G. Buticchi, M. Andresen, G. D Carne, L. F Costa and Z. Zou, "The Smart Transformer: Impact on the Electric Grid and Technology Challenges", *IEEE Ind. Electron. Mag.*, vol. 10, no. 2, pp. 46-58, Jun. 2016.

[46] L. Costa, G. Buticchi, M. Liserre, "Quad-Active-Bridge DC-DC Converter as Cross-Link for Medium Voltage Modular Inverters", *IEEE Transactions on Ind. Applications*, vol. 53, no. 2, pp. 1243-1253, Apr. 2017.

[47] X. Wang, J. Liu, S. Ouyang, T. Xu, F. Meng, S. Song, "Control and Experiment of an H-Bridge Based Three-Phase Three-Stage Modular Power Electronic Transformer", *IEEE Transaction on Power Electron.*, vol. 31, no. 3, pp. 2002-2011, Mar. 2015.