NRI-ER-1201-PPEEPN01-97-F



تحلیل، طراحی و ساخت مدارات مجزای مبدل‌های DC به DC و DC به AC و ندار مجتمع DC به DC و ترانزیستور قدرت مبتنی بر ادوات نیترید گالیوم جهت شناخت عمیق‌تر فناوری

مدیر پروژه:

وحید حمیتی‌واقف

انتشارات پژوهشگاه نیرو

۱۳۹۷

DOI: 10.30503/nripress.2020.25

دانشگاه صنعتی شریف

قرارداد تحقیقاتی

عنوان قرارداد:

تحلیل، طراحی و ساخت مدارات الکترونیک قدرت مبتنی بر ادوات نیتریدگالیوم جهت شناخت عمیق‌تر فناوری

شماره قرارداد:

(P4F220-D) ه ق ۹۶/۳۰۵/۲۱۰

کارفرما:

پژوهشگاه نیرو

مجری:

(دکتر سید مجتبی عطاردی) دانشگاه صنعتی شریف

محرمانه (محرمانه پژوهشگاه نیرو)

گزارش فاز اول

زمستان ۹۷

پیشگفتار

در این گزارش به مطالعات مقدماتی درباره‌ی مدل‌سازی ادوات قدرت نیتریدگالیوم و بررسی مبدل‌های توانی که به طور وسیع با استفاده از این ادوات پیاده‌سازی می‌گردند، پرداخته می‌شود. این گزارش تمامی موارد موجود در بخش مطالعات مقدماتی فاز اول پروژه بنا به جدول زمانی پروژه را پوشش می‌دهد. لازم به ذکر است هدف از این فاز پروژه ارائه پژوهش درباره‌ی مطالعات روز در این زمینه و یافتن مدلی دقیق برای تحلیل ادوات نیترید گالیوم(بند اول از فاز اول پروژه(انجام فعالیت مطالعاتی در زمینه‌ی مدل‌سازی ادوات نیترید گالیوم در مبدل‌های متصل به شبکه)) و یافتن بهترین ساختار برای یک مبدل توان جهت نشان دادن بیشترین تمایز مابین عملکرد ادوات سیلیکونی و نیترید گالیوم در مبدل‌های توان می‌باشد(بند دوم از فاز اول پروژه (انجام فعالیت مطالعاتی در زمینه‌ی توپولوژی‌های روز مورد استفاده در دنیا)). لذا بنا به برنامه زمانی پروژه مدارات عملی و بردهای تست ادوات نیترید گالیوم در فاز ساخت پروژه ارائه خواهد گردید. در این پروژه ابتدا به مقدمه‌ای بر عملکرد ادوات نیترید گالیوم پرداخته شده و سپس انواع روش های موجود برای مدل‌سازی دقیق این ادوات مطرح می‌گردد. در ادامه مزایا و معایب هر روش مطرح می‌گردد و برمبنای نیازهای پروژه روشی برای مدل‌سازی ارائه خواهدگردید. در بخش دوم پروژه مروری بر انواع مبدل‌های توان پرکاربرد که قابلیت پیاده سازی با ادوات نیترید گالیوم را دارا هستند صورت می‌پذیرد. در انتها ۳ مبدل که می‌توانند بیشترین تمایز را میان عملکرد سیلیکون و نیترید گالیوم در یک مبدل توان را شامل شوند مورد بررسی قرار می‌گیرند.

متعلق به پژوهشگاه نیرو

فهرست مطالب

پیشگفتار ..... ب
فهرست مطالب ۱
فهرست اشکال و جداول ۳
1 اهداف و چالشهای پروژه ۶
۱-۱ اهداف پروژه ۷
۱-۲ چالشهای مرتبط با این مرحله از پروژه ۹
۱-۳ موضوعات موردبررسی در این گزارش ۹
2 ترانزیستورهای مبتنی بر نیتریدگالیوم (GaN Transistors) ۱۰
۲-۱ ویژگی‌های مواد نیتریدگالیوم ۱۱
۲-۲ ویژگی‌های ترانزیستورهای مبتنی بر نیتریدگالیوم ۱۳
۲-۳ وضعیت ادوات نیتریدگالیوم در الکترونیک قدرت ۱۴
۲-۴ ترانزیستورهای تخلیه‌ای (به‌صورت نرمال روشن) نیتریدگالیوم ۱۵
۲-۴-۱ عملکرد ترانزیستور ۱۶
۲-۴-۲ توسعه AlGaN/GaN HEMT ۱۸
۲-۴-۳ ترانزیستورهای Ga-Face و N-Face ۲۰
۲-۴-۴ مواد مورداستفاده در بستر نیتریدگالیوم ۲۰
۲-۴-۵ لایه خنثی‌کننده ۲۳
۲-۴-۶ صفحههای کنترل میدان الکتریکی ۲۴
۲-۵ ترانزیستورهای HEMT به‌صورت نرمال خاموش(افزایشی) ۲۵
۲-۵-۱ ترانزیستورهایMISFET ۲۶
۲-۵-۲ ترانزیستورهای p-GaN ۲۷
۲-۶ ترانزیستورهای نیتریدگالیوم عمودی ۲۹
3 مدل فشرده ترانزیستورهای GaN HEMT ۳۰

محرمانه(مخصوص پژوهشگاه نیرو)

۳-۱ روش‌های مدل نمودن ترانزیستور نیتریدگالیوم ۳۱
۳-۱-۱ مدلهای جدول جستجو ۳۱
۳-۱-۲ مدلهای تجربی ۳۱
۳-۱-۳ مدلهای با مبنای فیزیکی ۳۲
۳-۲ مدل‌های صنعتی برای ترانزیستورهای GaN HEMT ۳۲
۳-۳ مدل ASM-GaN ۳۴
۳-۳-۱ مدل هسته مرکزی ترانزیستور ۳۶
۳-۳-۲ ترانزیستورهای نتریدگالیوم قدرت ۳۷
۳-۳-۳ مدل نمودن اثرات واقعی ترانزیستور ۳۷
4 انواع مبدل‌های مناسب برای ادوات نیتریدگالیوم ۴۳
۴-۱ مدار معادل ترانزیستورهای قدرت نیترید گالیوم ۴۳
۴-۲ بررسی ملاحظات ادوات GaN در طراحی مبدل‌های DC-DC ۴۵
۴-۲-۱ ملاحظات کلید زنی ۴۵
۴-۲-۲ ملاحظات PCB ۴۶
۴-۲-۳ Cross talk ۴۹
۴-۲-۴ الزامات درایو ۵۰
۴-۲-۵ الزامات دمایی ۵۷
۴-۳ بررسی انواع مبدل‌های مناسب برای ادوات نیتریدگالیوم ۵۸
۴-۳-۱ انواع مبدلهای مناسب ۵۹
۴-۳-۲ بررسی سه مبدل پرکاربرد ۶۱
۴-۴ نتیجه‌گیری ۸۴

محرمانه/مخصوص پژوهشگاه نیرو

فهرست اشکال و جداول

شکل ۲-۱کاربردهای ادوات نیتریدگالیوم [2] ۱۰
شکل ۲-۲ ساختار بلوره Wurtzite نیتریدگالیوم ۱۱
شکل ۲-۳ در این شکل ns چگالی الکترون و μn قابلیت حرکت الکترون و Vbr ولتاژ شکست و HF فرکانس بالا و PAE بازده توان افزوده می‌باشد [2]. ۱۲
شکل ۲-۴ مزایای ادوات نیتریدگالیوم (Courtesy GaN Systems) ۱۲
شکل ۲-۵ a) مقاومت روشن شدن و ولتاژ شکست تئوری رسم شده برای ادوات نیتریدگالیوم، سیلیکون و سیلیکون کرباید که نشان‌دهنده‌ی بهبود مشخصات نسبت به سایر فنّاوری‌ها میباشد. b) تلفات قطعات مهم در یک مبدل ۱۲ به ۱,۲ ولت کاهنده در فرکانس کاری ۱ مگاهرتز. [8] ۱۴
شکل ۲-۶: a) مقایسه بین بستهبندی ادوات ماسفت و ترانزیستورهای نیتریدگالیوم. b) ماژول نیم‌پیل ۱۰ آمپر و ۸۰ ولت نیتریدگالیوم با درایور مجتمع شده از شرکت TI. [13] ۱۵
شکل ۲-۷ ساختار تصویری لایه‌های AlGaAs و GaAs قبل و بعدازآنکه به هم اتصال پیدا می‌کنند. [14] ۱۷
شکل ۲-۸ ساختار تصویری ترانزیستور AlGaAs/GaAs و پروفایل باندهای انرژی مربوط به آن. [14] ۱۷
شکل ۲-۹ مکانیسم کنترل 2DEG توسط بایاس گیت درAlGaAs/GaAs HEMT. [14] ۱۷
شکل ۲-۱۰ ساختار تصویری ترانزیستور AlGaAs/GaAs و پروفایل باندهای انرژی مربوط به آن. [14] ۱۸
شکل ۲-۱۱ پروفایل باندهای انرژی ساختار ناهمگون AlGaN/GaN باضخامت‌های متفاوت AlGaN که تأثیر باندهای انرژی سطحی را در تشکیل 2DEG نمایش می‌دهد. [14] ۱۹
شکل ۲-۱۲ ساختارهای a) Ga-face b) N-face در یک بلوره wurtzite [14] ۲۰
شکل ۲-۱۳ روش استفاده از لایه‌های میانی به‌منظور بهبود کیفیت ساختار نیتریدگالیوم. [16] ۲۳
شکل ۲-۱۴ روش خنثی‌سازی سطح ۲۴
شکل ۲-۱۵ a) نمای برش مقطعی ترانزیستور بدون FP با میدانهای الکتریکی جانبی کشیده شده از سورس به درین در ولتاژ شکست درین-سورس در حالت خاموش. b) یک ترانزیستور با GFP و SFP. [13] ۲۵
شکل ۲-۱۶ نمای برش مقطعی از یک ترانزیستور MISFET ۲۷
شکل ۲-۱۷ دیاگرام شبیه‌سازی‌شده موقعیت باند انرژی در ترانزیستورهای p-GaN. [18] ۲۸
شکل ۲-۱۸ طیف کامل از برنامه‌های کاربردی قدرت است که می‌تواند با نیتریدگالیوم محقق نمود (بر اساس گزارش Yole DEVELOPPEMENT) [19] ۲۹
شکل ۲-۱۹ ترانزیستورهای توان AlGaN/GaN. - ساختار عمودی با استفاده از ساختار با لایه AlGaN/GaN بر روی یک‌لایه لغزشی نیتریدگالیوم و بدنه. نمونه‌ای از ترانزیستورهای نیتریدگالیوم UID و CBL [19] ۳۰
شکل ۳-۱ a) روند کاری این مدل ASM GaN. b) محاسبات پتانسیل سطحی (surface potential) در مدل ASM-GaN. [29] ۳۵
شکل ۳-۲ مدل ASM-GaN تشکیل‌شده از یک مدل مرکزی و مدلهای چندین اثر واقعی ترانزیستور نیتریدگالیوم میباشد. [27] ۳۵

شکل ۳-۳ مدل یکپارچه‌شده برای موقعیت سطح انرژی فرمی در چاه کوانتمی ترانزیستور نیتریدگالیوم تشکیل‌شده از هسته مورداستفاده در مدل ASM GaN. [27] ۳۶
شکل ۳-۴ مدل دقیق مشخصههای خروجی ترانزیستور افزایشی نیتریدگالیوم. [32] ۳۷
شکل ۳-۵ترانزیستور نیتریدگالیوم با صفحه GFP. [27] ۳۸
شکل ۳-۶ مقاومت ناحیه عبور سمت درین برای یک ترانزیستور نیتریدگالیوم تزریق شده وابسته به بایاس گیت و درین. این اثر غیرخطی وابسته به چند ورودی در مدل ASM مدل شده است. [27] ۳۹
شکل ۳-۷ خازن گیت-درین ترانزیستور قدرت نیتریدگالیوم مدل شده با مدل ASM GaN. [32] ۴۰
شکل ۳-۸ نتایج شبیه‌سازی برای زمانی که اثر charge-trapping فعال است. [39] ۴۱
شکل ۳-۹ نتایج شبیه‌سازی شکل ۳-۸ برای زمانی که اثر charge-trapping غیرفعال است. [39] ۴۱
شکل ۳-۱۰ مشخصههای CSD-VDS ترانزیستور تحت آزمون با پتانسیلهای متفاوت بدنه VBS، در گستره‌ی ولتاژ ۱۰۰- ولت تا ۱۵۰ ولت با گام شبیه‌سازی ۵۰ ولت در ولتاژ ثابت گیت ۱۰- ولت. ۴۳
شکل ۴-۱ مدل تقریبی ترانزیستور نیترید گالیوم برای کاربردهای الکترونیک قدرت[49] ۴۴
شکل ۴-۲ نمونه عملی تست‌شده با استفاده از ادوات نیتریدگالیوم [50] ۴۵
شکل ۴-۳ نمای کلی از چالش‌های ساخت یک ترانزیستور نیتریدگالیوم [51] ۴۶
شکل ۴-۴ نحوه‌ی صحیح اتصال پایه حرارتی برای عملکرد بهینه ترانزیستور [51] ۴۸
شکل ۴-۵ نمونه مدار چاپی مبدل نیم پل [51] ۴۸
شکل ۴-۶ مختلف پیکربندی کلید و میزان تلفات آن‌ها [51] ۴۹
شکل ۴-۷ نمونه‌ای از دیتاشیت درایور Gs66508T/P [50] ۵۱
شکل ۴-۸ درایور ترانزیستور نیتریدگالیوم [50] ۵۲
شکل ۴-۹ اثر میلر در ترانزیستور نیتریدگالیوم [50] ۵۳
شکل ۴-۱۰ اثر دیود محدودکننده در کاهش اثر میلر [50] ۵۴
شکل ۴-۱۱ اثر دیود محدودکننده در کاهش اثر میلر مدار عملی [50] ۵۴
شکل ۴-۱۲ ساختار درایور ایزوله [50] ۵۵
شکل ۴-۱۳ ساختار درایور بوت استرپ [50] ۵۶
شکل ۴-۱۴ ساختار درایور با استفاده از فریت جهت کاهش نوسان [50] ۵۷
شکل ۴-۱۵ مقاومت روشن شدن نرمالیزه برحسب دما [54, 55, 56, 57] ۵۸
شکل ۴-۱۶ ساختار Totem-Pole PFC Full Bridge [59] ۶۲
شکل ۴-۱۷ نمونه نهایی ساخته‌شده با Totem-Pole PFC Full Bridge [59] ۶۳
شکل ۴-۱۸ نمودار تغییرات بازدهی با توان خروجی مبدل [59] ۶۳
شکل ۴-۱۹ ساختار مبدل رزونانسی LLC [59] ۶۴
شکل ۴-۲۰ شکل موجهای مبدل رزونانسی LLC [59] ۶۴
شکل ۴-۲۱ مقایسه عملکرد مبدل برای دو نوع کلید نیتریدگالیوم و اتصال فوقالعاده برای رسیدن به عملکرد ZVS [59] ۶۵
شکل ۴-۲۲ مدار معادل مبدل در حین زمان مرده. ۶۶
شکل ۴-۲۳ مدار معادل ساده شده در زمان مرده. ۶۶
شکل ۴-۲۴ شکل موجهای ولتاژ و جریان در حالتهای عملکردی PN و PON *در شرایط نسبت تبدیل بیشینه* [60] ۶۸

محرمانه و مخصوص پژوهشگاه نیرو

شکل ۴-۲۵ شکلموجهای ترانزیستور در حالت روشن شدن ۷۱
شکل ۴-۲۶ شکل موجهای ترانزیستور در حالت خاموش شدن. ۷۳
شکل ۴-۲۷ ساختار تبدیل انرژی ۷۳
شکل ۴-۲۸ ساختار مبدل ZVS Phase Shifted Full Bridge [59] ۷۶
شکل ۴-۲۹ نمونه عملی ساخته‌شده ZVS Phase Shifted Full Bridge [59] ۷۶
شکل ۴-۳۰ نمودار تغییرات بازدهی به ازای تغییرات بار به ازای دو کلید نیتریدگالیوم و اتصال فوقالعاده [59] ۷۷
شکل ۴-۳۱ شکل موج عملی به‌دست‌آمده از مبدل ZVS Phase Shifted Full Bridge [59] ۷۷
شکل ۴-۳۲ نمودار تغییرات بازدهی با تغییرات فرکانس ورودی به ازای دو کلید نیتریدگالیوم و اتصال فوقالعاده [59] ۷۷
شکل ۴-۳۳ساختار ترانزیستور نیتریدگالیوم افزایشی کسکود [64] ۷۸
شکل ۴-۳۴ مدار مبدل PSFB در حالت گذرای پایه پسرو [64] ۷۹
شکل ۴-۳۵ نمودار شکل موجهای حالت گذرا در پایه پسرو [64] ۸۰
شکل ۴-۳۶ نمودار عملکرد کلیدزنی نرم تحت شرایط متفاوت زمان مرده [64] ۸۲
شکل ۴-۳۷ نمونه ای از یک ترانس پلنار [66] ۸۳
شکل ۴-۳۸ نمونه ای مدل ساخته شده در [66] ۸۴

جدول ۲-۱ مقایسه دقیق بین خواص نیتریدگالیوم و گالیومآرسنایدو سیلیکون ۱۲
جدول ۲-۲ لیست ویفرهای مختلفی که نیتریدگالیوم روی آن رشد داده می‌شود. [2] ۲۲
جدول ۲-۳ لیست از چندین کارخانه ساخت قطعات نیمه‌هادی که ترانزیستورهای نیتریدگالیوم نوع p-GaN را تولید می‌نمایند ۲۶
جدول ۴-۱ مقایسه بین ولتاژ درایو فنّاوری‌های ترانزیستورهای قدرت [50] ۵۰
جدول ۴-۲ مشخصات درایور بهینه [50] ۵۷
جدول ۴-۳ مقایسه مبدل‌های یادشده بر اساس بازدهی و رگولاسیون و نوع کلید زنی [58] ۶۰
جدول ۴-۴ مقایسه مبدل‌های یادشده بر اساس تعداد قطعات و تابع تبدل مبدل [58] ۶۱
جدول ۴-۵ مشخصات نمونه عملی ساخته‌شده Totem-Pole PFC Full Bridge [59] ۶۲
جدول ۴-۶ جدول تاثیر فاصله مسیرهای مسی بر عملکرد مدار [66] ۸۳
جدول ۴-۷ مشخصات مدار ساخته شده در [66] ۸۳

محرمانه/مخصوص پژوهشگاه نیرو

۱ اهداف و چالش‌های پروژه

الکترونیک قدرت یکی از کاربردهای الکترونیک حالت‌جامد به‌منظور کنترل و تبدیل توان الکتریکی می‌باشد. تبدیل توان برحسب نوع توان ورودی و خروجی می‌تواند به چند دسته تقسیم‌بندی گردد:

- تبدیل ولتاژ مستقیم به متناوب (اینورتر)
- تبدیل ولتاژ از متناوب به مستقیم (یکسو کننده)
- تبدیل ولتاژ مستقیم/متناوب به مستقیم/متناوب به‌منظور کاهش یا افزایش سطح ولتاژ
  - مبدل‌های مستقیم به مستقیم
  - مبدل‌های متناوب به متناوب
- تبدیل تک فاز به سه فاز(مبدل فاز)
- ایزوله کننده از شبکه (مبدل‌های اصلاح ضریب توان)

در مرکزیت هر مبدل توان یک کلید قرار دارد. در راستای ارزیابی مواد مورداستفاده در هر کلید، دو پارامتر مهم نقش پررنگی را ایفا می‌نمایند.

- ولتاژ شکست کلید [1]
- مقاومت روشن شدن کلید [2]

علاوه بر این دو مورد یادشده، تلفات عمده هر کلید نیز بر مبنای همین دو پارامتر تعریف می‌گردد.

- تلفات هدایتی ناشی از مقاومت روشن شدن کلید که باکم شدن این مقاومت کاهش می‌یابد.
- تلفات کلید زنی که با افزایش فرکانس کلید زنی بزرگ‌تر می‌گردد.

هراندازه این تلفات کاهش یابند بازدهی مبدل بیشتر خواهد شد. قابلیت و صرفه اقتصادی مبدل‌های توان یک سیستم قدرت به‌طور عمده‌ای به ادوات فعال مورداستفاده وابسته است. خصوصیات و محدودیت‌های این ادوات پارامترهای اساسی در طراحی سیستم‌های الکترونیک قدرت می‌باشد. امروزه ادوات سیلیکونی مانند IGBT، ماسفت‌ها و تایرستورها در حال رسیدن به محدودیت‌های فیزیکی خود هستند. بنابراین در طول سال‌ها تلاش، صنعت نیمه‌هادی، ادوات فعال سریع‌تر و با بازدهی بالاتری با استفاده از مواد wide-bandgap مانند :

[1] Breakdown voltage (V_{br})
[2] ON-resistance (R_{ON})

محرمانه(مخصوص پژوهشگاه نیرو)

- سیلیسیوم کرباید (SiC)
- نتریدگالیوم (GaN)

ارائه داده است. تمامی سیستم‌های الکترونیک قدرت در آینده از مزایای این ادوات بهره‌مند خواهند شد. این مزایا در [1] موردبحث قرارگرفته است:

- کاهش ملزومات انتقال حرارت
- کاهش ۸۰ درصدی در حجم و وزن سیستم
- افت ولتاژ کمتر ادوات تک‌قطبی
- افزایش چگالی توان خروجی
- بهبود خواص ترانزیستور و سرعت کلید زنی
- کاهش نویز الکتریکی ناشی از پیکربندی کوچک‌تر و نبود بارهای ریکاوری در دیودها و ترانزیستورها

در این پروژه ما برای اولین بار در ایران با استفاده از ادوات نتریدگالیوم مدارات چندین مبدل الکترونیک قدرت را طراحی خواهیم نمود. این پروژه را در ابتدا با طراحی مدارات الکترونیک قدرت به‌صورت مجزا[3] مطابق با استاندارد های صنعتی روز شروع خواهیم نمود. اتمام موفقیت‌آمیز این پروژه نیازمند غلبه بر چندین چالش اساسی است که در بخش‌های بعدی به‌طور مفصل تشریح گردیده است. قسمت بعدی این پروژه طراحی سیستم‌های مجتمع با توان‌های پایین‌تر با استفاده از فنّاوری نیتریدگالیوم خواهد بود که هدف غایی این پروژه می‌باشد.

۱-۱ اهداف پروژه

هدف نهایی الکترونیک قدرت، همانند دیگر شاخه‌های الکترونیک، حرکت به سمت مجتمع سازی مدارات قدرت می‌باشد. این امر منجر به کاهش اندازه مدارات، بالا رفتن بازدهی و کاهش شدید هزینه‌های ساخت می‌شود. مدارات مجتمع دارای قابلیت اطمینان بالا و طول عمر طولانی هستند و نیاز به نگهداری و تعمیرات دوره‌ای نیز ندارند. عقب‌افتادگی الکترونیک قدرت در این زمینه در مقایسه با دیگر شاخه‌های الکترونیک به دلیل نیازمندی به استفاده از ادوات دارای ساختار عمودی[4] می‌باشد، زیرا این ادوات قادر به تحمل چگالی جریان بالاتر و مقاومت روشن شدن کوچک‌تری هستند. متأسفانه ادوات عمودی به سبب ساختار ذاتی خود به‌راحتی قابل‌استفاده در مدارات مجتمع نیستند و منجر به بالا رفتن هزینه‌های ساخت می‌شوند. ادوات افقی مبتنی بر سیلیکون که

[3] Discrete-component based power electronic circuits

[4] منظور از ادوات عمودی ساختارهایی است که مسیر عبور جریان در راستای بدنه ترانزیستور می باشد، برخلاف ساختارهای سطحی که جریان در امتداد کانال ترانزیستور جاری می گردد.

به‌طورمعمول در مدارات مجتمع استفاده می‌شوند دارای مقاومت روشن شدن بزرگ‌تری نسبت به همتایان عمودی خود هستند، لذا مصارف آن‌ها در کاربردهایی با توان پایین مانند درایورهای ترانزیستورهای قدرت و یا مبدل‌های خطی محدود می‌شود.

با پیشرفت فنّاوری و توسعه ادوات غیر سیلیکونی مانند نیتریدگالیوم توجه گسترده‌ای به حوزه مدارات مجتمع قدرت[5] معطوف گردیده است، به‌طوری‌که بسیاری از شرکت‌های Fabless بزرگ و شناخته‌شده دنیا نزدیک به یک دهه مطالعه و بررسی و ساخت کلیدهای قدرت، امروزه به دستاوردهای بسیار بزرگی در این زمینه دست‌یافته‌اند. ازجمله این شرکت‌ها می‌توان Texas Instrument و Linear Technology را نام برد که درزمینه ادوات مجتمع قدرت توانسته‌اند مبدل‌های DC به DC کلید زنی و در محدوده چند صد وات و با بازدهی بالا و در ابعاد بسیار کوچک بسازند. لذا با توجه به به‌روز و مهم بودن مسئله بران شدیم تا بامطالعه و استفاده از ظرفیت‌های داخلی به طراحی و ساخت این مدارات نزدیک شویم تا از این موضوع که بحث داغ نقل محافل علمی و صنعتی است عقب نمانیم. در این پروژه درصدد طراحی و ساخت یک مبدل DC به DC به روش کلید زنی و در محدوده توان‌های ۱۰۰ تا ۳۰۰ وات به‌صورت مجتمع و با استفاده از ادوات نیتریدگالیوم هستیم. در مرحله اول، به طراحی و ساخت مبدل DC به DC با استفاده از ادوات نیتریدگالیوم و به‌صورت مجزا پرداخته خواهد شد.

ازجمله مزایای استفاده از ادوات نیتریدگالیوم در این طراحی کاهش چشمگیر حجم ساخت می‌باشد. در مدارات مبتنی بر ادوات سیلیکونی فرکانس کلید زنی در محدوده چند ده کیلوهرتز انجام می‌شود. فرکانس‌های بالاتر تلفات کلید زنی غیرقابل قبولی دارند. لذا برای دستیابی به ریپل ولتاژ مناسب در مصارف صنعتی (زیر ۲ درصد) و ریپل جریان مناسب (زیر ۵ درصد) مقادیر المان‌های غیرفعال[6] بزرگ بوده و عمدتاً مقدار زیادی از حجم و مساحت مدار مربوطه را خازن‌ها و سلف‌ها تشکیل می‌دهند. با توجه به بزرگ بودن خازن‌های مورداستفاده، مقاومت سری معادل[7] این خازن‌ها باعث بروز مشکلاتی مانند کاهش بازدهی مبدل و کیفیت ریپل نامناسب می‌شوند. در مقابل، با توجه به اینکه ادوات نیتریدگالیوم در فرکانس بالا (چند مگاهرتز) کلید زنی می‌شوند، اندازه و مقدار ادوات غیرفعال به‌شدت کوچک می‌شود، و درنتیجه آن، اندازه مدارت تا حدود ۵ تا ۶ برابر کاهش می‌یابد. از طرفی بنا به بالا بودن فرکانس، ریپل جریان و ولتاژ در محدوده مناسبی خواهد بود. از مزایای دیگر استفاده از ادوات نیتریدگالیوم این است که این ادوات دارای مقاومت روشن شدن بسیار کوچک‌تری بوده و لذا تلفات هدایتی به‌طور عمده کاهش می‌یابد.

[5] Power Integrated Circuit (Power IC)
[6] Passive
[7] Equivalent series resistance(ESR)

۱-۲ چالش‌های مرتبط با این مرحله از پروژه

در این پروژه درصدد طراحی و ساخت یک مبدل DC به DC به روش کلید زنی و در محدوده توان‌های ۱۰۰ تا ۳۰۰ وات هستیم. در مرحله اول، به طراحی و ساخت مبدل DC به DC با استفاده از ادوات نیتریدگالیوم و به‌صورت مجزا انجام پرداخته خواهد شد. چالش‌های این مرحله از پروژه به شرح ذیل می‌باشد.

چالش ۱: از پارامترهای مهم در کلیدهای قدرت مقاومت روشن شدن کلید می‌باشد. ترانزیستورهای مبتنی بر نیتریدگالیوم از مشکلاتی مانند پدیده بسیار پیچیده به دام افتادن الکترون‌ها[8] رنج می‌برند. این مسئله باعث می‌شود مقاومت روشن شدن کلید به‌صورت پویا تغییر می‌کند. این تغییرات تابع عواملی مانند دما، فرکانس کلید زنی و ولتاژ اعمال‌شده به گیت این ترانزیستورها می‌باشد. لذا در این مرحله مدل‌سازی و استخراج این پارامترها و نحوه تغییرات آن‌ها با عوامل یادشده بسیار حائز اهمیت است.

چالش ۲: با توجه به تجربه اندک درزمینه ادوات نیتریدگالیوم در کشور، یکی از اصلی‌ترین چالش‌ها طراحی و ساخت مدار چاپی مبتنی بر این ادوات می‌باشد. فرکانس کلید زنی بالای این مدارات ایجاب می‌کند که مدار چاپی بر اساس استانداردهای مدارات فرکانس بالا بازطراحی شود. از طرفی درایو این کلیدها متفاوت با ماسفت‌های قدرت موجود می‌باشد و لذا آزمون خطاهای بسیاری درزمینه‌ی ساخت این مدارات نیاز است.

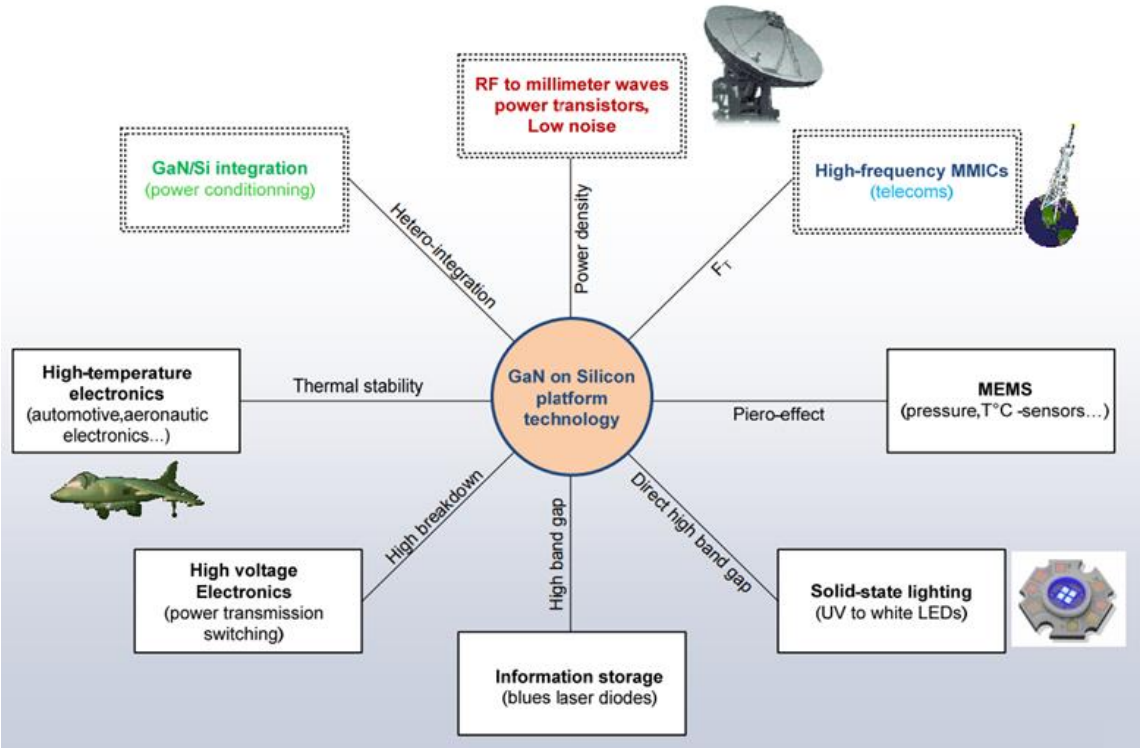
۱-۳ موضوعات موردبررسی در این گزارش

در این گزارش ابتدا مقدمه‌ای در ارتباط با خواص ادوات نیتریدگالیوم و ساختار ترانزیستورهای مختلف مبتنی بر آن ارائه می‌گردد. سپس در ادامه مروری بر مدل‌های فشرده[9] موجود برای ادوات نیتریدگالیوم خواهد شد. سپس به‌طور خاص به مدل ASM-GaN HEMT که یک مدل استانداردشده صنعتی جدید می‌باشد می‌پردازیم. پس از آن آخرین بهبودهای انجام‌شده در این مدل را به‌طور مختصر شرح خواهیم داد. در قدم بعدی تلاش‌های فعلی در بهبود این مدل برای کاربردهای سیستم‌های مجتمع توان را بررسی می‌کنیم. بر اساس مزایای این مدل نسبت به مدل‌های دیگر و تجربه قبلی کار با این مدل بر آن شدیم از این مدل در طراحی بهره گیریم و در صورت نیاز در بهبود هر چه بیشتر این مدل اقدامات لازم را انجام دهیم. در انتها معیارها و چالش‌های این ادوات در طراحی یک مبدل را موردبررسی قرار می‌دهیم. در این قسمت نیز به‌طور مختصر نتایج حاصل از بررسی مبدل‌های توان تولیدشده با این ادوات را مورد بحث قرار می‌دهیم.

[8] Trapping
[9] Compact models

۲ ترانزیستورهای مبتنی بر نیتریدگالیوم (GaN Transistors) [10]

مواد نیتریدگالیوم شامل نیتریدگالیوم و آلیاژهای آن مانند آلومینیوم نیتریدگالیوم (AlGaN)، ایندیوم‌نیترید-گالیوم (InGaN) و الومنیوم‌ایندیوم‌گالیوم‌نیتراید (AlInGaN) می‌باشد. این مواد مورداستفاده، مواد نیمه‌هادی هستند که به‌طور نسبی نسبت به سیلیکون بند گپ مستقیم[11] و بزرگ‌تری دارند که باعث می‌گردد انتقال الکترون ها در این مواد با نرخ بالایی صورت گیرد. این‌چنین انتقالی می‌تواند باعث بروز خواص جذاب بسیاری در ادوات نیتریدگالیوم شود. توانایی انتقال سیگنال در فرکانس‌های بالا، توانایی تابش مؤثر نور آبی ازجمله این خواص می باشد. لذا این ادوات علاوه بر کاربردهای الکترونیک قدرت در میدان‌های تابشی و ادوات الکترونیک نوری نیز کاربرد های فراوان دیگری دارند. در شکل زیر تعدادی از کاربردهای این ادوات را مشاهده می‌نماییم.



شکل ۲-۱کاربردهای ادوات نیتریدگالیوم [2]

از شصت سال پیش تابه‌حال این اولین بار است که یک فنّاوری جدیدتر قابلیت رقابت با ادوات سیلیکونی ازنظر هزینه و مقرون‌به‌صرفه بودن را پیداکرده است. لذا برای اولین بار بعد از ۶۰ سال یک فنّاوری توانسته است با عملکرد بالاتر و ارزان‌تر از همتای سیلیکونی خود پا به عرصه صنعت نیمه‌هادی بگذارد. نیتریدگالیوم رشد داده‌شده

[10] Main reference: [2]
[11] Direct bandgap

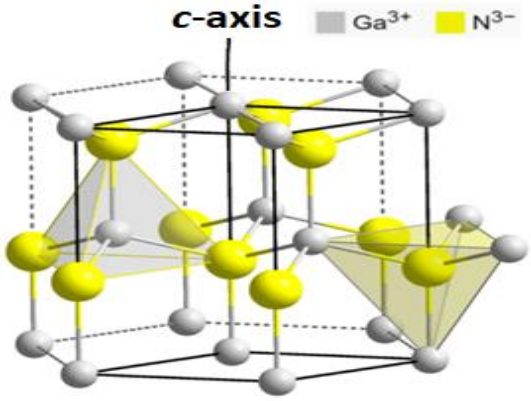
بر روی بستر سیلیکون علاوه بر بهبود چشمگیر در خواص ترانزیستوری با هزینه کمتری نسبت به نسل‌های سیلیکونی قبل‌تر خود تولید می‌گردد. ترانزیستورهای نیتریدگالیوم ابتدا به شکل ترانزیستورهای به‌صورت نرمال روشن ساخته شدند [12]. ترانزیستورهای جدید نیتریدگالیوم به‌صورت نرمال خاموش [13] دارای قابلیت کلید زنی در ولتاژهای بالاتر و جریان‌های بالاتر و سریع‌تر نسبت به نسل‌های قبلی می‌باشند.

امروزه علاقه شدیدی در جوامع علمی نسبت به نیتریدگالیوم برای فرکانس بالا، توان بالا و قابلیت کارکرد در دماهای بالاتر شکل‌گرفته است به‌گونه‌ای که تعداد زیادی از مراکز علمی معتبر دنیا بودجه و زمان خود را به این ادوات اختصاص داده‌اند. این فنّاوری امیدبخش‌ترین فنّاوری برای بسیاری از کاربردهای بسیار مهم مانند رادار، سیستم‌های هوافضا و کاربردهای مبدل‌های کلید زنی با بازدهی بالا می‌باشد (شکل ۲-۱)

۲-۱ ویژگی‌های مواد نیتریدگالیوم

نیتریدگالیوم دارای ساختار کریستالی به‌صورت(شکل ۲-۲) می‌باشد. کاربردهای یادشده به دلیل ویژگی‌های برتر این ادوات می‌باشد (شکل ۲-۴):

- مقادیر کم ضریب مغناطیسی (μ) و ضریب دی‌الکتریک (ε) این مواد
- بزرگ بودن گپ انرژی (E_g)
- میدان الکتریکی بحرانی بالا (E_{br})
- سرعت اشباع بالای الکترون‌ها (v_s)
- هدایت دمایی بالا



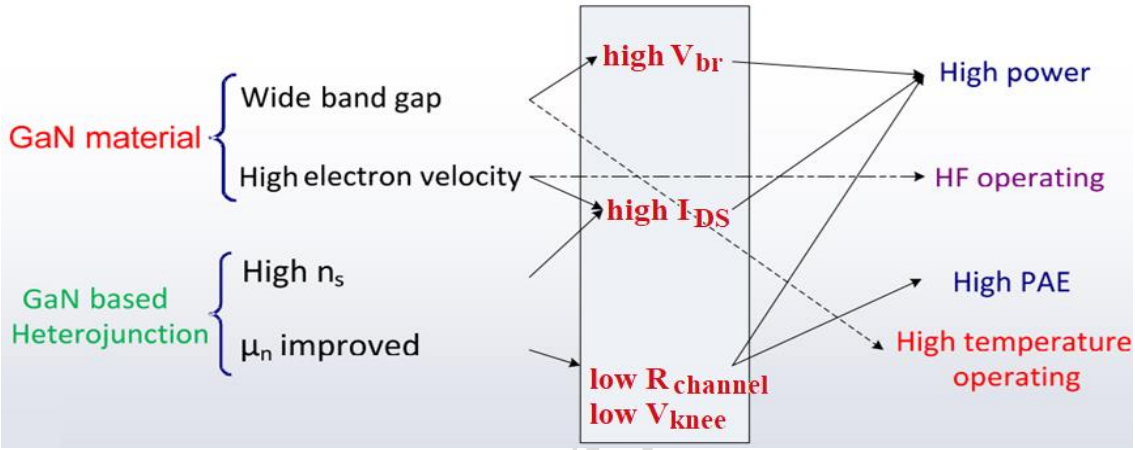
شکل ۲-۲ ساختار بلوره Wurtzite *نیتریدگالیوم*

[12] Normally-ON (or depletion-mode) transistors
[13] Normally-OFF (or enhancement-mode) transistors

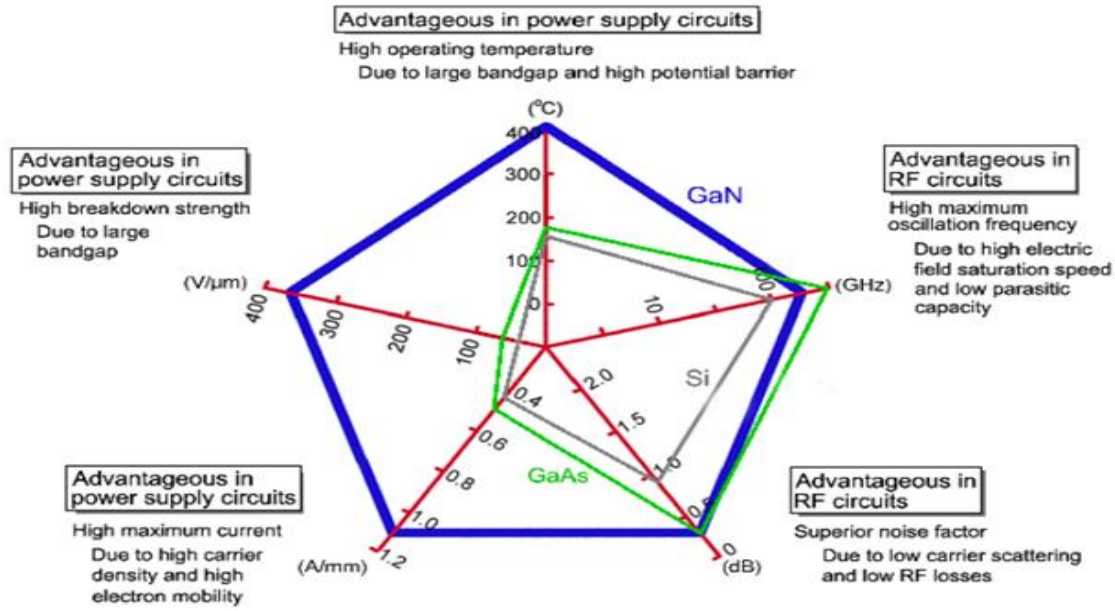
جدول ۲-۱ مقایسه دقیق بین خواص نیتریدگالیوم و گالیومآرسناید و سیلیکون

Material	μ	ε	E_g (eV)	v_s (cm/s)	E_{br} (V/cm)
Si	1500	11.9	1.12	$1x10^7$	$0.3x10^6$
GaAs	8500	13.1	1.43	$1x10^7$	$0.4x10^6$
GaN	1250	9.0	3.45	$2.2x10^7$	$3.3x10^6$

شکل ۲-۴ یک مقایسه دقیق بین خواص نیتریدگالیوم و گالیومآرسناید (GaAs) و سیلیکون نمایش می‌دهد.



شکل ۲-۳ در این شکل n_s چگالی الکترون و μ_n قابلیت حرکت الکترون و V_{br} ولتاژ شکست و HF فرکانس بالا و PAE بازده توان افزوده می‌باشد [2].



شکل ۲-۴ مزایای ادوات نیتریدگالیوم (Courtesy GaN Systems)

۲-۲ ویژگی‌های ترانزیستورهای مبتنی بر نیتریدگالیوم

کاربردهای بسیار مهم ادوات نیتریدگالیوم در الکترونیک قدرت به این دلیل قابل تحقق می‌باشند که با استفاده از این ادوات تحقق هم‌زمان تحمل ولتاژهای بالا و جریان‌های بالا و مقاومت روشن شدن کم امکان‌پذیر خواهد بود. ویژگی‌های کلیدی دیگر به‌صورت زیر خواهند بود:

- دمای عملکردی بالا
- سرعت کلید زنی بالاتر

تمامی این خواص ترانزیستوری نیتریدگالیوم همان‌طور که در شکل ۲-۳ نمایش داده‌شده است از ویژگی‌های فیزیکی منحصربه‌فرد این ادوات ناشی می‌گردد. در مقایسه با ادوات سیلیکونی در کاربردهای قدرت می‌توان موارد ذیل را بیان نمود [2, 3, 4, 5, 6].

- **میدان الکتریکی شکست بالاتر[14] (۱۰ برابر):** میدان شکست الکتریکی ادوات نیتریدگالیوم برابر $(3.3MV/cm)$ می‌باشد که این مقدار به‌طور قابل‌ملاحظه‌ای بیشتر از ادوات سیلیکونی است $(0.3MV/cm)$. این بدین معناست که یک‌لایه ۱ میکرومتری از نیتریدگالیوم قابلیت تحمل ۳۳۰ ولت را دارا می‌باشد درصورتی‌که ادوات سیلیکونی مشابه قابلیت تحمل ولتاژی حدود ۳۰ ولت را دارا هستند. این ویژگی باعث شده است ترانزیستورهایی باقابلیت تحمل ولتاژ ۱۹۰۰ ولت نیز به بازار عرضه گردند [7].
- باند انرژی بزرگ‌تر (۳ برابر)
- قابلیت تحرک فوق‌العاده بالای الکترون در این ادوات

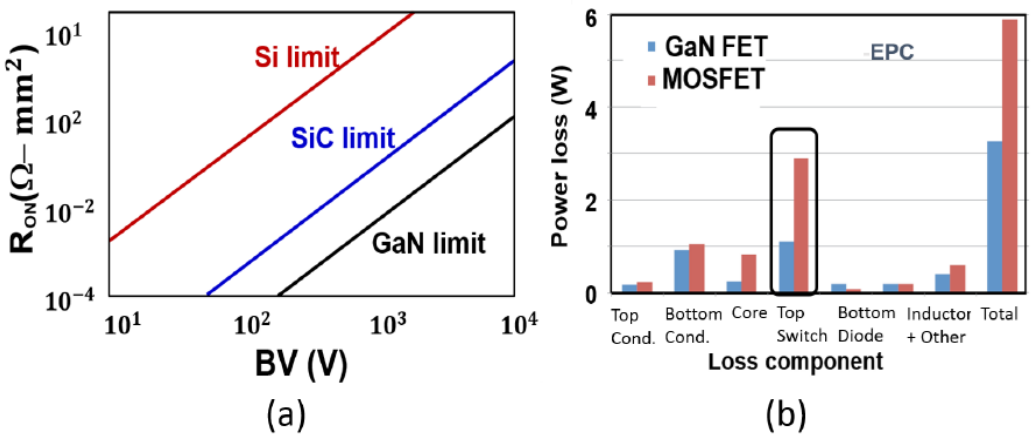
شکل ۲-۴ مقایسه‌ای دقیق بین آنچه ترانزیستورهای نیتریدگالیوم می‌توانند ارائه دهند با نمونه‌های سیلیکونی را نمایش می‌دهد. در این گزارش به بررسی مجزای سه نوع ترانزیستور مبتنی بر ادوات نیتریدگالیوم پرداخته خواهد شد. این ادوات به‌صورت زیر می‌باشند:

- ترانزیستورهای HEMT[15] به‌صورت معمول روشن یا تخلیه‌ای [16]
- ترانزیستورهای HEMT به‌صورت معمول خاموش یا افزایشی [17]
- ترانزیستورهای عمودی نیتریدگالیوم[18]

[14] High Break Down Electrical Field
[15] high-electron mobility transistor (ترانزیستورهای باقابلیت تحرک بالا)
[16] Normally-ON (or depletion-mode)
[17] Normally-OFF (or enhancement-mode)
[18] Vertical GaN transistors

۲-۳ وضعیت ادوات نیتریدگالیوم در الکترونیک قدرت[19]

زمینه‌های کلیدی که صنعت تبدیل انرژی، جایی که ادوات نیتریدگالیوم نقش قریب‌الوقوعی در آینده خواهند داشت، منابع تغذیه کلید زنی مستقیم به متناوب(اینورتر)، درایورهای موتورهای سرعت متغیر، لامپ‌های فلورسنت و مبدل‌های مستقیم به مستقیم(کانورتر) خواهند بود. در تمامی این کاربردها ۳ ویژگی کلیدی همان‌طور که در قبل گفته شد ولتاژ شکست بالا، مقاومت روشن شدن کم و نبود بارهای ریکاوری خواهد بود که در شکل ۲-۵ نمایش داده‌شده است. نمودار تغییرات ولتاژ شکست بر اساس مقاومت روشن شدن نشان می‌دهد که برای یک ولتاژ شکست موردنظر، مقاومت روشن شدن و به‌تبع آن تلفات هدایتی ترانزیستور در کلیدهای نیتریدگالیوم بسیار کمتر و درعین‌حال برای یک مقاومت روشن شدن و ولتاژ شکست مطلوب، اندازه قطعه کوچک‌تر خواهد بود. علاوه بر این نبود پیوند p-n در این ترانزیستورها برخلاف ادوات سیلیکونی باعث می‌شود که مقدار بار معکوس زیر گیت کمتر شده و تبع آن تلفات کلید زنی به‌شدت کاهش یابد.



شکل ۲-۵ a) مقاومت روشن شدن و ولتاژ شکست تئوری رسم شده برای ادوات نیتریدگالیوم، سیلیکون و سیلیکون کربابد که نشان‌دهنده‌ی بهبود مشخصات نسبت به سایر فنّاوری‌ها می‌باشد. b) تلفات قطعات مهم در یک مبدل ۱۲ به ۱,۲ ولت کاهنده در فرکانس کاری ۱ مگاهرتز. [8]

یک ترانزیستور 60A/650V با مقاومت روشن شدن 25 mΩ در [9] گزارش‌شده است. مقدار کم $R_{ON} \times (Q_g)$[20] به‌شدت مقدار تلفات کلید زنی را در یک مبدل توان کاهش می‌دهد. مقادیر کمتر از 1 nC.Ω نیز برای این کمیت در [10] گزارش گردیده است. لذا با کاهش تلفات کلید زنی بازدهی مبدل افزایش‌یافته و امکان کار در فرکانس‌های بالاتر فراهم می‌گردد. به‌عنوان مثال یک مبدل توان در محدوده چند کیلووات با استفاده از این ادوات با بازدهی ۹۹,۳ درصد در [11] نمایش داده‌شده است.

[19] Main Reference: [19]
[20] The Charges which are beneath the gate.

مزایای غیرقابل‌انکار این ادوات باعث شده است بسیاری از تولیدکنندگان نیمه‌هادی مشهور دنیا در این زمینه سرمایه‌گذاری نمایند. لیست کامل این شرکت‌ها در [12] آمده است. به تعدادی از این شرکت‌ها مانند IR، EPC، Transphorm، Fujitsu، Sanken، Toshiba، TI، Freescale می‌توان اشاره نمود. چالش‌های اساسی تطبیق این فنّاوری با نیازهای صنعتی، قابلیت اطمینان[۲۱] این فنّاوری و هزینه می‌باشند.

درحالی‌که استفاده از بستر سیلیکونی ارزان‌قیمت برای این ادوات هزینه تمام‌شده رشد لایه‌ها را کاهش داده است و در درازمدت می‌تواند مزیت هزینه کمتر ادوات سیلیکونی را جبران نماید، اما قابلیت اطمینان این ادوات در شرایط عملکردی در استرس ولتاژ و دمای بالا مطابق با استانداردJEDEC هم‌اکنون چالش اصلی شرکت‌های تولیدکننده محسوب می‌شود. از طرف دیگر تأثیرات درجه دومی مانند شکست گیت، افتادگی جریان[۲۲] و ... هم‌اکنون توسط پیشرفت‌های فنّاوری در حال برطرف شدن است. در این حین شاهد این هستیم که محصولات زیادی باقابلیت مجتمع سازی درایور و کلید در یک پکیج (CMOS driver + GaN switches) برای ولتاژهای کمتر از ۱۰۰۰ ولت برای کاربردهای مبدل‌های توان ارائه گردیده است [8]. مزایای استفاده از ادوات نیتریدگالیوم در مقایسه با محصولات سیلیکونی رقابت کننده ازنظر بازدهی و اندازه و شکل در شکل ۲-۶ مقایسه گردیده است.



شکل ۲-۶: a) مقایسه بین بسته‌بندی ادوات ماسفت و ترانزیستورهای نیتریدگالیوم. b) ماژول نیم‌پیل ۱۰ آمپر و ۸۰ ولت نیتریدگالیوم با درایور مجتمع شده از شرکت TI. [13]

۲-۴ ترانزیستورهای تخلیه‌ای (به‌صورت نرمال روشن) نیتریدگالیوم[۲۳]

ترانزیستورهای باقابلیت تحرک بالا (HEMT) اولین بار ۲۰ سال پیش اختراع شدند. اولین HEMT در سال ۱۹۸۰ میلادی و پس از اولین رشد موفقیت‌آمیز لایه تزریق[۲۴] شده AlGaAs/GaAs بر روی یک ساختار با سطح اتصال متفاوت گزارش گردید. با استفاده از دو ماده نیمه‌هادی مختلف با باند انرژی متفاوت یک چاه پتانسیل

[21] Reliability
[22] Current collapse
[23] Main Reference: [20]
[24] Dope

الکترون در سطح[۲۵] بین AlGaAs و GaAs شکل می‌گیرد. الکترون‌ها در این چاه انرژی به دام افتاده و یک ابر الکترونی دوبعدی (2DEG [۲۶]) را تشکیل می‌دهند. بنا بر دوبعدی بودن ابر الکترونی در این کانال قابلیت تحرک حامل‌های بار به‌شدت افزایش می‌یابد. اولین نسل از ساختارهای HEMT مبتنی بر GaAs به‌طور گسترده در کاربردهای رادیویی و ماکروویو موردمطالعه و استفاده قرار گرفت.

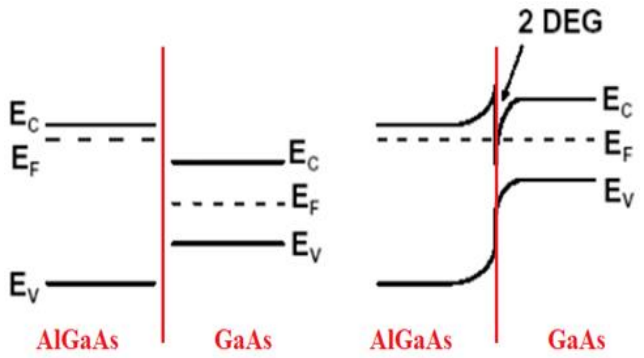
۲-۴-۱ عملکرد ترانزیستور

ویژگی پایه‌ای ساختار HEMT این است که باند هدایت بین مواد مورداستفاده که لایه‌های برير[۲۷] و کانال را می‌سازند تعادل ایجاد می‌کند.لایه‌ی برير باند هدایتی بالاتری نسبت به لایه کانال دارد. به دلیل این تفاوت بین باندهای انرژی یک چاه پتانسیل (چاه کوانتومی [۲۸]) شکل می‌گیرد (شکل ۲-۷) که می‌تواند تعداد زیادی الکترون را در خود نگه دارد و بدین ترتیب یک کانال در یک سطح هترو (به‌طور مثال سطح بین AlGaAs وGaAs) ایجاد نماید. ضخامت این کانال بسیار کمتر از طول و عرض آن است لذا توزیع الکترون در این چاه پتانسیل به‌صورت دوبعدی در نظر گرفته می‌شود. به این دلیل توزیع الکترونی را 2DEG می‌نامند.

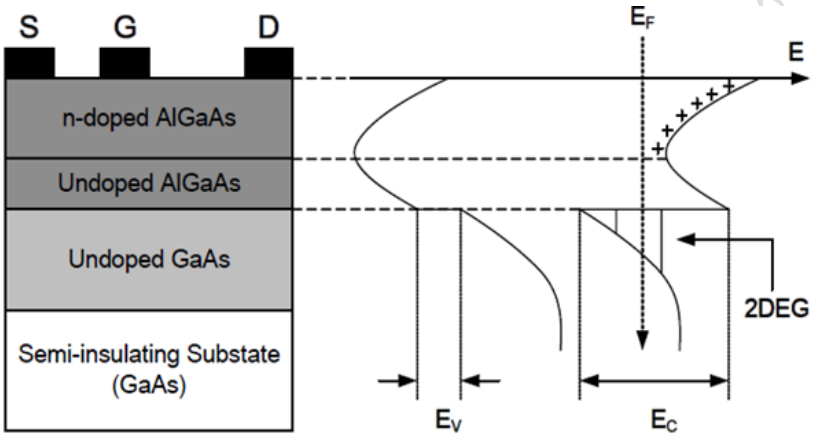
الکترون‌های موجود در لایه دوبعدی کانال، توسط پیاده‌سازی لایه برير تزریق شده فراهم می‌گردند. به‌طور خاص، بنا بر وجود سد پتانسیل در سطح هترو، الکترون‌ها از یون‌های دهنده‌ی لایه AlGaAs جدا می‌شوند و در کانال هدایت دوبعدی محدود می‌شوند که می‌تواند باعث کاهش پراکندگی [۲۹] بین حامل‌های بار و یون‌های دهنده شود. این ویژگی باعث بروز خواصی مانند چگالی الکترونی بالا و به‌تبع آن قابلیت تحرک الکترونی(μ_n) فراوانی شود که می‌تواند HEMT را گزینه مناسبی برای کاربردهایی با فرکانس و توان بالا نماید.

در یک HEMT با قرار دادن یک‌لایه برير شاتکی (فلز- نیمه‌هادی) گیت بر روی لایه‌ی تزریق شده‌ی AlGaAs برير، می‌توان تمرکز بارهای واقع در لایه ابر دوبعدی را با اعمال یک ولتاژ مناسب به گیت کنترل نمود. ساختار و نمودار انرژی برحسب باند یک AlGaAs/GaAs HEMT در شکل ۲-۸ نمایش داده‌شده است. در شکل ۲-۹ مکانیسم کنترل 2DEG توسط بایاس گیت در AlGaAs/GaAs HEMT نمایش داده‌شده است. با اعمال ولتاژ بایاس صفر یک‌لایه 2DEG در یک سطح هترو موجود است لذا کانال همیشه روشن است. با افزایش ولتاژ بایاس گیت، باند هدایت تغییر شکل پیداکرده و تعداد الکترون بیشتری وارد کانال می‌شوند که این امر چگالی بار سطحی و چگالی جریان در کانال را افزایش می‌دهد.

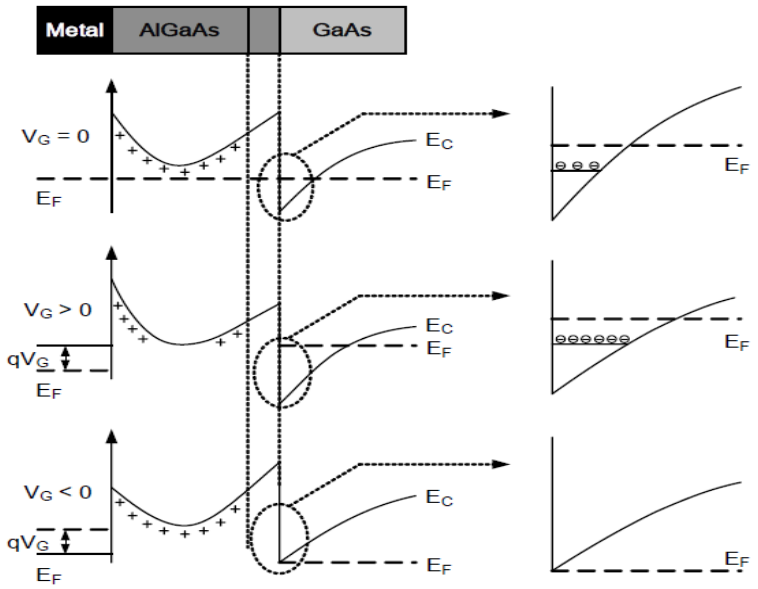
[25] Hetero-interface
[26] Two-dimensional electron gas
[27] Barrier layer
[28] Quantum well
[29] Scattering



شکل ۲-۷ ساختار تصویری لایه‌های AlGaAs و GaAs قبل و بعدازآنکه به هم اتصال پیدا می‌کنند. [14]



شکل ۲-۸ ساختار تصویری ترانزیستور AlGaAs/GaAs و پروفایل باندهای انرژی مربوط به آن. [14]



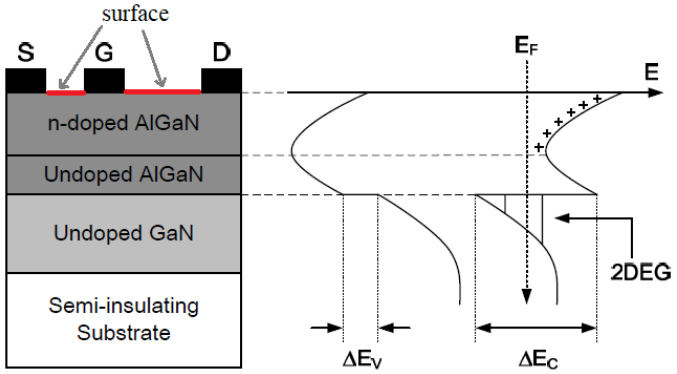
شکل ۲-۹ مکانیسم کنترل 2DEG توسط بایاس گیت در AlGaAs/GaAs HEMT. [14]

هنگامی‌که ولتاژ بایاس گیت پایین‌تر از ولتاژ آستانه (V_{th}) قرار دارد، کانال تخلیه می‌شود و در کانال هیچ الکترونی وجود ندارد، لذا کانال خاموش است و جریان نمی‌تواند در زیر گیت عبور کند. با یک تماس شاتکی به‌عنوان الکترود گیت و دو تماس اهمی به‌عنوان الکترود سورس و درین، یک ترانزیستور اثر میدان هترواستاتیک را می‌توان بر روی یک ویفر AlGaAs / GaAs شکل داد.

۲-۴-۲ توسعه AlGaN/GaN HEMT [30]

در اوایل ۱۹۹۰، با رشد موفقیت‌آمیز یک‌لایه نیتراید لایه نشانی شده باکیفیت به‌وسیله روش پیشرفته‌ی لایه نشانی گازی شیمیایی ارگانیک (MOCVD [31])، ساختار هترو AlGaN/GaN برای اولین بار در سال ۱۹۹۱ عرضه گردید. مشابه با ساختارهای GaAs، ساختارهای GaN-based HEMTs از دو ماده با باندهای انرژی متفاوت به‌عنوان بریر و کانال استفاده می‌کنند. مشهورترین این ساختارها AlGaN/GaN HEMT می‌باشد. بنا به فاصله باند هدایتی بین AlGaN و GaN یک چاه پتانسیل کوانتومی در سطح هترو بین این دو ماده شکل می‌گیرد. الکترون‌ها در ابر الکترونی دوبعدی به دام می‌افتند. رفت‌وآمد الکترون‌ها در یک محیط دوبعدی قابلیت تحرک بالایی را برای حامل‌های بار فراهم می‌آورد. تصویری از نمای مقطعی و نمودار انرژی برحسب باند این ادوات در شکل ۲-۱۰ نشان داده‌شده است.

برخلاف ساختار مبتنی بر GaAs منشأ 2DEG کاملاً در این ساختار متفاوت است. ساختارهای با پایه نیترید دارای یک ویژگی یکتا در مقایسه با ادوات GaAs هستند و آن‌هم میدان قطبی شدگی[32] در کریستال می‌باشد.این میدان تأثیر بسزایی در خواص الکترونی این ادوات دارد. این میدان از دو بخش اصلی ناشی می‌شود، قطبی شدن خود به خودی [33] و قطبی شدن پیزو الکتریک [34]:



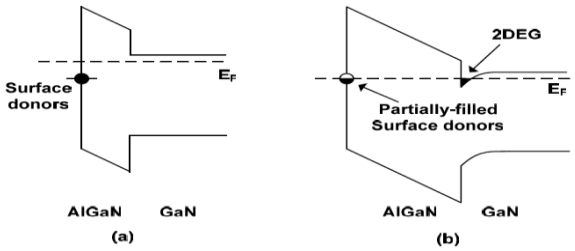
شکل ۲-۱۰ ساختار تصویری ترانزیستور AlGaAs/GaAs و پروفایل باندهای انرژی مربوط به آن. [14]

[30] Main references: [20, 69, 21]
[31] Metal-organic chemical vapour deposition
[32] (Polarization field) این میدان الکتریکی بین دوقطبی‌*های الکتریکی موجود در کریستال می باشد.*
[33] Spontaneous polarization
[34] Piezoelectric polarization

- بنا به تقارن غیر مرکزی [۳۵] در راستای محور c در یک ساختار wurtzite، یک میدان قطبی شدگی خود به خودی ماکروسکوپیک در راستای محور شش‌وجهی در یک کریستال wurtzite به وجود می‌آید.
- علاوه بر مورد بالا، نیتریک‌ها یک تغییر شکل ناشی شده از قطبیدگی پیزو الکتریک دارند که بسیار شدیدتر از نیمه‌هادی‌های گروه ۴ جدول تناوبی است.

بنا بر میدان قطبی شدگی شدید در این ساختارها، یک چگالی سطحی بار $1013\ C/m^2$ در سطح این ادوات قابل‌دستیابی است. این در صورتی است که هیچ‌گونه تزریق در این ناحیه صورت نپذیرفته است. در این صورت قابلیت حرکتی به بزرگی $1,800\text{-}2,000\ cm^2/V.sec$ قابل‌مشاهده خواهد بود. این‌چنین قابلیت تحرک بالایی دلیلی بر استفاده از لغت HEMT می‌باشد.

معروف‌ترین مدل در رابطه با منشأ 2DEG توسط Ibbetson et al [15] ارائه‌شده است. این مدل پیشنهاد می‌کند که سطوح انرژی سطحی- مانند یون‌های دهنده- می‌توانند به‌عنوان سورس الکترون در کانال 2DEG محسوب شوند. با میدان الکترواستاتیک ایجادشده توسط میدان قطبیدگی در ساختار AlGaN/GaN، باندهای انرژی و توزیع الکترون‌ها دچار تغییر شده و تعداد زیادی از الکترون‌ها از سطوح انرژی سطحی-مانند یون‌های دهنده[۳۶] به سطح بین AlGaN و GaN که دارای انرژی پایین‌تری هستند منتقل می‌شوند و یک 2DEG را می‌سازند. مکانیسم مشارکت سطوح انرژی سطحی در تشکیل لایه 2DEG در شکل ۲-۱۱ برای یک‌لایه غیر تزریق شده AlGaN نشان داده‌شده است. اگر سطوح انرژی سطحی(مانند یون‌های دهنده) به‌اندازه کافی عمیق باشند و در زیر سطح انرژی فرمی (E_f) واقع گردند طبیعتاً کانال 2DEG تشکیل نخواهد شد (شکل ۲-۱۱ (a)). زمانی که ضخامت برير افزایش می‌یابد، سطوح انرژی سطحی- مانند یون‌های دهنده- به سطح فرمی می‌رسند، لذا الکترون‌ها قادر خواهند بود که از سطوح انرژی سطحی به سطوح انرژی خالی در باند هدایت در سطح بین AlGaN و GaN بروند. با این امر لایه 2DEG در کانال به وجود می‌آید و یون‌هایی با بار مثبت در سطح به وجود می‌آیند (شکل ۲-۱۱ (b)).



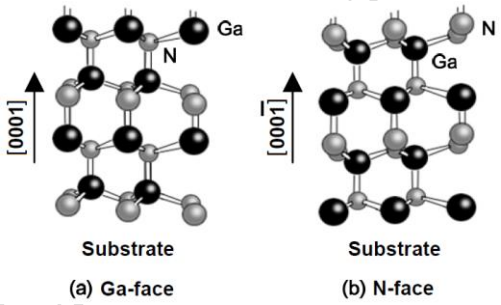
شکل ۲-۱۱ پروفایل باندهای انرژی ساختار ناهمگون AlGaN/GaN باضخامت‌های متفاوت AlGaN که تأثیر باندهای انرژی سطحی را در تشکیل 2DEG نمایش می‌دهد. [14]

[35] Non-central symmetry

[۳۶](Donor Like Surface State)-درشکل ۲-۱۰ surface نشان داده‌شده است. Surface states به سطوح انرژی در surface گفته می‌شود.

۲-۴-۳ ترانزیستورهای Ga-Face و N-Face [37]

جهت میدان قطبی شدگی در نیترید وابسته به جهت کریستال است که دو حالت دارد: حالت Ga-face (شکل ۲-۱۲(a)) و حالت N-face (شکل ۲-۱۲ (b)). بنا به عدم تقارن معکوس[38]در راستای محور c در ساختار wurtzite، ساختارهایی که در راستای (۰۰۰۱) و (۰۰۰۱) رشد داده می‌شوند باعث قطبیدگی Ga-face و N-face می‌گردند. تقریباً تمام نیتریدهای رشد داده‌شده با MOCVD به‌صورت Ga-Face و نیترایدهایی که به‌صورت لایه نشانی با اشعه مولکولی[39] رشد داده‌شده‌اند معمولاً N-face هستند. ساختارهای Ga-face در ساختارهایی مانند Ga-face AlGaN/GaN HEMTs وN-face AlGaN/GaN HEMTs دارای قطبیدگی معکوس هم هستند. در ساختارهای Ga-face AlGaN/GaN HEMTs ابر الکترونی دوبعدی یا همان 2DEG در زیر لایه AlGaN شکل می‌گیرد درحالی‌که در ساختارهای N-face AlGaN/GaN HEMTs ابر الکترونی دوبعدی بر روی لایه AlGaN تشکیل می‌شود. بسیاری از ادوات GaN HEMTs موجود در بازار دارای ساختارGa-face هستند.



شکل ۲-۱۲ ساختارهای a) Ga-face b) N-face در یک بلوره wurtzite [14]

۲-۴-۴ مواد مورداستفاده در بستر نیتریدگالیوم [40]

۲-۴-۴-۱ ذاتی [41] یا غیر ذاتی [42]بودن مواد بستر نیتریدگالیوم

در بسیاری از کاربردها نیتریدگالیوم بر روی یک بستر رشد داده می‌شود. اما تفاوت‌های فیزیکی بین نیتریدگالیوم و بستر می‌تواند موجب مشکلاتی در رشد یک‌لایه مناسب و باکیفیت در بسیاری از کاربردها گردد.

[37] Main references: [74, 75]
[38] Inversion asymmetry
[39] Molecular Beam Epitaxy (MBE)
[40] Main references: [2, 78, 73, 22, 72, 71]
[41] Native
[42] Non-native

به‌طور مثال نیتریدگالیوم ضریب گسترش حرارتی[۴۳] متفاوتی از بسیاری از بسترهای دیگر مانند سیلیکون، sapphire (Al_2O_3) و silicon carbide (SiC) دارد. این تفاوت در ضریب گسترش حرارتی می‌تواند موجب شکست نیتریدگالیوم لایه نشانی شده بر روی این‌چنین بسترهایی، به‌طور مثال زمانی که بستر در طول پروسه ساخت سرد شود، گردد. ترک خوردن و شکست لایه نیتریدگالیوم می‌تواند باعث شود این لایه مناسب برای بسیاری از کاربردها نباشد. این ترک خوردن می‌تواند برای ضخامت‌های بالای نیم میکرون تبعات مخربی را داشته باشد.

نیتریدگالیوم همچنین ثابت شبکه کریستالی [۴۴] متفاوتی از بسیاری از بسترهای موجود دارد. این تفاوت در ثابت شبکه کریستالی می‌تواند باعث بروز نقص‌هایی در شبکه کریستالی لایه‌ی لایه نشانی شده بر روی بستر شود.این‌چنین نقص‌هایی می‌توانند عملکرد قطعه را تخریب کنند.

ساختارهای AlGaN/GaN HEMT بر روی سه بستر پایه رشد داده می‌شوند:

- یاقوت کبود یا (Al_2O_3): این بستر یک بستر معمول برای این ادوات بوده است. از این بستر برای LED های سفید استفاده می‌شود اما یک اشکال اساسی آن هدایت دمایی پایین آن می‌باشد، لذا استفاده از آن در توان‌های بالا دشوار می‌باشد.
- سیلیکون کرباید یا (SiC): این بستر می‌تواند گزینه خوبی برای بسیاری از کاربردها باشد زیرا که دارای هدایت دمایی بالا و اختلاف ثابت شبکه کریستالی بسیار کوچکی با نیتریدگالیوم دارد(حدود ۳,۵ درصد). متأسفانه این بستر هم‌اکنون بسیار گران می‌باشد و ویفرهای ۶ اینچی آن نیز در مقادیر اندک در بازار یافت می‌شوند.
- سیلیکون: این بستر بسیار ارزان‌تر و در دسترس تر و در اندازه‌های ویفر بزرگ‌تر قابل یافت است. اما اختلاف شبکه کریستالی آن با نیتریدگالیوم زیاد می‌باشد (۱۶,۹ درصد) که می‌تواند باعث شکست لایه‌ی لایه نشانی شده گردد. انحنا در ویفر، چگالی نقص [۴۵] بالا در شبکه کریستالی و هدایت دمایی ضعیف این ساختارها باعث شده خواص الکترونی این ترانزیستورها با سایر بسترها مثل سیلیکون کرباید قابل‌مقایسه نباشد.

همان‌طور که اشاره شد، بسترهای یاقوت ایزوله کننده‌هایی با هدایت دمایی ضعیف هستند، و بسترهای سیلیکون کرباید بسیار گران می‌باشند. بنابراین رشد نیتریدگالیوم روی بستر سیلیکون توجه‌ها را به خود جلب کرده است. بسترهای سیلیکون همچنین در انواع اندازه‌های ویفر در دسترس هستند و هزینه پایینی دارند و همچنین هدایت

[43] Thermal expansion coefficient (or thermal expansion rate)
[44] Lattice constant
[45] Defect density

دمایی مناسبی نیز دارند. با رشد نیتریدگالیوم روی بستر سیلیکون این امر ممکن می‌شود تا به‌طور یکپارچه ادوات نوری نیتریدگالیوم را با قطعات میکروالکترونیک مجتمع سازی نمود. اما بنا به تفاوت زیاد در نرخ گسترش دمایی و ثابت شبکه کریستالی بین نیتریدگالیوم و سیلیکون، مشکل رشد نیتریدگالیوم بر روی بسترهای دیگر با شکاف و ترک‌های کم و یا بدون شکاف چالش بسیار بزرگی است که تحقیقات آینده را می‌تواند به خود جلب کند. در بسیاری از موارد با پیشرفت فنّاوری در لایه نشانی و طراحی قطعه، پروسه‌های ساخت پیشرفته، بسته‌بندی پیشرفته قطعه و تکنیک‌های درایو گیت مختلف، ترانزیستورهای نیتریدگالیوم با بستر سیلیکون به مرحله تجاری‌سازی رسیده و مورداستفاده در بسیاری از کاربردهای قدرت قرارگرفته‌اند.

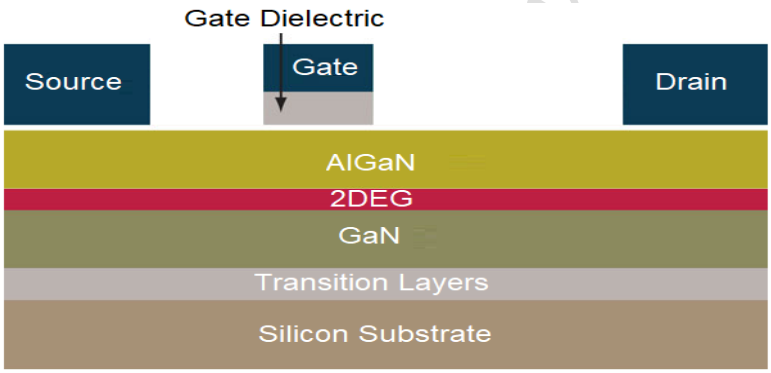
جدول ۲-۲ لیست ویفرهای مختلفی که نیتریدگالیوم روی آن رشد داده می‌شود. [2]

	GaN Sapphire	GaN SiC	GaN Bulk-GaN	GaN Silicon	GaN Silicon	GaN Glass	GaN Diamond
Epiwafer providers	TDI Hitachi Cable NTT Kyma OptoGaN AZZURRO	CREE Hitachi Cable NTT Toyoda Gosei AZZURRO IQE,Kopin Picogiga	Sumitomo SEI Kyma LumiLOG Samsung-corning Hitachi Cable AZZURRO	Nitronex AZZURRO Picogiga IMEC IQE NTT DOWA	Toshiba Ceramic (TOCERA)	BlueGlass	
Device maker	Lumileds Osram Nichia Toyoda Gosei Velox	CREE Fujistu RFMD NXP Freescale NEC, TriQuint	Sony Nichia NEC Toyota	**Nitronex OKI TriQUINT MicroGaN, ST, IR, Sanken,Fuji GaN system**	R&D	R&D	R&D
Application	Blue/white LED, power devices	RF devices	Blue/violet laser diode, power devices	Power devices RF,LED	RF devices Power devices	Blue/white LED	

در حالت ایده‌آل ساختار AlGaN/GaN بر روی یک‌لایه هم‌جنس از نیتریدگالیوم رشد داده می‌شود. هم‌اکنون فنّاوری روز در این جهت گام برمی‌دارد. با این روش که امروزه برای ساخت لیزرهای آبی‌رنگ مورداستفاده قرار می‌گیرد می‌توان به پایین‌ترین چگالی نقص ممکن رسید زیرا که ثابت شبکه کریستالی هر دو یکی است و همچنین هدایت دمایی نیز رفتار خوبی از خود نشان می‌دهد. هرچند که این روش مزایای زیادی دارد اما هنوز گران است و به دلیل مشکلات عدیده در لایه نشانی و مشکلات ترمودینامیکی و همچنین ضخامت کم ویفرهای در دسترس نمی‌توان روی استفاده از آن‌ها در آینده نزدیک حساب نمود. در این راستا لیست ویفرهای مختلفی که نیتریدگالیوم روی آن رشد داده می‌شود در جدول ۲-۲ نشان داده‌شده است.

۲-۴-۴-۲ لایه‌های میانی [۴۶] یا لایه گذار

تکنیک‌های مختلفی ایجادشده‌اند تا مشکل ایجاد ترک و شکاف در لایه نیتریدگالیوم رشد داده‌شده بر روی بستری از یاقوت یا سیلیکون کرباید یا سیلیکون را رفع کنند. این تکنیک‌ها به‌طور مثال ممکن است شامل قرار دادن یک یا چندلایه بافر یا محافظ بر روی بدنه و سپس لایه نشانی لایه نیتریدگالیوم بر روی لایه‌های محافظ باشد (شکل ۲-۱۳). (لایه محافظ یا بافر به لایه‌ای اطلاق می‌شود که بین دو کریستال ساندویچ می‌شود تا تفاوت شبکه کریستالی بین این دو را جبران نماید). در ارتباط با بستر سیلیکون، علاوه بر مشکلات ذکرشده دیده می‌شود که سیلیکون به‌شدت با گالیوم واکنش می‌دهد و لذا بدون لایه محافظ نمی‌توان آن را روی سیلیکون رشد داد. لایه‌هایی مانند AlAs، GaAs، AlNو سیلیکون کرباید به‌عنوان لایه میانی مورداستفاده قرار می‌گیرند. در میان این لایه‌ها AlN به‌طور مؤثر می‌تواند واکنش بین گالیوم و سیلیکون را سرکوب نماید. این لایه همچنین می‌تواند باعث جلوگیری از نفوذ سیلیکون در لایه اپیتکسی شده [۴۷] نیتریدگالیوم شود.

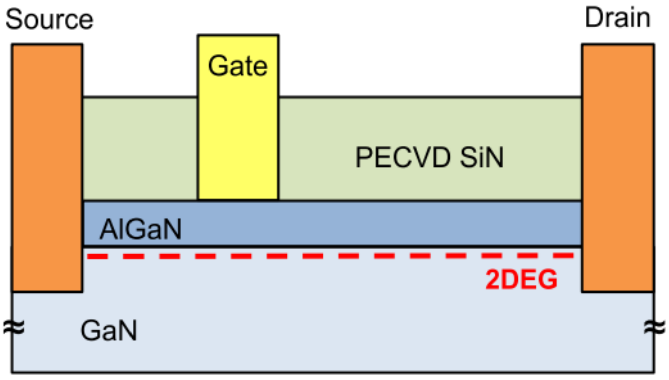


شکل ۲-۱۳ روش استفاده از لایه‌های میانی به‌منظور بهبود کیفیت ساختار نیتریدگالیوم. [16]

۲-۴-۵ لایه خنثی‌کننده [۴۸]

در قسمت‌های در ارتباط با سطوح انرژی سطحی- مانند یون‌های دهنده- توضیحاتی ارائه گردید. این سطوح انرژی الکترون‌هایی که به‌وسیله‌ی گیت تزریق می‌شوند را به دام می‌اندازند و یک‌لایه بار در یا اطراف سطح (surface) ایجاد می‌کنند.. این حقیقت که سطوح انرژی سطحی- مانند یون‌های دهنده- می‌توانند تأثیر بسزایی بر روی عملکرد ماکرویو این ترانزیستورها بگذارد، به‌صورت گسترده موردقبول واقع‌شده است. برای حذف یا کاهش اثر این سطوح انرژی یک خنثی‌سازی سطحی صورت می‌پذیرد (شکل ۲-۱۴). برای خنثی کردن این سطوح انرژی از روش PECVD [۴۹] که معمولاً در این روش لایه نشانی SiN بر روی سطح ویفر انجام می‌پذیرد.

[46] Transition layers
[47] Epitaxy layer
[48] Passivation Layer. Main references: [76, 77]
[49] Plasma enhanced chemical vapor deposition

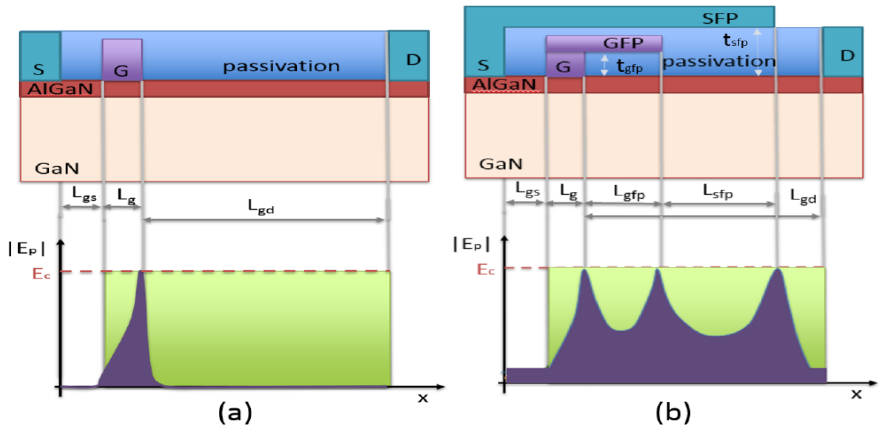


شکل ۲-۱۴ روش خنثی‌سازی سطح

۲-۴-۶ صفحه‌های کنترل میدان الکتریکی [۵۰]

صفحه‌های کنترل میدان الکتریکی (Field Plates (FPs)) با شکل‌دهی متالیزه گیت و سورس،طوری طراحی می‌شوند تا میدان الکتریکی و افزایش ولتاژ شکست [۵۱] ترانزیستور را مدیریت کنند. به‌طورمعمول در کاربردهای HEMT های نیتریدگالیوم ولتاژ بالا [۵۲]، این صفحات در دو نوع قرار خواهند گرفت: FP های متصل به گیت [۵۳] (GFP) و FP های متصل به سورس [۵۴] (SFP) (شکل ۲-۱۵(b)). مزیت عملیاتی این FP ها با طرح در شکل ۲-۱۵ توضیح داده‌شده است که همچنین برش مقطعی HV-GaN-HEMT با و بدون FP را نشان می‌دهد. حضور نواحی FP ترانزیستور ولتاژ شکست را تقویت می‌کند. این عمل به گسترش میدان الکتریکی در مسافت‌های طولانی‌تر در امتداد طول ترانزیستور می‌انجامد. در حالت ایده‌آل، پروفایل میدان مطلوب موردنظر برای به حداکثر رساندن ولتاژ شکست برای یک طول داده‌شده به‌صورت مستطیل شکل و با میدان در همه‌جا برابر و با میدان بحرانی شکست $(E_c = 3\ \mathrm{MV/cm})$ توسط ناحیه پس‌زمینه سبزرنگ در پروفایل میدان نشان داده‌شده است. در واقعیت با توجه به محدودیت در تعداد و حداقل طول FP ها نتایج پروفایل میدان مطابق شکل ۲-۱۵ (b) خواهد بود. طول مناطق FP (L_{sfp} و L_{gfp} در شکل) به همراه ضخامت دی‌الکتریک (t_{sfp} و t_{gfp}) FP ها و گذردهی [۵۵] آن‌ها، پارامترهای طراحی بهینه‌شده‌ای هستند تا ولتاژ شکست مطلوب را برای یک طول گیت مشخص (L_g) و فاصله‌ی بین درین و گیت مشخص (L_{gd}) به دست آورند.

[50] Field plate. Main reference: [23]
[51] Breakdown voltage (BV)
[52] High voltage (HV)
[53] Gate-connected field plate
[54] Source-connected field plate
[55] Dielectric permittivity



شکل ۲-۱۵ a) نمای برش مقطعی ترانزیستور بدون FP با میدان‌های الکتریکی جانبی کشیده شده از سورس به درین در ولتاژ شکست درین-سورس در حالت خاموش. b) یک ترانزیستور با GFP و SFP [13]

۲-۵ ترانزیستورهای HEMT به‌صورت نرمال خاموش(افزایشی)[۵۶]

زمانی که ادوات نیتریدگالیوم برای اولین بار در سال ۲۰۰۴ تجاری‌سازی شدند، برای کاربردهای فرکانس‌های رادیویی مورداستفاده قرار گرفتند جایی که به‌صورت معمول روشن بودن ترانزیستور (حالت تخلیه‌ای) موردقبول واقع می‌شد. به‌صورت خاص، در ساختارهای ناهمگون AlGaN/GaN چگالی بالای 2DEG ایجادشده به‌وسیله‌ی قطبی شدگی خود به خودی و پیزو الکتریک، ترانزیستور AlGaN/GaN HEMT را با ولتاژ آستانه‌ای[۵۷] بین ۲- تا ۶- ولت ارائه می‌کند (معمولاً اندازه ولتاژ آستانه به ساختار لایه نشانی‌شده وابسته است، به‌طور مثال نسبت آلومینیوم، مقدار تزریق و ضخامت لایه AlGaN می‌توانند مقدار این ولتاژ را تعیین کنند). در کاربردهای تبدیلات انرژی، به کاربردن ترانزیستورهای تخلیه‌ای غیرمعمول است. در شروع کار یک مبدل توان، یک بایاس منفی باید ابتدا به ترانزیستور اعمال شود. اگر این ولتاژ منفی اعمال نشود در ابتدای امر اتصال کوتاه رخ خواهد داد. لذا بنا به دلایل حفاظتی ترانزیستورهای نیتریدگالیوم باید به‌صورت معمولاً خاموش (حالت افزایشی) باشند که ولتاژ آستانه مقداری مثبت و قابل تنظیم دارد. مزیت دیگر کار کردن ترانزیستورهای افزایشی مصرف کم‌توان در این نوع ترانزیستورها می‌باشد. همچنین این‌چنین ترانزیستورهایی به‌شدت موردعلاقه‌ی طراحان ازلحاظ هزینه و اندازه هستند. در مقایسه با ترانزیستورهای تخلیه‌ای به ولتاژ منفی نیاز ندارند و بنابراین پیچیدگی سیستم و هزینه به‌طور هنگفتی کاهش می‌یابند. برای کاربردهای مبدل‌های توان، ماسفت‌های سیلیکونی و IGBT تابه‌حال به‌صورت انحصاری مورداستفاده قرارگرفته‌اند. ترانزیستورهای نیتریدگالیوم افزایشی در حال ظهور در حال گرفتن جای IGBT در طراحی‌ها هستند. ترانزیستورهای افزایشی نیتریدگالیوم رفتارهای مداری مشابهی به ماسفت‌های قدرت

[56] Main references: [20, 17, 87, 70, 26, 25, 24]
[57] Threshold voltage

دارند اما در بعضی خواص ترانزیستوری مانند سرعت، اندازه و مقاومت روشن شدن از همتای سیلیکونی خود عملکرد بهتری دارند. ویژگی‌های ذکرشده طراحان مبدل‌های توان را قادر می‌سازد تا تلفات توان را کاهش داده و اندازه سیستم را کاهش دهند و بازدهی را نیز افزایش داده و درنهایت هزینه تمام‌شده سیستم را کاهش دهند.

دو فنّاوری بهینه برای به دست آوردن حالت افزایشی به همراه مقاومت روشن شدن کم به‌صورت زیر هستند:

- Metal–insulator–semiconductor Gate FET (MIS-Gate FET or MISFET)
- p-GaN FET

این دو روش در قسمت‌های بعدی موردبحث قرار می‌گیرند. جدول ۲-۳ یک لیست از چندین کارخانه ساخت قطعات نیمه‌هادی که این ادوات را فراهم می‌کنند فراهم نموده است.

جدول ۲-۳ لیست از چندین کارخانه ساخت قطعات نیمه‌هادی که ترانزیستورهای نیتریدگالیوم نوع p-GaN را تولید می‌نمایند.

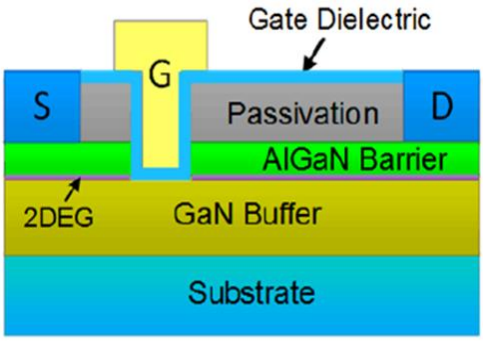
Manufacturer	Voltage Rating (V)	Current Rating (A)	$R_{ds,on}$ (mΩ)	Q_g (nC)	Package	Availability
EPC	30	60	1.3	20	Near-chipscale, LGA	Online ordering
	40		1.5	19		
	60		2.2	16		
	80		2.5	15		
	100		3.2	13		
	200	9	43	1.8		
GaN Systems	650	7	220	1.5	Near-chipscale	Online ordering
		15	110	3.0		
		22	73	4.6		
		30	55	5.8		
		60	27	12		
	100	90	7.4	12		
		45	15	6.6		
Panasonic	600	15	65	11	TO-220, DFN	Online ordering
		10	155	--	DFN	
HRL	1200	10	500	--	--	Samples
	600	10	350	--	--	
Navitas	650	--	160	2.5	PQFN	Samples
Exagan	600	100	--	--	--	Unknown
	1200	100	--	--	--	
Powdec	1200	16	--	--	--	Unknown
Sanken	600	10	100	24	PQFN	Unknown
		20	50	30		

۲-۵-۱ ترانزیستورهای MISFET[۵۸]

یک روش برای ساخت ترانزیستورهای افزایشی از بین بردن لایه AlGaN در زیر گیت است. برای از بین بردن جریان نشتی گیت لایه AlGaN باید با یک‌لایه ایزوله کننده جایگزین شود (شکل ۲-۱۶)لایه ایزوله مورداستفاده

[۵۸] MISFET یک واژه عمومی که همچنین زمانی استفاده می‌شود که FET یک HEMT نیست. درزمانی که FET یک HEMT می‌باشد به آن MISHEMT گفته می‌شود.

معمولاً اکسیدهای کاشته شده به‌صورت لایه‌های اتمی مانند Al_2O_3 و HfO_2 می‌باشند و معمولاً در دماهای زیر ۳۰۰ سانتی‌گراد لایه نشانی می‌شوند.



شکل ۲-۱۶ نمای برش مقطعی از یک ترانزیستور MISFET

۲-۵-۲ ترانزیستورهای p-GaN

یک روش دیگر برای ساخت ترانزیستورهای افزایشی بدین‌صورت است که یک‌لایه نیتریدگالیوم نوع p[59] (لایه p-GaN) (و یا لایه p-AlGaN) بین لایه‌ی AlGaN و الکترود گیت جاسازی می‌شود (شکل ۲-۱۷). با طراحی مناسب مقدار تزریق و ضخامت لایه نیتریدگالیوم، مقادیر کافی بار منفی در لایه p-GaN قادر خواهند بود تا 2DEG زیر این لایه را از بار الکتریکی تخلیه نمایند.

قابلیت حرکت بالای لایه 2DEG در کانال ترانزیستورهای p-GaN و عملکرد مناسب این ترانزیستورها به‌صورت نرمال خاموش با ولتاژ آستانه بین ۱ تا ۲ ولت این ترانزیستورها را مناسب کاربردهای الکترونیک قدرت ساخته است. محققان در شرکت سامسونگ توانسته‌اند که ولتاژ آستانه را تا ۴ ولت افزایش دهند. اولین نمونه تجاری‌سازی شده این ترانزیستورهای p-GaN توسط شرکت Efficient Power Conversion معرفی گردید.

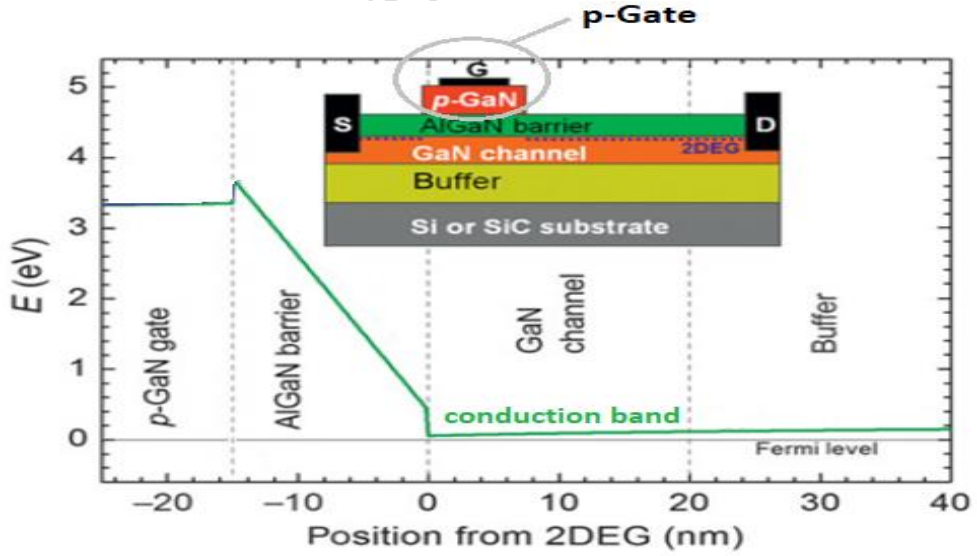
بدون بایاس گیت، لایه p-GaN باعث تخلیه شدن لایه‌ی 2DEG کانال ترانزیستور می‌شود و یک ولتاژ مثبت گیت برای روشن کردن ترانزیستور موردنیاز است. دیاگرام باند انرژی در موقعیت گیت در شکل ۲-۱۷ این حقیقت را تائید می‌نماید که لایه 2DEG در اتصال ناهمگون بین لایه بافر GaN و لایه سد AlGaN از سطح انرژی فرمی تجاوز نمی‌کند و لذا نیاز به بایاس مثبت برای روشن کردن ترانزیستور خواهیم داشت (باند هدایت سبزرنگ درشکل ۲-۱۷).

اولین ترانزیستورهای افزایشی قابل‌استفاده در سیستم‌های کلید زنی برای اولین بار در سال ۲۰۰۶ با استفاده از گیت‌های نوع p به‌عنوان (GITs[60]) وارد بازار گردیدند. قابل‌توجه‌ترین ویژگی این ترانزیستورها این است که لایه گیت p-AlGaN بر روی ناحیه غیر تزریق شده اتصال ناهمگون AlGaN/GaN شکل‌گرفته است. این

[59] P-type GaN: a layer of GaN or AlGaN with p-type doping.
[60] gate-injection transistors

ترانزیستورهای افزایشی عملکرد بهتری، باقابلیت اطمینان بیشتری از خود نشان می‌دهند. نکته قابل‌توجه دیگر این است که این ادوات بازدهی بهتری حتی در فرکانس‌های بالاتر دارند زیرا که تلفات کلید زنی آن‌ها به‌صورت ذاتی پایین است. تعدادی از کاربردهای این ترانزیستورها به شرح زیر است:

- یکی از کاربردهای مناسب برای این نوع ترانزیستور استفاده در اینورتر برای درایو موتور است. ترانزیستور GIT دچار آفست ولتاژ در مشخصه‌ی جریان-ولتاژ در هر دو حالت مستقیم و معکوس نیست. این آفست در ترانزیستورهای IGBT مشاهده می‌گردد و می‌تواند باعث بروز تلفات هدایتی قابل‌توجهی گردد. بازدهی‌های تا ۹۹,۳ درصد برای اینورترهای ساخته‌شده با این ترانزیستورها در [11] تائید شده است جایی که بازدهی بالا حتی در توان‌های خروجی پایین نیز حتی به‌دست‌آمده است.
- یکی دیگر از کاربردهای امیدبخش این ترانزیستورها در مبدل‌های توان در منابع تغذیه می‌باشد. یک مبدل معمول تبدیل ولتاژ متناوب به مستقیم معمولاً از یک مدار اصلاح‌کننده ضریب توان (PFC[۶۱]) و یک مدار یکسو کننده دیودی و مبدل ایزوله مستقیم به مستقیم تشکیل می‌شود. با استفاده از مدارات اصلاح‌کننده ضریب توان با فرکانس کاری بالا و ترانزیستورهایی با مقاومت روشن شدن کم و تلفات ریکاوری ناچیز می‌توان به بازدهی‌های بالا رسید.
- مبدل‌های رزونانس LLC[۶۲] که به‌عنوان مبدل‌های ایزوله DC-DC مورداستفاده قرار می‌گیرند. نمونه‌ای از این مبدل در [17] گزارش‌شده است جایی که با فرکانس کاری ۱ مگاهرتز به بازدهی ۹۶,۴ درصد برای این مبدل می‌رسد.



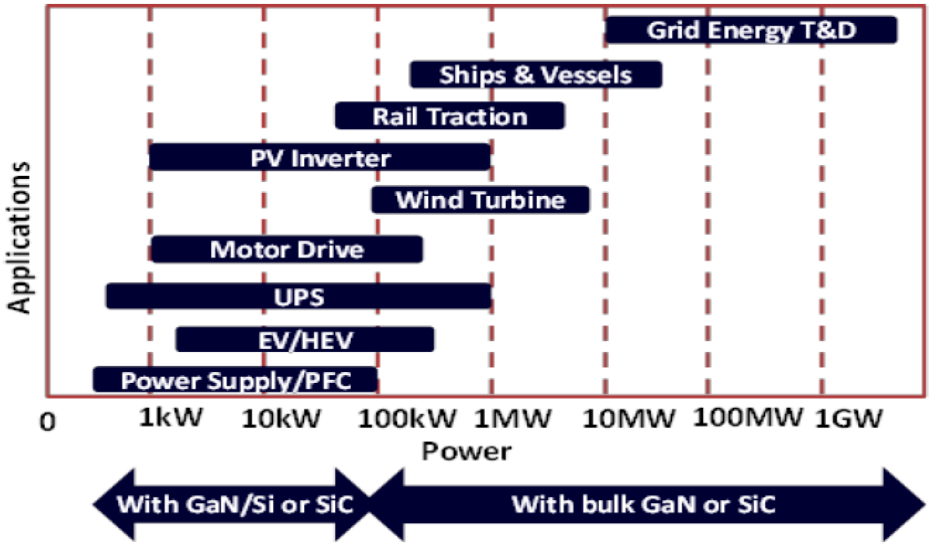
شکل ۲-۱۷ دیاگرام شبیه‌سازی‌شده موقعیت باند انرژی در ترانزیستورهای p-GaN. [18]

[61] Power factor correction

[۶۲] مبدلی رزونانسی که شبکه رزونانس آن شامل یک خازن رزونانس و دو سلف رزونانس می باشد.

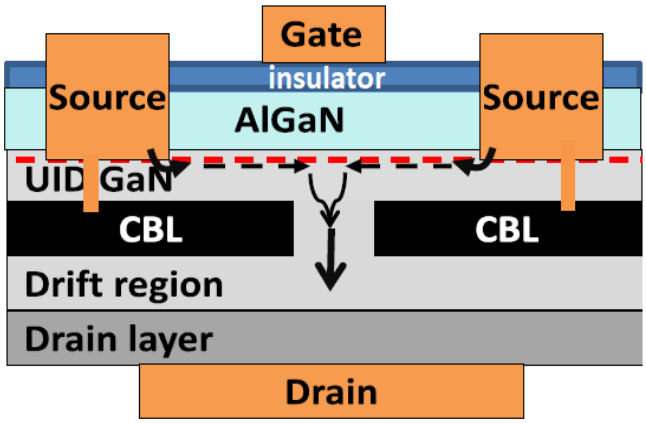
۲-۶ ترانزیستورهای نیتریدگالیوم عمودی[۶۳]

ادوات توان در فنّاوری نیتریدگالیوم می‌توانند ادوات سطحی بر روی بستری از یاقوت، سیلیکون کرباید و سیلیکون ساخته شوند و یا ادوات عمودی که ترجیحاً بر روی بستری از نیتریدگالیوم ساخته می‌شوند. ادوات سطحی مانند AlGaN/GaN HEMT سابقه‌ی بیشتر نسبت به ادوات عمودی دارند و کاربردهای فراوانی دارند. ادوات عمودی نیتریدگالیوم برای کاربردهای توان بالا مناسب هستند و با ساخت بر روی بستری از نیتریدگالیوم محقق می‌شوند. شکل ۲-۱۸گستره‌ی توان کاربردی این ادوات را نمایش می‌دهد. برای کاربردهایی با توان بالا ($> 50\ kW$) جایی که ولتاژهای شکست بالاتر ($> 1.2\ kV$) موردنیاز است، فنّاوری ادوات سطحی به‌شدت ازلحاظ هزینه و قابلیت ساخت موردعلاقه طراحان نخواهد بود. این بدین دلیل است که برای دستیابی به ولتاژ شکست بالا در سطح جریان بالا (معمولاً ۵۰ آمپر) نیازمند مساحت بسیار بزرگ چیپ هستیم. سطح توانی که به ازای آن ادوات عمودی گزینه بهتری نسبت به ادوات سطحی خواهند بود، در حال تحقیق و بررسی است. یک ترانزیستور عمودی معمولی در شکل ۲-۱۹ نشان داده‌شده است(در این ترانزیستور ضخامت ویفر بین یک تا دو میکرومتر بر حسب مشخصات طراحی می‌باشد). این ترانزیستور دارای سورس و گیت روی سطح و درین در عمق ویفر است. جریان کنترل‌شده با گیت از طریق بدنه مورداستفاده و از مسیر دریچه‌ای مابین لایه‌های بلاک کننده جریان (CBLs[۶۴]) که معمولاً یا با یک‌لایه تزریق شده نوع p نیتریدگالیوم و یا کاشت مواد ایزوله به دست می‌آید عبور کرده و به درین می‌رسد.



شکل ۲-۱۸ طیف کامل از برنامه‌های کاربردی قدرت است که می‌تواند با نیتریدگالیوم محقق نمود (بر اساس گزارش Yole DEVELOPPEMENT [19])

[63] Main reference: [27]
[64] Current blocking layers



شکل ۲-۱۹ ترانزیستورهای توان AlGaN/GaN. - ساختار عمودی با استفاده از ساختار با لایه AlGaN/GaN بر روی یک‌لایه لغزشی نیتریدگالیوم و بدنه. نمونه‌ای از ترانزیستورهای نیتریدگالیوم UID[۶۵] و CBL[۶۶] [19]

۳ مدل فشرده ترانزیستورهای GaN HEMT[۶۷]

مدل نمودن فشرده به توسعه مدل‌های موجود برای ادوات نیمه‌هادی برای استفاده در شبیه‌سازی مدارات گفته می‌شود. این مدل‌ها برای دوباره ایجاد کردن رفتارهای خروجی این ادوات مورداستفاده قرار می‌گیرد که در مورد ادوات الکترونیکی شامل جریان و بارهای خروجی خواهد بود. الزامات کلیدی دقت، بازدهی قابل‌محاسبه، استخراج آسان پارامترها و سادگی نسبی مدل برای یک مدار یا شبیه‌سازی سیستم‌های الکترونیکی می‌باشد [20]. استفاده‌کنندگان این مدل‌ها معمولاً طراحان مدارات مجتمع نیمه‌هادی اما در بعضی موارد نیز شامل مهندسان فنّاوری قطعات که از مدل‌های فیزیکی به‌عنوان یک جایگزین برای سیستم‌های کمکی طراحی تکنولوژی [۶۸] به‌منظور به دست آوردن بازخورد از ادواتی که طراحی کرده‌اند مورداستفاده قرار می‌گیرد.

اهمیت مدل‌های فشرده در صنعت نیمه‌هادی در حال رشد می‌باشد. این رشد مدیون رشد در محتوای آنالوگ چیپ های مدرن، افزایش تغییرات در گره‌های پیشرفته تکنولوژی معمول، تغییر در اندازه فرکانس و تعداد قطعات تولیدشده و یکپارچه‌سازی ناهمگون ادوات سیلیکونی با ادوات گروه سومی جدول تناوبی به‌صورت ساختارهای ناهمگون و MEMs و سایر حس‌گرها می‌باشد. اندازه فعالیت‌های تحقیقاتی در این زمینه در حال پاسخ‌گویی به نیاز در حال رشد به مدل‌های فشرده توسط صنعت می‌باشد زیرا که استانداردسازی مدل‌ها برای صنعت به امری حیاتی تبدیل‌شده است.

[65] Un-Intentionally Doped GaN
66 Current Blocking Layer
[67] Compact model of GaN HEMTs. Main refences: [19, 35, 49]
[68] Technology-computer aided design (T-CAD) simulation tools

۳-۱ روش‌های مدل نمودن ترانزیستور نیتریدگالیوم

۳-۱-۱ مدل‌های جدول جستجو[۶۹]

جدول‌های جستجو [21] (و همچنین مدل‌های تجربی) به‌عنوان اولین ابزارهای ترجمه اطلاعات برای انتقال اندازه‌گیری‌ها از سطح ترانزیستور به سطح طراحی مدار می‌باشند. جداول جست‌وجو یا به زبان دیگر مدل‌های بر مبنای جدول، جدول‌هایی هستند که شامل اندازه‌گیری‌های قطعه در مدت‌زمان اعمال بایاس، دما و گستره فرکانسی مطلوب می‌باشند. به دلیل آن‌که این اطلاعات از اندازه‌گیری‌های واقعی به‌دست‌آمده است در گستره موردنظر بسیار دقیق هستند اما از قابلیت پیش‌بینی برخوردار نیستند و لذا مناسب برای فرایندهایی که دارای تغییرات زیادی در پروسه خود هستند، نمی‌باشند. از مزایای این روش می‌توان به‌آسانی توسعه مدل که تنها به وسایل اندازه‌گیری نیازمند است اشاره کرد که ضامن صحت و دقت مدل در گستره اندازه‌گیری می‌باشند. اما اشکالات عمده این روش نیاز مکرر بعضی اندازه‌گیری‌ها، فرایند تجزیه‌وتحلیل عظیم اطلاعات و نبود درک فیزیکی و یادگیری مفهومی در این روش می‌باشند. به علاوه این مدل‌ها قابل استفاده در ابزارهای شبیه‌سازی و طراحی مدار نیستند.

۳-۱-۲ مدل‌های تجربی[۷۰]

مدل‌های تجربی یک پیشرفت روبه‌جلو نسبت به مدل‌های جدولی محسوب می‌شوند زیرا که آن‌ها تعداد اندازه‌گیری‌ها را کمینه کرده و تنها به آن‌هایی اکتفا می‌نمایند که برای استخراج پارامترها و کالیبره مدل موردنیاز هستند. این مدل‌ها روابط ریاضی بدون کندوکاو فیزیکی هستند اما می‌توانند در یک گستره وسیع دما، بایاس و فرکانس نتایج اندازه‌گیری شده قطعه را به‌محض اینکه مدل از تعدادی نقاط اندازه‌گیری شده محدودتر استخراج شود تکرار نمایند. تعدادی از مدل‌سازی‌های تجربی معمول مناسب کاربردهای فرکانس بالا به‌صورت زیر هستند:

- مدل Angelov [22]
- مدل Statz و Curtice [23]
- مدل EEHEMT [24]

این مدل‌ها امروزه استانداردهای صنعتی برای طراحی مدارهای فنّاوری‌های گروه‌های III-V در فرکانس‌های بالا می‌باشند. این مدل‌ها به‌شدت در دریافت عملکرد فیزیکی در GaN HEMT ضعف دارند. در این مدل‌سازی

[69] Lookup table models
[70] Empirical models

فرمول سازی جداگانه برای استخراج مشخصه‌های خروجی متفاوت مانند جریان، بار و خازن موردنیاز می‌باشد. علاوه بر این هیچ درک و فهمی بنا به رفتار قطعه در مدار، قابل یادگیری نخواهد بود. استفاده از این‌چنین مدلی به دلیل ارزیابی سریع و ترجمه از تکنولوژی به سطح سیستم از طریق یک توصیف تقریبی از قطعه به بهای به خطر افتادن دقت امکان‌پذیر می‌باشد.

۳-۱-۳ مدل‌های با مبنای فیزیکی[۷۱]

مدل‌های فشرده فیزیکی برای ترانزیستورهای GaN-HEMTs به‌وسیله‌ی ساده‌سازی[۷۲] روابط تحلیلی به‌دست‌آمده از راه‌حل‌های خودمختار[۷۳] الکترواستاتیک کانال (معادلات دوطرفه Schrodinger-Poisson) و معادلات انتقال حامل (رانش-نفوذ[۷۴]) محقق می‌شوند. چهار مدل فشرده فیزیکی شناخته‌شده به‌این‌ترتیب می‌باشند:

- مدل Tsinghua [25]
- مدل HSP-LETI [26]
- مدل MVSG HEMT[۷۵] [13]
- ASM-GaN HEMT[۷۶] [27]

مدل‌های فشرده فیزیکی دارای مزیت‌های ذاتی داشتن پارامترهای کمتر هستند. این پارامترها به‌صورت مستقیم یا غیرمستقیم به پدیده‌های فیزیکی حاکم بر دینامیک قطعه وابسته هستند. بنابراین استخراج آن‌ها در یک مدل فیزیکی به نسبت آسان‌تر از سایر مدل‌هاست.

۳-۲ مدل‌های صنعتی برای ترانزیستورهای GaN HEMT[۷۷]

کنوانسیون شرکت‌های سازنده مواد نیمه‌هادی و مراکز طراحی IC که به CMC[۷۸] معروف است در حال فعالیت درزمینه خودکارسازی طراحی الکترونی (EDA[۷۹]) می‌باشد تا استانداردهای مدل‌های فشرده را برای مدل‌های اسپایس[۸۰] استفاده‌شده در صنعت بهبود ببخشد. با درک پتانسیل فزاینده فنّاوری‌های در حال ظهور نیتریدگالیوم، CMC در حال تلاش و ابتکار برای استانداردسازی مدل‌های نیتریدگالیوم می‌باشد تا بتواند الزامات لازم برای

[71] Physics-based models
[72] Approximating
[73] Self-consistent
[74] Drift-diffusion
[75] MIT Virtual-Source GaN (MVSG) HEMT model
[76] Advanced Spice Model for GaN (ASM-GaN) HEMT model
[77] Industry standard models for GaN HEMTs
[78] The compact modeling coalition (CMC)
[79] Electronic design automation
[80] Spice

استاندارد شدن را به دست آورد. تلاش‌های اخیر در جهت استانداردسازی منجر به ارائه مدل‌هایی از قبیل BSIM، MEXTRAM، HiCUM، PSP و ... گردیده است.

بنا به مزایای شناخته‌شده مدل‌های فیزیکی برای استانداردسازی نیتریدگالیوم که به شرح ذیل است، CMC روش مدل‌سازی فشرده فیزیکی را ترجیح داد:

- مقیاس‌پذیری مدل فیزیکی با توجه به هندسه دستگاه مانند طول کانال
- پارامترهای با پیش‌زمینه فیزیکی
- رفتارهای فیزیکی که در شرایط ورودی شدید ممکن است در طول شبیه‌سازی مدار رخ دهد
- قابلیت پیش‌بینی[۸۱]

در این زمینه CMC مجموعه الزامات زیر را برای مدل استاندارد ادوات نیتریدگالیوم درخواست کرد [28]:

- مدل باید فیزیکی و با وابستگی به ابعاد هندسی باشد.
- برای همه حالت‌های کاری، ازجمله حالت‌های با توان بالا و نواحی زیر ولتاژ آستانه، باید بار و جریان را در پایانه‌ها به‌طور دقیق مدل کند.
- مدل شارژ باید بر اساس فرمولاسیون شارژ (برخلاف مدل مبتنی بر خازن) باشد و بقاء پایستگی بار[۸۲] باید حفظ شود.
- بار و جریان باید به‌صورت ذاتی از طریق فرمولاسیون بار قابل‌محاسبه و با این معادلات سازگار باشند.
- یک مدل دقیق برای جریان شاتکی گیت باید در نظر گرفته شود و همچنین تمام منابع نویز فیزیکی نیز دارای مدل دقیق باشند.
- مدل باید آزمایش‌های تقارن Gummel و McAndrew را پاس کند.
- بار و جریان‌ها باید با دقت در یک محدوده وسیع دما مدل‌سازی شوند و با استفاده از یک گره دمایی قابلیت فعال کردن حالت خود گرم[۸۳] کردن را داشته باشند.
- این مدل باید بتواند اثرات دینامیک به دام افتادن الکترون‌ها را مدل‌سازی نماید.
- مدل باید دارای یک نمایش دقیق از مقاومت‌ها و خازن‌های پارازیتی وابسته به بایاس، با در نظر گرفتن عدم تقارن واقعی قطعه، باشد.

[81] Predictability
[82] Charge conservation
[83] Self-heating

- مدل باید توانایی مدل‌سازی FP[۸۴] ها و همچنین مقیاس بندی واحد عرض گیت برای هر دو اثر به دام افتادن الکترون‌ها و استرس‌های مکانیکی را دارا باشد.
- مدل باید وابستگی ولتاژ آستانه به دما و نیز به ولتاژ پایانه‌های مختلف اعمال‌شده به قطعه را دارا باشد.
- مدل باید فرایند شبیه سازی قطعه یا مدار را دچار ناپیوستگی ننماید.
- مدل باید بین نواحی مختلف کاری ترانزیستور از پیوستگی برخوردار باشد.(پیوستگی نمودار جریان-ولتاژ)

تلاش‌ها در چهار مرحله صورت پذیرفت و دو مدل نهایی MVSG و ASM-GaN برای نیتریدگالیوم برای استانداردهای صنعتی انتخاب شدند.

مدل فشرده‌ای که ما قصد داریم برای نیازهای این پروژه تطبیق سازی نماییم بر مبنای مدل ASM-GaN HEMT خواهد بود. این مدل در زبان برنامه‌نویسی وریلاگ توسعه پیداکرده است که یک‌زبان متداول برای توسعه مدل‌های فشرده محسوب می‌شود. این زبان توسط شبیه‌سازهای تجاری معروف مانند ADS، hspice، CADENCE، AWR و ... پشتیبانی می‌شود.

ما در این بخش به‌صورت جزئی در مورد مدل ASM-GaN HEMT به بحث خواهیم پرداخت. سپس در مورد آخرین پیشرفت‌های صورت گرفته در این مدل به بحث خواهیم پرداخت که در [27] ارائه گردیده است. سپس به‌طور خلاصه تمرکز تحقیقات حاضر بر روی این مدل را تشریح خواهیم نمود که درواقع بهبود عملکردی مدل برای مدارهای مجتمع الکترونیک قدرت خواهد بود که یکی از کاربردهای مورد هدف در این پروژه خواهد بود.

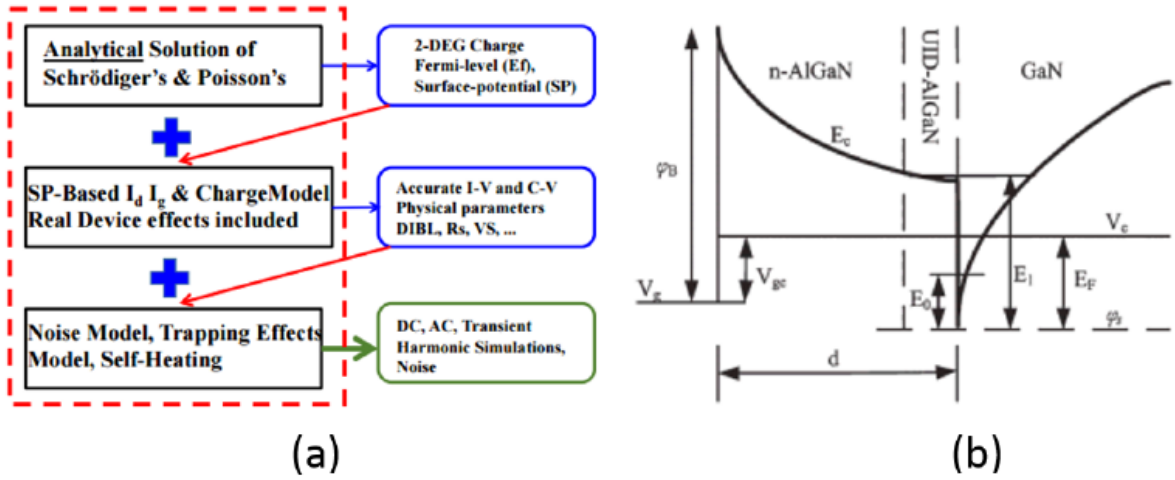
۳-۳ مدل ASM-GaN

مدل ASM GaN یک مدل فشرده فیزیکی است که تمامی الزامات موردنیاز صنعت را با محاسبه‌ی یک‌راه حل برای پتانسیل سطحی[۸۵] کانال ترانزیستور بر مبنای معادلات شرودینگر- پواسون[۸۶] و با استفاده از ساده‌سازی‌های منطقی برای اشغال باندهای انرژی فراهم آورده است. این مدل دارای قابلیت مقیاس بندی هندسی[۸۷] می‌باشد و سازگاری بالایی را با اطلاعات دریافتی از مدارات عملی نشان می‌دهد و همچنین آزمون‌های معیار سنجش کیفیت مانند تقارن Gummel یا عدم تقارن AC و تعادل هارمونیکی[۸۸] را گذرانده و دقت و ثبات فوق‌العاده خود را نشان داده است [29].

---

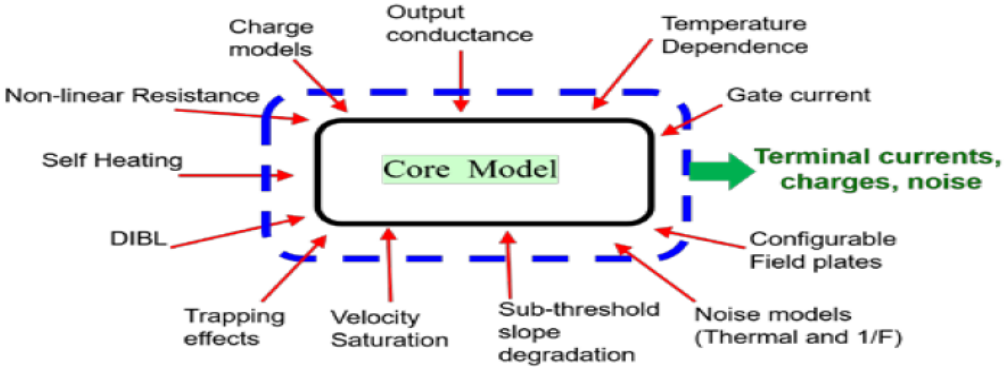
[84] Field Plate
[85] Surface potential
[86] Schrodinger-Poisson's equations
[87] Geometrically scalability
[۸۸] (Harmonic Balance) تعادل هارمونیک روشی است که برای محاسبه پاسخ حالت پایدار معادلات دیفرانسیل غیرخطی مورد استفاده قرار می گیرد و بیشتر به مدارهای الکتریکی غیر خطی اعمال می شود.

مدل ASM GaN از یک مدل مرکزی و پایه و مدل‌های اثرات واقعی[89] که در ادوات نیتریدگالیوم رخ می‌دهد تشکیل‌شده است. روند کاری این مدل در شکل ۳-۱ مشخص گردیده است که روند کامل فرمول‌بندی مدل را نشان می‌دهد. توسعه این مدل با [30] آغاز گردید که مدل کامل آن در شکل ۳-۲ به تصویر کشیده شده است. این مدل از یک فرمول‌بندی هسته به‌اضافه مدل‌سازی اثرات واقعی ترانزیستور تشکیل می‌گردد.



شکل ۳-۱ a) روند کاری این مدل ASM GaN. b) محاسبات پتانسیل سطحی (surface potential) در مدل ASM-GaN. [29]

در قسمت‌های بعدی در مورد اساس مدل ASM GaN توضیحاتی ارائه می‌دهیم و به‌صورت جزئی در مورد آخرین پیشرفت‌های صورت گرفته در این مدل صحبت خواهیم نمود. به‌طور خاص، مدل نمودن مقاومت ناحیه در دسترس[90] (ناحیه بین گیت و درین و بین گیت و سورس) در ترانزیستور و بستگی چندگانه‌اش به بایاس ترانزیستور موردبررسی قرارگرفته است. علاوه بر این ویژگی نوین مدل نمودن FP ها مانند قابلیت مدل ترکیبی از دو نوع FP مختلف (متصل به سورس یا گیت) تا چهارFP ارائه‌شده است. درنهایت به‌طور مختصر توضیحی در مورد تحقیقات فعلی بر روی این مدل برای کاربردهای مدارهای مجتمع الکترونیک قدرت ارائه می‌دهیم.

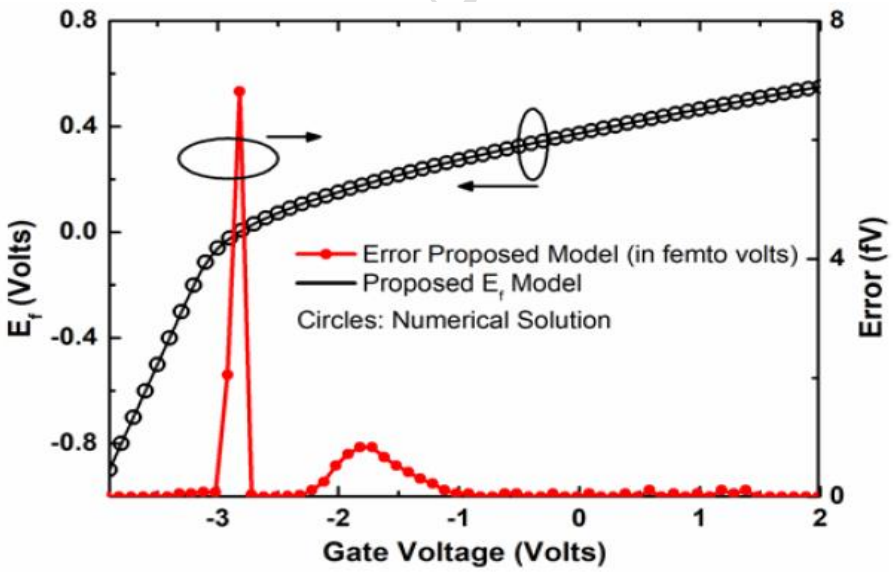


شکل ۳-۲ مدل ASM-GaN تشکیل‌شده از یک مدل مرکزی و مدل‌های چندین اثر واقعی ترانزیستور نیتریدگالیوم می‌باشد. [27]

[89] Real device physics
[90] access

۳-۳-۱ مدل هسته مرکزی ترانزیستور

مدل هسته یا مرکزی، در واقع محاسبه‌ی پتانسیل سطحی در چاه کوانتمی[۹۱] ترانزیستور GaN HEMT می باشد. این روش در [30] مطرح گردیده است. این موضوع را به‌صورت خلاصه در اینجا توضیح می‌دهیم. لایه 2DEG در چاه کوانتمی ترانزیستور یک تابع غیر جبری پیچیده از ولتاژ ورودی است که از روابط شرودینگر و پواسون سرچشمه می‌گیرد. در مدل ASM GaN یک‌راه حل منطقی و تحلیلی برای این روابط توسعه‌یافته است که به‌وسیله‌ی تقسیم تغییرات سطح انرژی فرمی با ولتاژ ورودی به سه ناحیه کاری متفاوت انجام می‌گیرد. این مناطق بر اساس موقعیت سطح انرژی فرمی در مقایسه با سطوح انرژی در چاه کوانتمی تعریف می‌گردند. می‌توانید برای جزئیات بیشتر به منبع [30] مراجعه نمایید. سپس راه‌حل تحلیلی در نواحی مختلف با یکدیگر ترکیب‌شده تا یک‌راه حل بسیار دقیق و باثبات و متحد برای تمامی نقاط به دست آید. یک مقایسه از مدل توسعه‌یافته با شبیه‌سازی‌های عددی در شکل ۳-۳ مشاهده می‌شود. خطوط خطا در شکل ۳-۳ دقت بالای راه‌حل توسعه‌یافته را نشان می‌دهند. علاوه بر دقیق بودن راه‌حل، این روش از منظر ریاضی نیز پایدار و تا چندین مرتبه مشتق این روابط تحلیلی پیوسته و هموار می‌باشند. این موضوع برای همگرایی یک مدل در حل مدارات بسیار مهم و حیاتی می‌باشد. بار و جریان در ادوات نیتریدگالیوم با استفاده از تئوری رانش-نفوذ و طرح پارتیشن‌بندی Ward-Dutton مانند آنچه در [31] آمده است مدل شده‌اند.

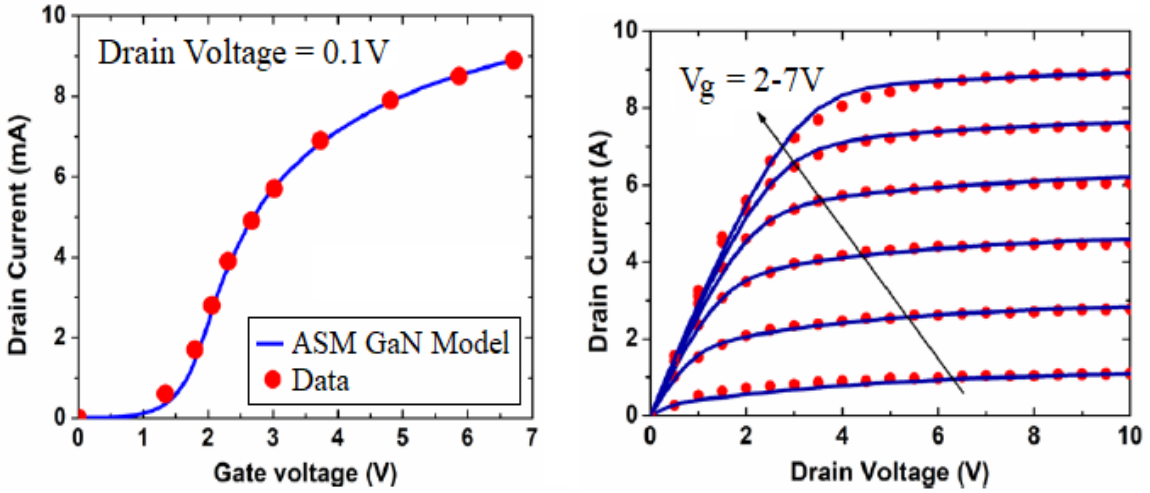


شکل ۳-۳ مدل یکپارچه‌شده برای موقعیت سطح انرژی فرمی در چاه کوانتمی ترانزیستور نیتریدگالیوم تشکیل‌شده از هسته مورداستفاده در مدل ASM GaN. [27]

[91] quantum well

۳-۳-۲ ترانزیستورهای نیتریدگالیوم قدرت

ترانزیستورهای افزایشی نیتریدگالیوم دارای یک‌لایه نیتریدگالیوم نوع p (p-GaN) برای مثبت نمودن ولتاژ آستانه‌ی خاموش- روشن بودن ترانزیستور هستند. حضور این لایه تزریق شده ولتاژ خاموش شدن ترانزیستور را به سمت مقادیر مثبت انتقال می‌دهد. محاسبات لازم برای این انتقال در مدل ASM GaN در نظر گرفته‌شده است. شکل ۳-۴(a) و (b) مشخصه‌های خروجی اندازه‌گیری شده را در یک ترانزیستور نیتریدگالیوم با بستریا زیرلایه سیلیکون و با طول کانال 0.8µm و عرض کانال 36mm و ناحیه access سورس 0.75µm و ناحیه access درین 6µm را نشان می‌دهند [32]. این شکل‌ها همچنین نتایج شبیه‌سازی مدل ASM GaN این ترانزیستور را نیز نشان می‌دهند.



شکل ۳-۴ مدل دقیق مشخصه‌های خروجی ترانزیستور افزایشی نیتریدگالیوم. [32]

۳-۳-۳ مدل نمودن اثرات واقعی ترانزیستور

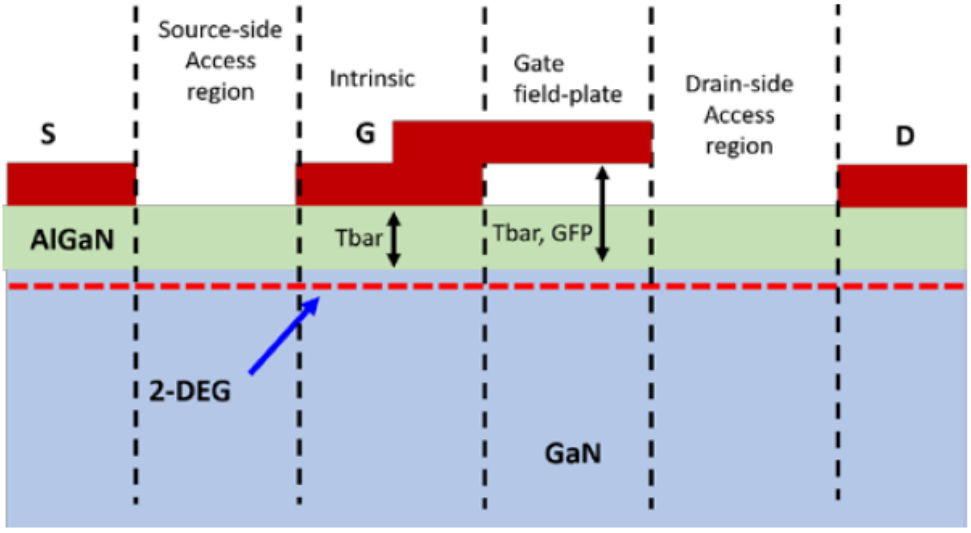
در مدل ASM GaN چندین اثر واقعی در ترانزیستور (شکل ۳-۴ (b)) مانند اشباع سرعت[۹۲]، کاهش سد پتانسیل درین[۹۳]، وابستگی قابلیت حرکت به میدان[۹۴]، اثرات دمایی و مدل ترا رسانایی خروجی[۹۵]، اثر خود گرمایی[۹۶]، جریان نشتی گیت[۹۷] [33]، نویز حرارتی[۹۸] [34] و نویز فلیکر[۹۹] [35] و ... که در ادوات نیتریدگالیوم اتفاق می‌افتد برای مدل‌سازی دقیق‌تر رفتارهای عملی ترانزیستور در نظر گرفته‌شده است. مدل‌های در نظر

[92] Saturation velocity
[93] Drain-induced barrier lowering
[94] Mobility-field dependence
[95] Output conductance
[96] Self-heating
[97] Gate leakage
[98] Thermal noise
[99] Flicker noise

گرفته‌شده برای هریک در قسمت جداگانه‌ای موردبحث قرارگرفته است. در اینجا ما به بررسی مدل ناحیه مقاومت غیرخطی ناحیه در دسترس و FP ها خواهیم پرداخت.

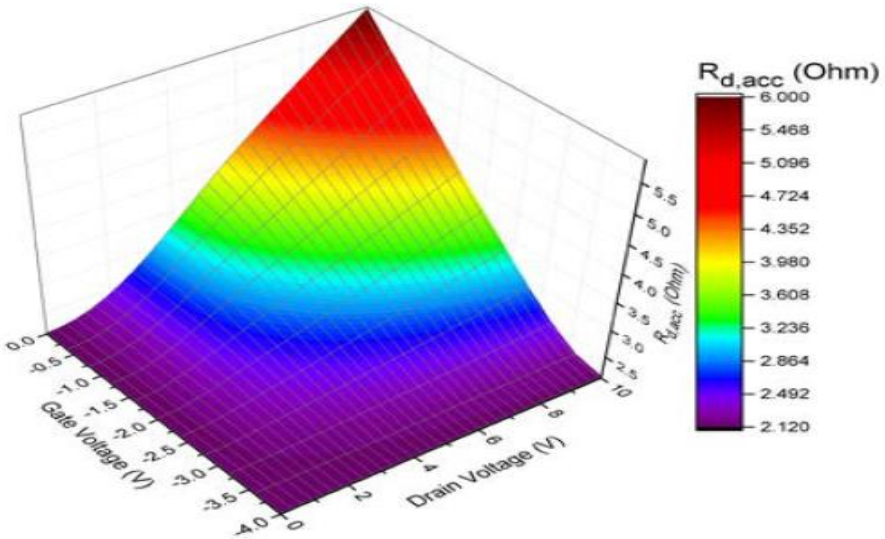
۳-۳-۳-۱ مدل مقاومت ناحیه در دسترس

ترانزیستورهای نیتریدگالیوم یک‌فاصله‌ی محدود بین لبه‌ی گیت و سورس یا درین تا ابتدای اتصالات فلزی دارند (شکل ۳-۵). این مناطق به نواحی source access و drain access معروف می‌باشد. نواحی در دسترس مانند یک مقاومت غیرخطی عمل می‌کنند. مقادیر این مقاومت‌ها به ولتاژ گیت و درین وابسته می‌باشد. شکل ۳-۶ مقادیر مقاومت drain access را برای تغییرات ولتاژهای درین و گیت بعد از مدل نمودن دقیق یک ترانزیستور مورد آزمایش نیتریدگالیوم نشان می‌دهد [36].



شکل ۳-۵ترانزیستور نیتریدگالیوم با صفحه GFP. [27]

توضیح این وابستگی پیچیده به بایاس ترانزیستور این است که بارهای 2DEG که مسئول برقراری جریان در ناحیه در دسترس هستند در منطقه زیر گیت با افزایش ولتاژ گیت افزایش می‌یابند. همان‌طور که بارهای منطقه کانال افزایش می‌یابد، برای پیوستگی جریان، بارهای موجود در ناحیه در دسترس باید با سرعت زیادتری حرکت کنند و ناحیه در دسترس مانند یک مقاومت خطی عمل می‌کند؛ اما زمانی که این بارها در ناحیه در دسترس به مقدار سرعت اشباع خود برسند این ناحیه مانند یک مقاومت غیرخطی عمل کرده و به‌شدت با افزایش ولتاژهای گیت و درین افزایش می‌یابد. این پدیده به‌طور دقیق در مدل ASM GaN به‌وسیله‌ی محاسبه‌ی مقادیر ماکزیمم جریان در دسترس مدل شده است.



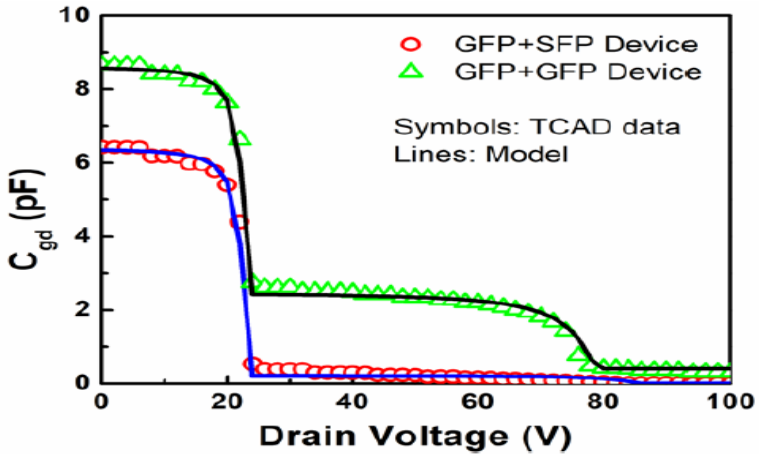
شکل ۳-۶ مقاومت ناحیه عبور سمت درین برای یک ترانزیستور نیتریدگالیوم تزریق شده وابسته به بایاس گیت و درین. این اثر غیرخطی وابسته به چند ورودی در مدل ASM *مدل شده است.* [27]

۳-۳-۳-۲ مدل Field Plate

همان‌طور که در قسمت‌های قبلی توضیح داده‌شده است، در مدل ASM GaN بارهای ناحیه زیر گیت ادوات نیتریدگالیوم (که به ناحیه intrinsic معروف است) با مدل فیزیکی مدل پتانسیل سطحی (surface potential) مدل شده‌اند. برای مناطقی از کانال که در زیر FP ها هستند و در شکل ۳-۵ نشان داده‌شده است، محاسبات پتانسیل سطحی باضخامت لایه برير مؤثر[100] (که با در نظر گرفتن ارتفاع FP نسبت به موقعیت 2DEG و دی‌الکتریک ماده استفاده‌شده زیر FP محاسبه می‌شود) و ولتاژ قطع مناسب انجام می‌گیرند [37].

ادوات نیتریدگالیوم می‌توانند FP های چندگانه را بااتصال به سورس و گیت داشته باشند. مدل ASM GaN، مدل‌سازی ترکیبات FP های ممکن را نیز با حداکثر چهار FP امکان‌پذیر کرده است. شکل ۳-۷ شبیه‌سازی خازن گیت-درین (C_{gd}) را با TCAD و مدل ASM GaN ترانزیستور نیتریدگالیوم را با دو FP با دو ترکیب مختلف نشان می‌دهد. در هر دو ترکیب یک FP متصل به گیت (GTP) گنجانده‌شده است. در ترکیب اول یک FP دیگر متصل به گیت و در ترکیب دوم یک FP متصل به سورس (SFP) نیز گنجانده‌شده است. همان‌طور که درشکل ۳-۷ قابل‌مشاهده است، دو پیکربندی مختلف FP ها به تفاوت عمده‌ی خازن‌ها منجر می‌شود که هردوی آن‌ها به‌دقت قابل مدل کردن می‌باشند.

[100] Effective barrier layer thickness



شکل ۳-۷ خازن گیت-درین ترانزیستور قدرت نیتریدگالیوم مدل شده با مدل ASM GaN. [32]

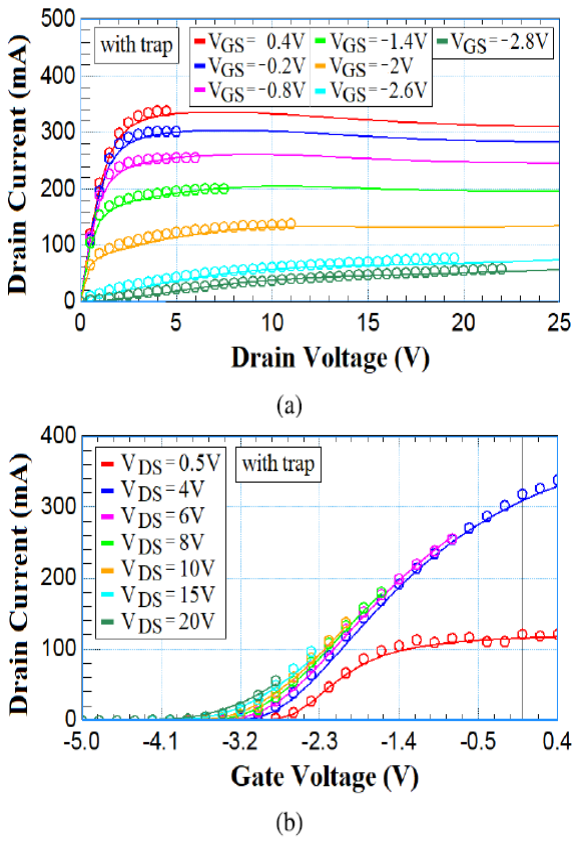
۳-۳-۳-۳ مدل‌سازی پدیده به دام افتادن شارژ[101]

مشهور است که ادوات نیتریدگالیوم از به دام افتادن بارهای الکترونی (charge-trapping) که منجر به کاهش عملکرد می‌شود رنج می‌برند. Charge-trapping مرتبط به نقص‌های ایجادشده در فرایند ساخت می‌باشد. این امر در ایجاد مراکز نقص (مراکز تله)[102] مشاهده می‌شود. به دلیل این مشکل، لیست قابل‌توجه مزایای عالی و برتر نسبت داده‌شده به ادوات GaN HEMTs در یک دهه گذشته به‌طور کامل قابل‌دستیابی نبوده است.

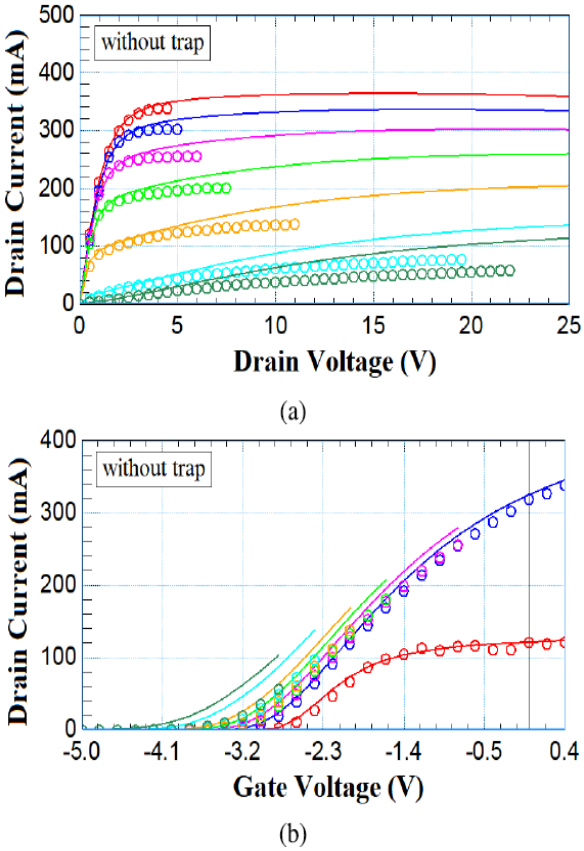
در حضور پدیده charge-trapping مشخصات DC ترانزیستورهای GaN HEMT نمی‌توانند نمایانگر عملکرد در فرکانس بالا باشند [38]. اگرچه چندین تکنیک امیدبخش برای حداقل کردن این پدیده مطرح‌شده است این پدیده هنوز در نوین‌ترین ادوات نیتریدگالیوم حضور دارد. یک مدل کامل از charge-trapping برای یک ترانزیستور که بتواند به‌طور دقیق این اثر را پیش‌بینی کند، برای طراحی مدارات و شبیه‌سازی‌ها حیاتی است. پدیده charge-trapping اغلب با معرفی پارامترهای مربوط به پراکندی [103] تجربی مدل‌سازی می‌شود [39]. یک رویکرد تجربی معمول در مدل‌سازی charge-trapping، بسط تیلور سطح انرژی مرکز دام می‌باشد [40, 41, 42]. ضرایب با محاسبه عددی معادلات خطی ارزیابی می‌شوند. در این روش از شبیه‌سازهای جدول جستجو مورداستفاده قرار می‌گیرد. همانند تمام مدل‌های تجربی، این مدل‌ها تنها برای مناطقی که مقادیر از جدول جستجو استخراج می‌شوند معتبر هستند. یک رویکرد تجربی جایگزین استفاده از شبکه خازنی (RC) برای مدل‌سازی دینامیک تله شارژ است [43, 44]. هیچ‌کدام از این مدل‌های RC مبتنی بر روش تجربی، وابستگی به بایاس و دما را به خود نشان نمی‌دهند. در [45, 46] یک مدل ساده و درعین‌حال ظریف برای مرکز تله پیشنهادشده است که

[101] Charge trapping
[102] Defect (or trap) centers
[103] Dispersion-related parameters

بر اساس مدل آماری Shockley-Read- ll (SRH)، که برای پروسه تله مطرح گردیده است، می‌باشد. این مدل می‌تواند رفتار تله‌ای را در شرایط بایاس و درجه حرارت‌های مختلف نشان دهد. در این مدل پدیده charge-trapping با تعدادی منابع جریان کنترل‌شده‌ی [104] توسط بایاس گیت، درین و سورس ترانزیستور و به شکل پتانسیل به دام انداختن [105] مدل‌سازی شده است.در [39]، مدل SRH مبتنی بر دام پیشنهادشده در [45, 46] با مدل ASM GaN یکپارچه‌شده است تا یک مدل کامل برای ترانزیستورهای نیتریدگالیوم ایجاد نماید. در این مدل کامل، پتانسیل به دام انداختن بسته به موقعیت مراکز دام در ترانزیستور، پارامترهای فیزیکی مختلف مدل ASM GaN را تغییر می‌دهد. این مدل بر اساس نتایج اندازه‌گیری شده DC انجام‌شده بر روی یک ترانزیستور نیتریدگالیوم تجاری در دسترس با عرض کانال 20μm و طول کانال 0.25μm مورد ارزیابی قرارگرفته است. نتایج شبیه‌سازی در شکل ۳-۸ و شکل ۳-۹ قابل‌مشاهده می‌باشد.



شکل ۳-۸ نتایج شبیه‌سازی برای زمانی که اثر charge-trapping فعال است. [39]



شکل ۳-۹ نتایج شبیه‌سازی شکل ۳-۸ برای زمانی که اثر charge-trapping غیرفعال است. [39]

[104] Controlled current sources
[105] Trapping potential

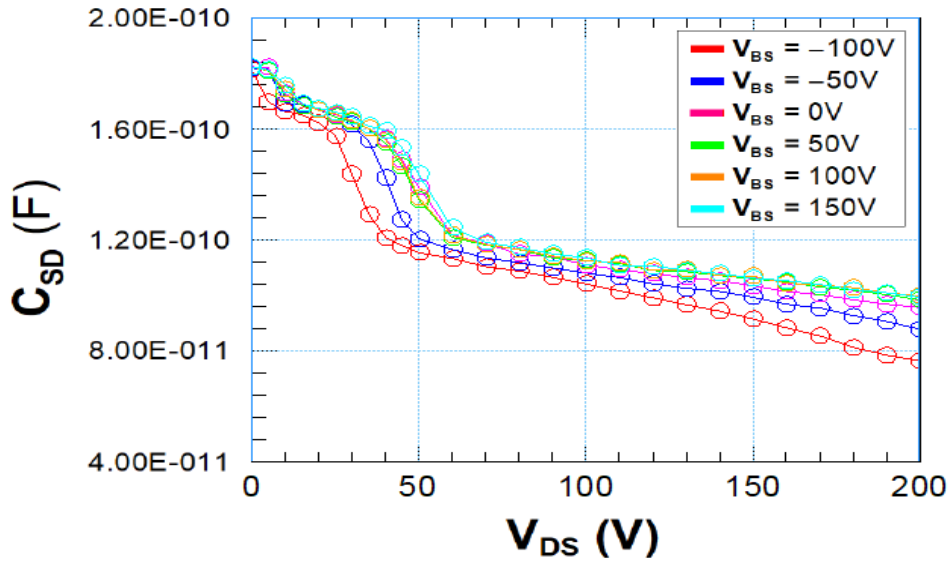
۳-۳-۳-۴ چالش‌های مدل‌سازی برای مدارهای مجتمع الکترونیک قدرت[۱۰۶]

در طول یک دهه گذشته ترانزیستورهای AlGaN/GaN HEMT به‌طور گسترده موردبررسی قرارگرفته‌اند و تسلط خود را در مبدل‌های توان و در کلیدهای قدرت ولتاژ بالا نشان داده‌اند. فراتر از عملکرد ترانزیستور به‌تنهایی، این فنّاوری فرصت‌های جدیدی به‌منظور یکپارچه‌سازی ارائه می‌دهد. برخلاف سایر ادوات معمول توان، مانند ماسفت قدرت و IGBT ها ادوات نیتریدگالیوم سطحی (HEMT) امکان یکپارچه‌سازی چندین قطعه کنار هم در یک چیپ را می‌دهند [47]. بااین‌وجود، این ساختار سطحی، یک چالش را برای طراحان مدار ایجاد می‌کند. به‌طور خاص، اثر back-gating که به‌وسیله افزایش ولتاژ در بستر تراشه ترانزیستور ایجاد می‌شود منجر به تضعیف عملکرد کلید زنی آن می‌شود. برای کاهش این اثر، سازندگان چیپ، سورس و خروجی بستر را به‌صورت الکتریکی اتصال کوتاه می‌نمایند. بااین‌حال، زمانی که دو یا چند ترانزیستور در تراشه به‌صورت مجتمع قرار می‌گردد، این همیشه امکان‌پذیر نیست.

خازن‌های پایانه‌های ترانزیستورهای قدرت، تلفات قدرت در مدارهای کلید زنی را تعیین می‌کند [48]. نتایج اندازه‌گیری نشان داده‌شده در شکل ۳-۱۰ نشان می‌دهد که ولتاژ بدنه(یا پتانسیل بستر) تأثیر قابل‌توجهی بر خازن پایانه ترانزیستورهای قدرت دارد. برای به حداکثر رساندن استفاده از ترانزیستورهای قدرت در مدارهای کلید زنی فرکانس بالا، شبیه‌سازی دقیق و سریع آن‌ها ضروری است. هر این دو ضریب شبیه‌سازی مدار، یعنی دقت و سرعت، توسط مدل فشرده توصیف‌کننده ترانزیستور تعیین می‌شود. شبیه‌سازی دقیقی که شامل این اثرات در یک مدار مجتمع یکپارچه الکترونیک قدرت باشد، می‌تواند به‌سرعت بخشیدن به توسعه چنین فن‌آوری امیدوارکننده کمک شایانی نماید.

مدل‌های ترانزیستور قدرت متعارف و مدل ASM GaN تنها شامل تأثیر ولتاژهای اعمال‌شده بین گیت، درین و سورس می‌شود، فرض بر این است که به‌طور پیش‌فرض هیچ تفاوت بالقوه‌ای با پایانه بدنه وجود ندارد. تمرکز تحقیق حاضر در مدل ASM-GaN بر بهبود عملکرد مدل فشرده ASM-GaN می‌باشد که وابستگی خازن‌های پایانه ترانزیستورهای قدرت به ولتاژ بدنه و صفحات میدان را شامل شود.

[106] Monolithically-integrated power electronic



شکل ۳-۱۰ مشخصه‌های C_{SD}-V_{DS} ترانزیستور تحت آزمون با پتانسیل‌های متفاوت بدنه V_{BS}، در گستره‌ی ولتاژ ۱۰۰- ولت تا ۱۵۰ ولت با گام شبیه‌سازی ۵۰ ولت در ولتاژ ثابت گیت ۱۰- ولت.

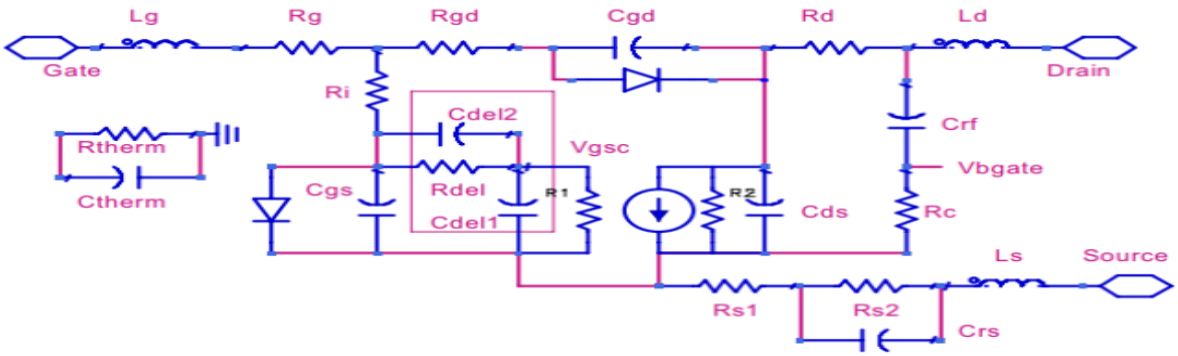
۴ انواع مبدل‌های مناسب برای ادوات نیتریدگالیوم

به دلیل مزایای گفته‌شده در مورد ادوات نیتریدگالیوم در بسیاری از کاربردهای یادشده در بخش قبلی این ادوات جایگزین سیلیکون شده‌اند. نکته قابل‌توجه آن است که قرار دادن این ادوات در مدارات طراحی‌شده برای ماسفت نه‌تنها می‌تواند باعث عدم کارکرد مدار شود بلکه می‌تواند آسیب‌های غیرقابل جبرانی برای کلید فراهم آورد. در این قسمت به بررسی تعدادی از مشخصات مبدل‌های توان مبتنی بر نیتریدگالیوم می‌پردازیم. سپس به بررسی انواع مبدل‌های مناسب برای این ادوات می‌پردازیم و نتایج را به‌صورت خلاصه مطرح می‌نماییم. سپس به بررسی دقیق‌تر چند گزینه احتمالی می‌پردازیم. مبدل‌ها را در این قسمت بر اساس ایزوله یا غیر ایزوله و رگوله[۱۰۷] و یا غیر رگوله بودن موردبررسی قرار می‌دهیم. در انتها در ارتباط با مبدل مناسب برای این مرحله از پروژه پیشنهادی ارائه می‌دهیم.

۴-۱ مدار معادل ترانزیستورهای قدرت نیترید گالیوم

در این بخش مدار معادل یک ترانزیستور نیترید گالیوم را معرفی خواهد شد و تعدادی از روابط پایه این ترانزیستور را ارائه می شود.

[107] Regulation



شکل ۴-۱ مدل تقریبی ترانزیستور نیترید گالیوم برای کاربردهای الکترونیک قدرت[49]

این مدل یک مدل تقریبی از ترانزیستور نیترید گالیوم می‌باشد که برای کاربردهای نیترید گالیوم و در محدوده توان‌های بالا مناسب است. این مدل در منبع [49] به طور کامل بسط داده شده است. هرچند که برای مدل سازی اثر به دام افتادن الکترون مدل‌های دقیق‌تری ارائه شده است، اما این مدار برای کاربردهای الکترونیک قدرت از سادگی بیشتری برخوردار بوده و می‌تواند مرجع مناسبی برای طراحی ها باشد. با توجه به منبع [49] می توان هریک مشخصات ترانزیستور را استخراج نمود. در زیر مهمترین مشخصه‌های ترانزیستور را می‌توان مشاهده نمود. در صورت نیاز به مدل‌سازی مداری دقیق‌تر می‌توان به مراجع [46] [39]مراجعه نمود.

$$g_m = \mathrm{g}_{mk}\left(1-\tanh^2\left[p_{1m}\left(V_{gs}-V_k\right)\right]\right) \qquad (۱-۴)$$

در این رابطه مقادیر V_k و p_{1m} و g_{mk} ضرایب عددی هستند که با توجه به نمودارهای عملی استخراج گردیده‌اند.

$$I_{ds} = \mathrm{I}_{pks}\left(1+\tanh\left(\psi_p\right)\right)\tanh\left(\alpha \mathrm{V}_{DS}\right)\left[1+\lambda \mathrm{V}_{DS}\right]) \qquad (۲-۴)$$

در این λ مدل‌کننده اثر مدولاسیون طول کانال و I_{pks} وα ضرایب عددی می‌باشند که در کتابخانه مربوط به ترانزیستور یافت می‌شوند. ψ_p یک سری توانی مانند رابطه‌ی زیر است.

$$\psi_p = \mathrm{P}_1\left(V_{gs}-V_{Pk}\right)+\mathrm{P}_2\left(V_{gs}-V_{Pk}\right)^2+\mathrm{P}_3\left(V_{gs}-V_{Pk}\right)^3 \qquad (۳-۴)$$

در این رابطه ضرایب $\mathrm{P}_3,\mathrm{P}_2,\mathrm{P}_1$ پارامترهای ترانزیستور و V_{Pk} ولتاژ گیت برای بیشینه ترارسنایی ترانزیستور می‌باشد. خازن های ذاتی نیز بر حسب پارامتر ψ به‌صورت زیر قابل محاسبه اند:

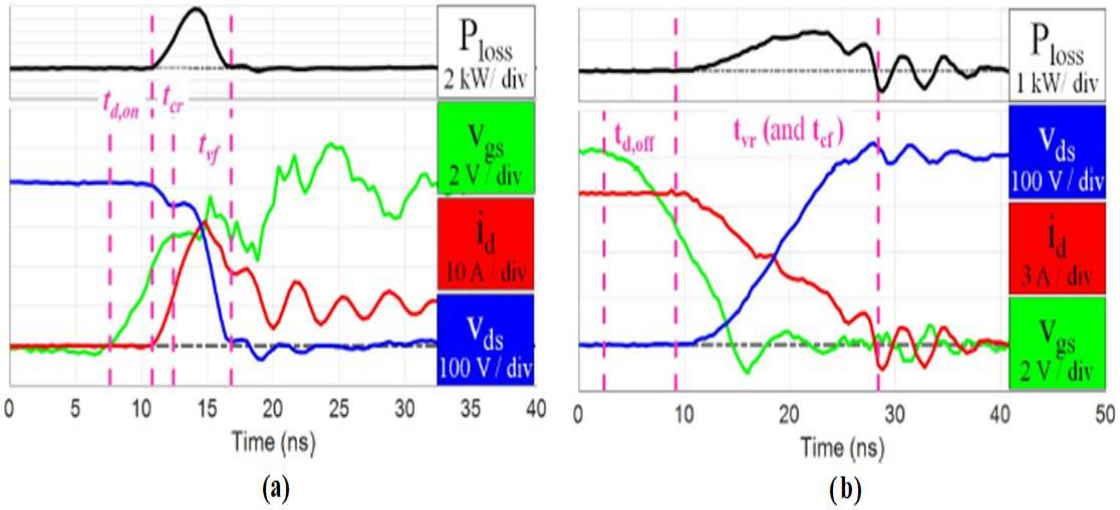
$$C_{gs} = C_{gsp}+C_{gso}\left(1+\tanh\left(\psi_1\right)\right)\left(1+\tanh\left(\psi_2\right)\right) \qquad (۴-۴)$$

۲-۴ بررسی ملاحظات ادوات GaN در طراحی مبدل‌های DC-DC

در این قسمت به بررسی تعدادی از مشخصات مبدل‌های توان مبتنی بر نیتریدگالیوم می‌پردازیم.

۱-۲-۴ ملاحظات کلید زنی

به دلیل کم بودن مقدار بار گیت و خازن‌های خروجی و ورودی این ادوات به دلیل کوچک بودن مساحت Die، این ترانزیستورها این قابلیت رادارند که در فرکانس‌های کلید زنی بالاتری عمل کنند. در مقایسه با ترانزیستورهای Super junction در مقادیر کوچک ولتاژ درین–سورس این ترانزیستورها عملکرد فوق‌العاده بهتری دارند هرچند در نرخ عملکردی بالا این مقادیر با یکدیگر تقریباً برابر خواهند بود. لذا این ترانزیستورها را می‌توان با فرکانس‌های بالا با تلفات اندک کلید زنی کرد. یک نمونه کلید ساخته‌شده ۴۰۰ ولت بازمان روشن و خاموش شدن ۱۰ نانوثانیه شکل ۴-۲ به‌صورت عملی آزمون گردیده است. در این آزمایش از GaN G56650810[108] استفاده گردیده است. در کلید زنی سخت[109] دو منبع هدر رفت انرژی موجود می‌باشد. اولین منبع انرژی ذخیره‌شده در خازن خروجی توسط جریان نشتی می‌باشد. منبع بعدی تلفات ناشی از هدایت جریان بار عبور کننده از ترانزیستور واقع در ناحیه اشباع (تلفات overlap) می‌باشد. با توجه به شبیه‌سازی‌های انجام‌شده می‌توان دریافت که ترانزیستورهای افزایشی عملکرد بهتری در تلفات ناشی از خازن خروجی دارند هرچند که برای دستیابی به کلید زنی نرم ساختار اتصال سری عملکرد بهتری را ایفا می‌نماید. البته این نتیجه‌گیری به‌صورت عام درست نیست؛ اما بر اساس مطالعات صورت گرفته برای محدوده وسیعی از ترانزیستورها ترانزیستورهای اتصال سری برای کلید زنی نرم و ترانزیستور های افزایشی برای کلید زنی سخت ساختارهای مناسبی خواهند بود [50].



شکل ۴-۲ نمونه عملی تست‌شده با استفاده از ادوات نیتریدگالیوم [50]

[108] *GaN G566508* is a 650V enhancement mode
[109] Hard Switching

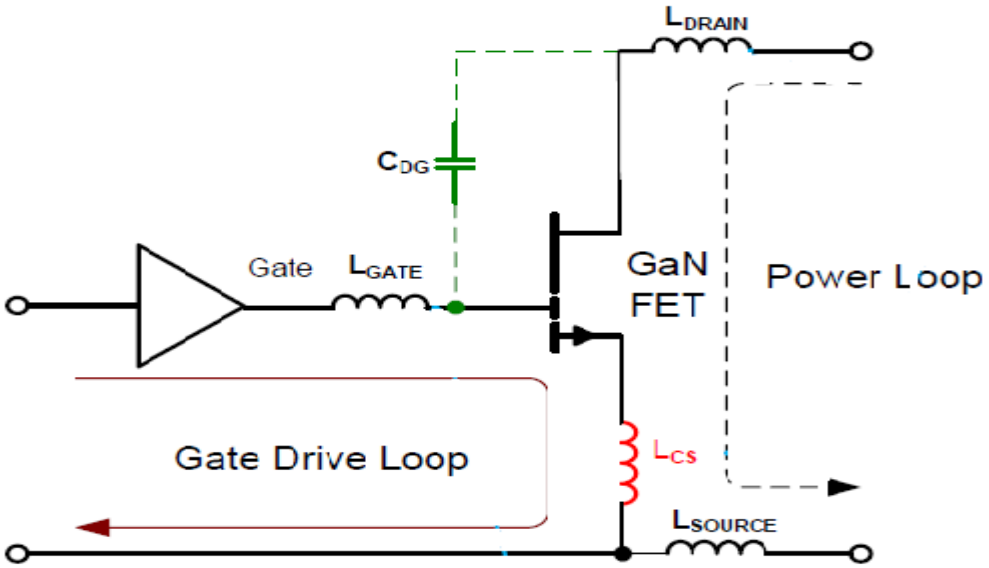
۴-۲-۲ ملاحظات PCB

در مدارات فرکانس بالا اندوکتانس اتصالات به یک معضل عمده تبدیل می‌شود. این تلفات را می‌توان به‌صورت زیر مدل نمود:

$$V_{\text{stray}} = L_{\text{stray}} \frac{di}{dt}. \qquad (۵-۴)$$

در رابطه بالا اندوکتانس L_{stray} مقدار اندوکتانس اتصال سورس و گیت می‌باشد. این اندوکتانس می‌تواند باعث برقراری مسیری بین مسیر عبور توان و کنترل شود و با اعمال تنش ولتاژ V_{stray} رو گیت باعث نوسانات در گیت ترانزیستور گردد.

لذا این اندوکتانس می‌تواند موجب نوسان شود و لذا مشکلات اندازه‌گیری دوباره مطرح می‌شوند. همچنین با افزایش اندوکتانس سورس ولتاژ تلف‌شده روی آن در حالت روشن و خاموش بودن بیشتر می‌گردد. به‌طورکلی می‌توان چالش‌های برد چاپی یک ترانزیستور نیتریدگالیوم را در شکل زیر که نمای جزئی‌تر از ترانزیستور را نشان می‌دهد مشاهده نمود.



شکل ۴-۳ نمای کلی از چالش‌های ساخت یک ترانزیستور نیتریدگالیوم [51]

در زیر به‌طور جزئی در مورد هریک از المان‌های پارازیت توضیح مختصری ارائه می‌گردد. در درایو به‌طور جزئی‌تر به حل این مسائل خواهیم پرداخت.

خازن C_{DG}:

- این خازن موجب کوپلاژ نویز خازنی از درین به گیت ترانزیستور می‌شود و می‌تواند ترانزیستور را در مواقع غیر نیاز روشن یا خاموش نماید.
- توجه: از همپوشانی بین مسیرها یا سوراخ‌های مسی درین و گیت جلوگیری کنید.

سلف L_{gate}:

- باعث جهش رو به بالا یا پایین ولتاژ گیت می‌گردد.
- باعث تشکیل مسیر میلر در هنگام روشن شدن کلید می‌شود.
- توجه: درایور گیت را جهت کمینه کردن این سلف در نزدیک‌ترین فاصله از کلید قرار دهید.

سلف L_{CS}:

- باعث نوسان در گیت می‌شود
- سرعت کلید زنی را کم می‌کند
- توجه: این امپدانس به دلیل ایجاد فیدبک منفی برای پایداری مدار حیاتی است.
- توجه: باید با استفاده از اتصال کلوین[۱۱۰] به سورس متصل گردد.
- جهت کمینه کردن می‌توان از افزایش مقاومت گیت یا اضافه نمودن فریت سری با آن استفاده نمود.

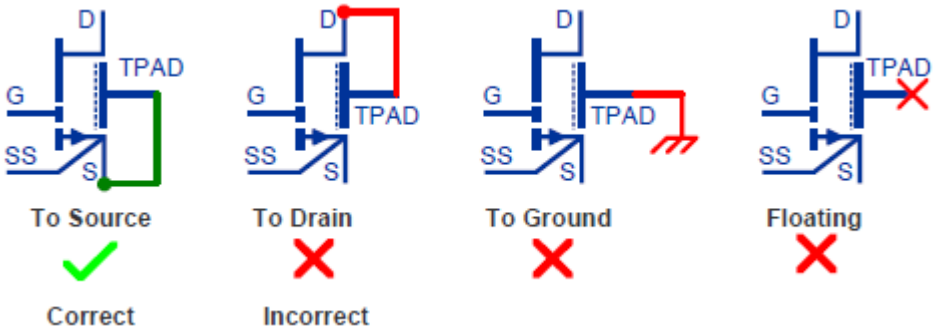
سلف L_{Source}/L_{Drain}:

- باعث جهش در ولتاژ درین می‌شود.
- باعث نوسان در ولتاژ و جریان درین در هنگام روشن و خاموش شدن کلید می‌شود.
- توجه: طول حلقه توان باید حتی‌الامکان کاهش یابد.
- توجه: خازن‌های جداکننده باید حتی‌الامکان نزدیک ادوات توان باشند.

ازنظر ملاحظات دمایی مدار چاپی نیز باید به نکته زیر در مورد اتصال پایه حرارتی این ادوات توجه نمود. پایه حرارتی مستقیما به بستر ترانزیستور متصل است. این پایه قادر است انتقال حرارتی بالایی را برای قطعه فراهم

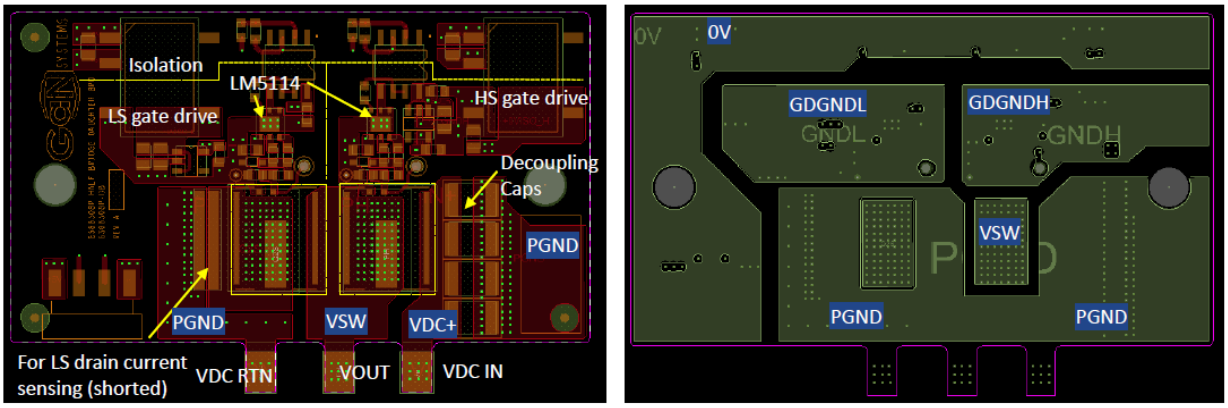
[۱۱۰] اتصال کلوین، وسیله ای است برای ایجاد تماس پتانسیل الکتریکی دقیق با یک جزء حامل جریان یا نقطه مرجع، به طوری که باعث از بین بردن یا کاهش اثر تاثیر مقاومت در محل تماس شود.

آورد. این پایه را از نظر الکتریکی و برای عملکرد بهینه به سورس ترانزیستور متصل می‌شود. در شکل زیر نحوه‌ی صحیح اتصال پایه حرارتی را مشاهده می‌نماییم.



شکل ۴-۴ نحوه‌ی صحیح اتصال پایه حرارتی برای عملکرد بهینه ترانزیستور [51]

ملاحظات مدارات چاپی و به‌تبع آن تلفات هدایتی مدار تا حد زیادی به نوع پیکربندی ترانزیستور بستگی دارد. در [51] می‌توان نمونه‌های مختلف ملاحظات مدارات چاپی را برای یک نمونه ترانزیستور کمپانی GaN System مشاهده نمود. در شکل زیر نمونه‌ای از مدار چاپی یک مدار نیم پل را مشاهده می‌نماییم که نکات بالا دران رعایت گردیده است.



شکل ۴-۵ نمونه مدار چاپی مبدل نیم پل [51]

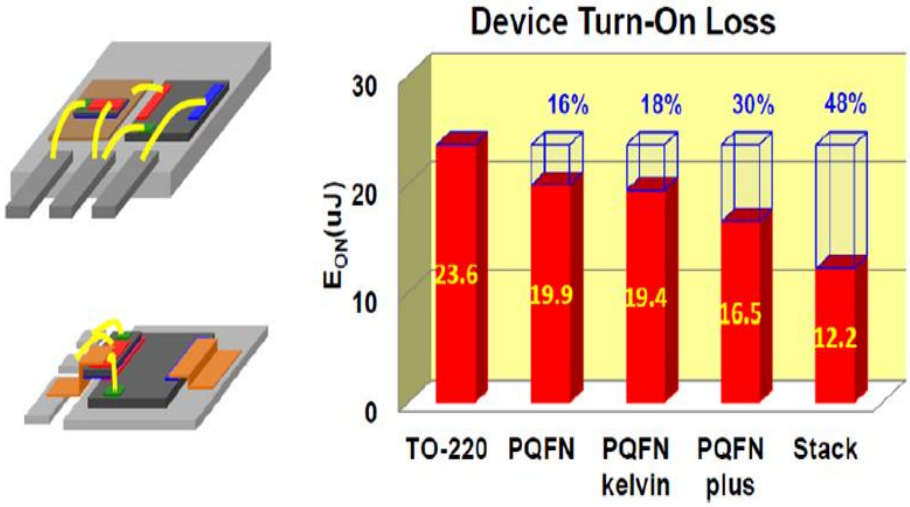
روش‌های مختلف پیکربندی کلید و میزان تلفات آن‌ها در شکل ۴-۶ به تصویر کشیده شده است. سه‌راه حل عمده برای حل این مشکل پیشنهاد می‌گردد:

۱) اتصال سورس به روش اتصال کلوین

۲) مجتمع سازی درایور گیت

۳) ایزوله کردن طرف ولتاژ بالا و ولتاژ پایین

درروش اول از حلقه مجزا برای اتصالات فلزی سورس استفاده می‌شود که از حلقه توان جداشده است و تنها توسط گیت قابل‌دسترسی است. درروش دوم از مجتمع سازی درایور گیت با کلید استفاده می‌شود. برای نمونه می‌توان از یک مدار مجتمع TI به نام LMG5200 نام برد. درروش سوم از ایزوله کردن طرف ولتاژ بالا و ولتاژ پایین استفاده می‌شود. روش اخیر تنها برای ترانزیستورهای سطحی قابل‌استفاده می‌باشد. در مقالات اخیر بعضاً به‌جای ایزوله کننده‌های نوری از RF استفاده می‌گردد. این نوع ایزولاسیون بخصوص زمانی که ولتاژ باس در حدود کیلوولت باشد مناسب می‌باشد. معمولاً این ایزولاسیون مقدار dV/dt را بهبود می‌بخشد. در این خصوص کمیتی به نام (CMTI[111]) تعریف می‌شود. این کمیت بیشینه تغییرات ولتاژ برحسب ثانیه را بیان می‌کند. برای مثال در ترانزیستور Si827x این مقدار برابر $200\ KV/\mu S$ می‌باشد. در یک مبدل اگر dV/dt بیشتر از مقدار CMTI باشد ترانزیستور آسیب خواهد دید. این کمیت در فرکانس‌های کلید زنی بالا با تشدید عوامل پارازیتی کاهش خواهد یافت.



شکل ۴-۶ مختلف پیکربندی کلید و میزان تلفات آن‌ها [51]

۴-۲-۳ Cross talk

این اثر تداخل بین طرف ولتاژ بالا و ولتاژ پایین در اثر پدیده میلر می‌باشد. این پدیده می‌تواند باعث روشن شدن ناخواسته یک‌طرف در اثر dV/dt شدید طرف دیگر باشد. همچنین می‌تواند باعث افزایش جریان هجومی گذرنده از باس DC به‌طرف ترانزیستور در حالت اشباع (بایاس معکوس) شود و این امر موجب افزایش تلفات خواهد گردید. در یک ساختار تک فاز تلفات cross-talk قابل‌توجه است، مخصوصاً زمانی که در جریان‌های پایین بار تلفات overlap قابل‌چشم‌پوشی و زمان خاموش شدن بسیار سریع است. برای جبران این اثر راه‌حل‌های زیر پیشنهاد گردیده است [52]:

[111] superior common-mode transient immunity

۱) **افزایش زمان روش شدن ترانزیستور:**

هرچند این افزایش dV/dt را کاهش می‌دهد، اما این روش کلید زنی را کند و تلفات را Overlap را افزایش می‌دهد.

۲) **استفاده از ولتاژ منفی در باس N:**

هرچند این روش باعث بهبود cross-talk می‌شود، اما باعث افزایش تلفات ریکاوری معکوس دیود می‌گردد.

۳) **افزودن خازن موازی با گیت:**

این روش همچنین باعث کاهش فرکانس کلید زنی و افزایش تلفات overlap خواهد گردید.

۴) **قرار دادن دیود موازی با ترانزیستور:**

این روش به‌طور مؤثر تلفات cross-talk را کاهش می‌دهد اما هزینه دیود اضافی را به مدار اعمال می‌کند.

۵) **استفاده از درایورهای اکتیو**

۴-۲-۴ الزامات درایو

در این قسمت به بررسی الزامات درایو ترانزیستورهای نیتریدگالیوم می‌پردازیم.

ترانزیستورهای نیتریدگالیوم ازنظر درایور به ادوات سیلیکون و IGBT شباهت دارند. این ترانزیستورها C_{GS}+ C_{DG} کوچک‌تری دارند لذا علاوه بر پایین بودن ولتاژ درایو آن‌ها تلفات کلید زنی کمتری دارند. از طرفی با توجه به پایین بودن این خازن‌ها زمان بالا آمدن و پایین آمدن کمتری دارند. مقادیر معمول ولتاژ درایو گیت این ترانزیستورها بین ۵ تا ۶٫۵ ولت می‌باشد. همچنین در حالت گذرای کلید زنی نیز این ولتاژ بین ۷-۱۰ می‌باشد. برای پایداری بیشتر در حالت خاموش به‌جای ۰ ولت این ترانزیستورها را به ولتاژ منفی متصل می‌کنند که در این حالت کانال دوبعدی الکترونی کاملاً از بین می‌رود و ترانزیستور خاموش می‌گردد. در جدول ۴-۱ مقایسه‌ای بین ترانزیستور و فنّاوری‌های مشابه انجام می‌پذیرد.

جدول ۴-۱ مقایسه بین ولتاژ درایو فنّاوری‌های ترانزیستورهای قدرت [50]

Gate Drive Voltage Level	GaN HEMT	Si	IGBT	SiC
Maximum Rating	-10/+7	-20/+20	-20/+20	-8/18
Transient Rating	-20/+10	-	-30/+30	-
Typical Oprational Voltage	0 or -3 / 5-6.5	0/7-10	0 or -9 / 15	-4/15

در ترانزیستورهای نیتریدگالیوم همان‌طور که بیان شد مقدار Qrr برابر صفر می‌باشد و دیود بدنه ذاتی موجود نیست اما این ترانزیستورها توانایی عبور جریان از هر دو جهت را دارا می‌باشند لذا نیاز به دیود خارجی نخواهند داشت.

جهت انجام ملاحظات دمایی و مدارت چاپی معمولاً تلفات کلید در هر دو حالت خاموش و روشن بودن بسیار حائز اهمیت است. معمولاً در محاسبه‌ی تلفات از محاسبات تقریبی مدل زیر استفاده می‌گردد.

- روشن: در این حالت تنها مقاومت روشن شدن تلفات هدایتی را کنترل می‌نماید
  - $P_{loss} = I_{SD}^2 * R_{DS(on)}$
- خاموش: در این حالت مانند یک دیود مدل با ولتاژ مستقیم V_F و مقاومت سری R_{rev} بیان می‌شود که این مقاومت از مقدار مقاومت در حالت روشن شدن بیشتر است.
  - $P_{loss} = I_{SD}^2 * R_{rev(on)} + I_{SD} * (V_{gs-off} + V_{gth})$

در قسمت بعدی به سراغ الزام بعدی که زمان مرده[112] گفته می‌شود می‌رویم. این معیار در ساختارهایی مانند نیم پل و تمام پل که دارای پایه‌های مجزا هستند مهم می‌باشد؛ مانند رابطه‌ی زیر این زمان را محاسبه می‌نماییم:

$$Dead\ Time = Worst\ case\ gate\ driver\ propagation\ dealy + turn\ off\ delay + fall\ time$$

حال این مقادیر را می‌توان در دیتاشیت درایور مشاهده نمود. با توجه به پرکاربرد بودن درایور Gs66508T/P بررسی‌های خود را بر روی این درایور کمپانی GaN Sysyem انجام می‌دهیم. در شکل زیر این مقادیر را مشاهده می‌نماییم:

Propagation Delay Difference[5]	PDD	$t_{PHLMAX} - t_{PLHMIN}$	-1	—	25	ns

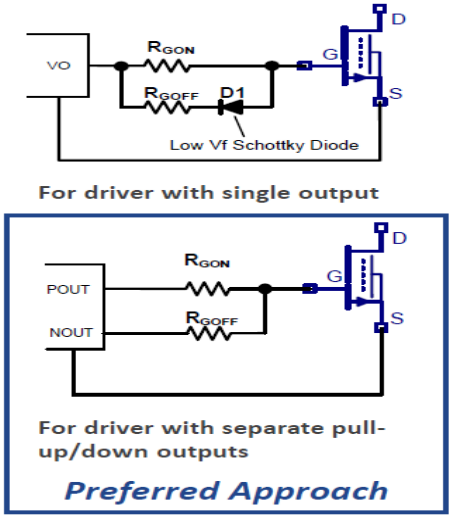
Total switching time 26ns for GS66508T (R_G=10Ω, T_j=125°C)

GS66508T T_j=125°C				
Parameters	Symbol	Value	Unit	Conditions
Turn-on delay time	$t_{d(on)}$	4.5	ns	V_{DD}=400V, V_{GS}=6V,
Rise time	t_r	6.3	ns	I_D=16A, R_G=10Ω
Turn-off delay time	$t_{d(off)}$	9.3	ns	
Fall time	t_f	5.4	ns	

شکل ۴-۷ نمونه‌ای از دیتاشیت درایور Gs66508T/P [50]

همان‌طور که در شکل ۴-۷ مشاهده می‌شود این معیار برای درایور بالا، حدود ۴۰ نانوثانیه می‌باشد که در برابر ترانزیستورهای با تکنولوژی مشابه بسیار کمتر می‌باشد. حال در قسمت بعدی درایو یک ترانزیستور نیتریدگالیوم را موردبررسی قرار خواهیم داد. برحسب اینکه درایور دارای خروجی تک سیگنال یا دو سیگنال باشد می‌توان درایور را طراحی و پیاده‌سازی نمود. در شکل زیر نمای کلی درایور را می‌بینیم:

[112] Dead Time



شکل ۴-۸ درایور ترانزیستور نیتریدگالیوم [50]

همان‌طور که در شکل بالا دیده می‌شود اولین المان در طراحی درایور مقدار مقاومت R_{GON} و R_{GOFF} می‌باشد. این مقاومت‌ها می‌تواند سرعت کلید زنی را کنترل کند. درواقع گذاشتن این مقاومت‌ها برای عملکرد بهینه کلید زنی و پایداری گیت حیاتی است.

- مقاومت R_{GON} :

این مقاومت می‌تواند Slew Rate ترانزیستور در حالت روشن شدن را کنترل نماید. معمولاً این مقاومت سعی می‌شود دارای مقدار بهینه زیادی باشد. مقدار معمول این مقاومت در طراحی‌ها بین ۱۰-۲۰ اهم می‌باشد. سپس با توجه به مدار طراحی اگر در این مقاومت کوچک باشد دارای نوسان در ولتاژ گیت و همچنین تشدید اثر میلر در ورودی ترانزیستور خواهیم بود لذا باید این مقدار تا به رسیدن به مقدار قابل‌قبول به‌صورت تجربی افزایش داد.

- مقاومت R_{GOFF} :

این مقاومت که معمولاً از مقدار مقاومت روشن شدن آن کمتر است موجب مقاوم و پایدارتر بودن درایو ترانزیستور می‌شود. مقدار معمول این مقاومت بین ۱-۳ اهم می‌باشد. (در بعضی طراحی‌ها یک مقاومت سری معکوس نیز اضافه می‌گردد). اگر این مقاومت نیز از حدی تجربی کمتر شود مدار دچار نوسان و جهش رو به پایین در ولتاژ گیت خواهد شد که به‌نوبه‌ی خود می‌تواند زمان مرده را افزایش داده و تلفات هدایتی را افزایش دهد.

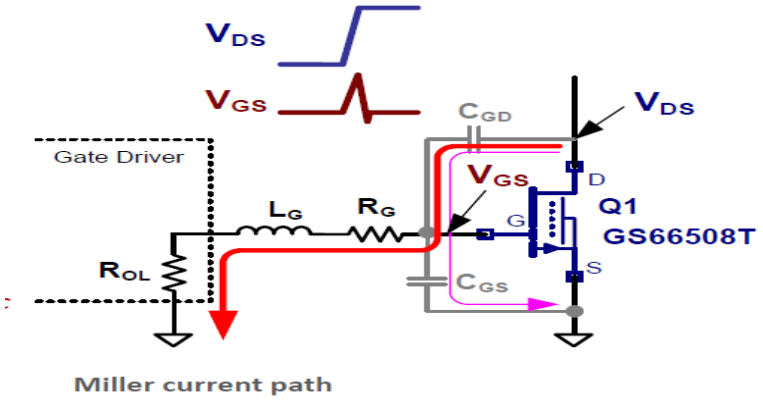
محرمانه (مخصوص پژوهشگاه نیرو)

در هنگام درایور ترانزیستور با چالش‌هایی روبه‌رو هستیم که لازم است تمهیدات ویژه‌ای اندیشیده شود. در قسمت بعدی این چالش‌ها را بیان کرده و راه‌حل را در هر مورد بیان خواهیم نمود.

۴-۲-۴-۱ اثر میلر

نوسانات در ولتاژ درین یا سورس ($\frac{dv}{dt}$) می‌تواند از طریق کوپلاژ خازنی باعث عبور جریان میلر از پایانه سورس(مسیر توان) به گیت شود که می‌تواند باعث روشن و خاموش شدن ناخواسته ترانزیستور و تلفات هدایتی فراوانی شود. همان‌طور که گفته شد R_{GOFF} می‌تواند به محدود کردن این اثرات این‌چنینی کمک کند. هرچند زمانی که این نوسانات زیاد است دیگر این مقاومت مؤثر نخواهد بود. در زیر چندین روش را برای کاهش این اثر پیشنهاد می‌نماییم:

طراحی امپدانس Pull-down پایین در گیت ترانزیستور: در این روش باید مقاومت خروجی درایور تا حد امکان کوچک باشد. همچنین مقاومت‌های R_{GOFF} و R_{GON} تا مقداری که نوسان رخ ندهد کوچک گردند. همچنین مقدار امپدانس ناشی از سلف L_G نیز کوچک گردد(نزدیک کردن هرچه بیشتر ترانزیستور به درایور).



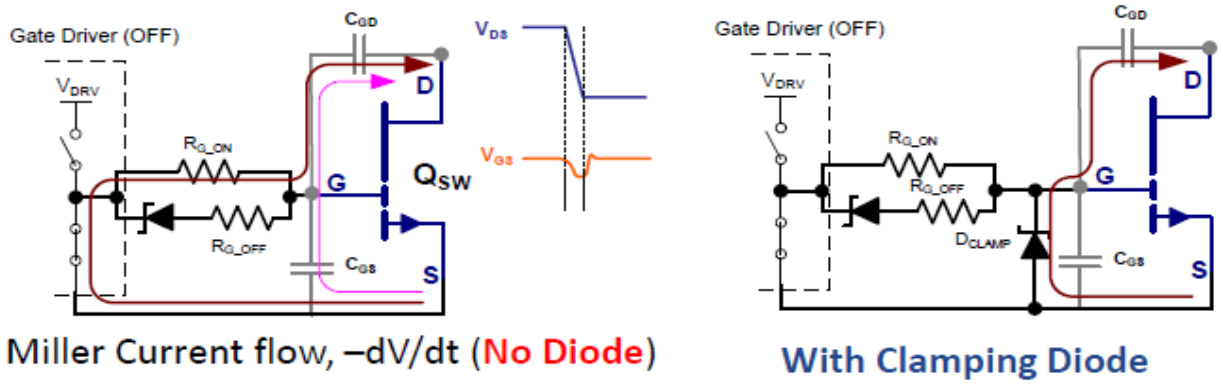
شکل ۴-۹ اثر میلر در ترانزیستور نیتریدگالیوم [50]

اضافه نمودن C_{Gs}: با اضافه نمودن این خازن یک مسیر موازی برای عبور جریان میلر با امپدانس کمتر فراهم می‌شود که در شکل ۴-۹ دیده می‌شود؛ اما اضافه کردن این خازن باعث کاهش فرکانس کاری ترانزیستور می‌شود و علاوه بر اضافه نمودن یک مسیر صفر می‌تواند باعث نوسان در ورودی گیت شود.

استفاده از ولتاژهای گیت منفی برای درایو: بدین‌وسیله مصونیت در برابر نویز اثر میلر بیشتر می‌گردد. مقدار معمول این ولتاژ می‌تواند بین ۲- تا ۳- باشد. بدین‌وسیله تلفات خاموش شدن کلید نیز کاهش می‌یابد (در این

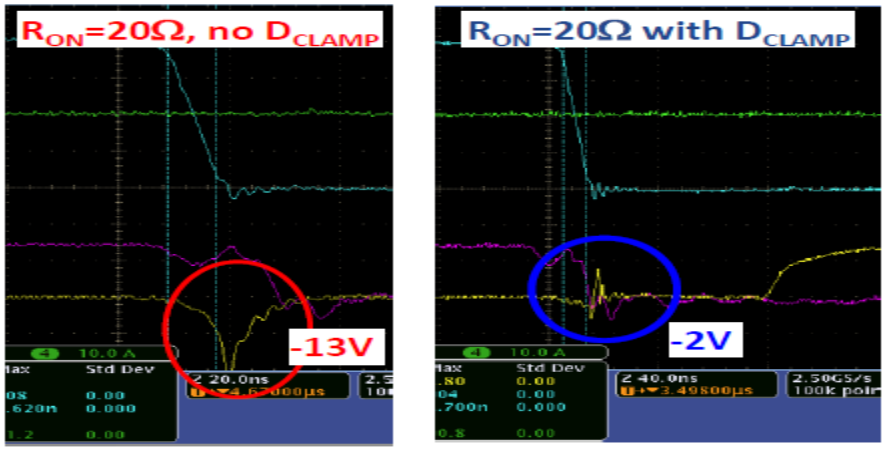
حالت کانال ترانزیستور به‌طور کامل تخلیه‌شده و ترانزیستور به‌طور کامل و به‌سرعت خاموش می‌شود). لازم به ذکر است که در این حالت تلفات RRL[113] افزایش می‌یابند. لذا این بده بستان باید به‌طور بهینه کنترل شود.

استفاده از دیود محدودکننده: این ساختار که تنها در درایورهایی با خروجی تک سر قابل‌اجراست به‌صورت زیر می‌باشد:



شکل ۴-۱۰ اثر دیود محدودکننده در کاهش اثر میلر [50]

این روش بسیار مؤثر خواهد بود و از روش‌های دیگر عملکرد بهینه‌تری دارد زیرا که مشکلات آن‌ها را نخواهد داشت. در شکل زیر یک نمونه عملی مورد آزمایش قرارگرفته است.



شکل ۴-۱۱ اثر دیود محدودکننده در کاهش اثر میلر مدار عملی [50]

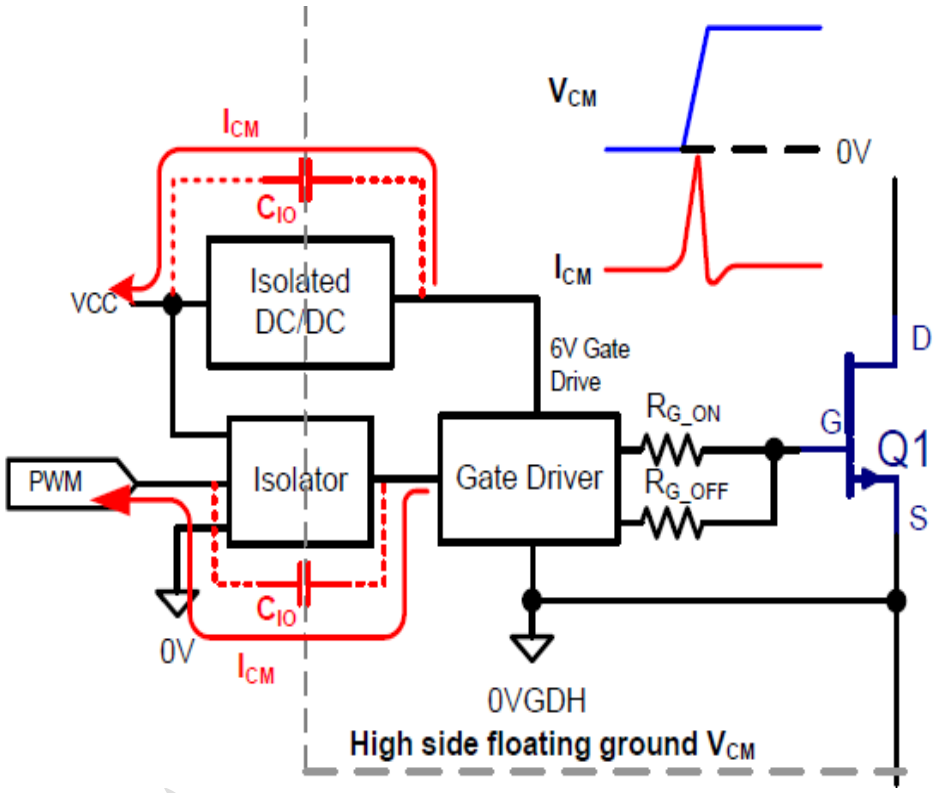
همان طور که در شکل بالا دیده می‌شود در حضور دیود محدودکننده جهش رو به پایین به طور کامل حذف شده و لذا اتصال بین مدار درایور و مسیر عبور توان قطع می‌گردد.

[113] Reverse Recovery Losses

۴-۲-۴-۲ درایو با سورس شناور

برای رفع این مشکل دو راه‌حل عمده موجود است:

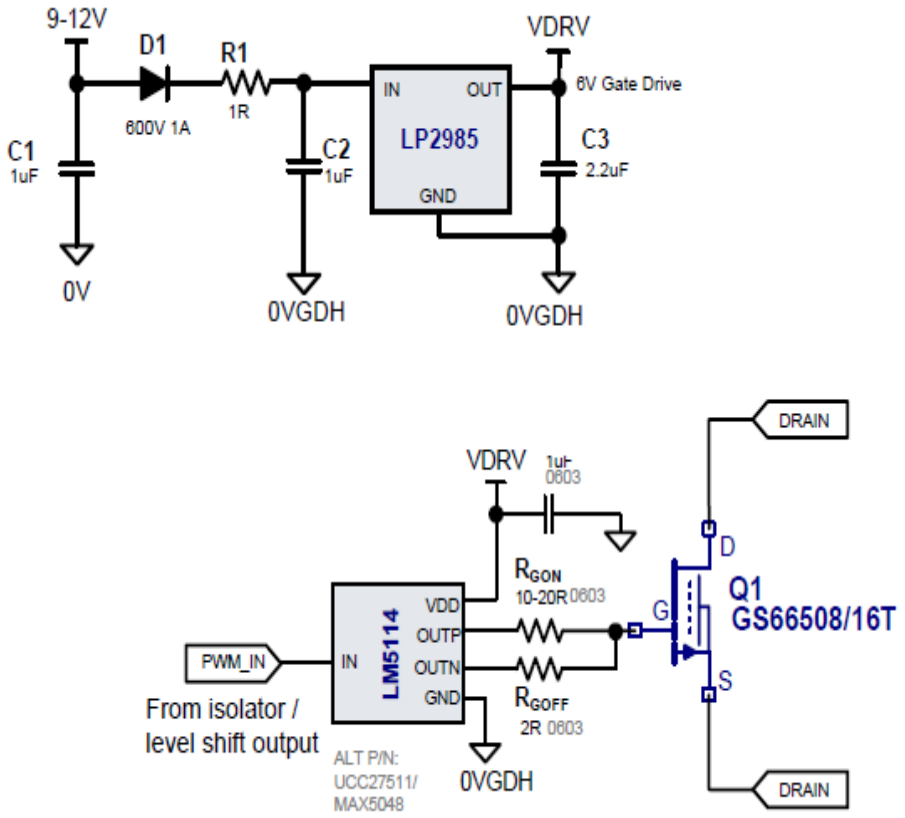
استفاده از گیت ایزوله: این روش که در شکل زیر دیده می‌شود بسیار مؤثر و عملکرد مناسبی دارد هرچند که هزینه این روش زیاد می‌باشد.



شکل ۴-۱۲ ساختار درایور ایزوله [50]

با این روش منبع تغذیه به‌طور کامل ایزوله گردیده و عمل کلید زنی به‌طور مؤثر بهبود می‌یابد. لازم به ذکر است خازن C_{IO} می‌تواند جریان مد مشترک I_{CM} را محدود سازد.

روش خازن بوت استرپ: این روش هزینه کمتری نسبت به روش قبل دارد و ازنظر پیاده‌سازی نیز ساده‌تر می‌باشد. هرچند بعد از استفاده از این روش باید ولتاژ گیت اعمالی دوباره رگوله شود. در شکل زیر نمایی از پیاده‌سازی این روش را می‌بینیم:



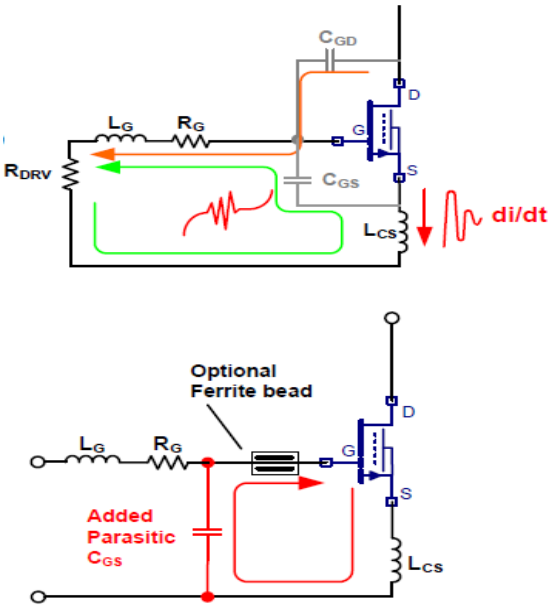
شکل ۴-۱۳ ساختار درایور بوت استرپ [50]

۴-۲-۴-۳ نوسان[۱۱۴]

امپدانس سلفی سورس به زمین باعث ایجاد یک حلقه فیدبک از سورس (مسیر توان) به گیت ترانزیستور می‌شود. این مسیر شامل عناصر خازن و سلف‌های کوچکی است که می‌توانند باعث بروز نوسان گردند. همچنین CGD می‌تواند باعث کوپلاژ خازنی بین درین و گیت شود و نوسانات درین را به گیت منتقل کند. در زیر راه‌های جلوگیری از این اثر مخرب را به‌طور خلاصه بیان می‌نماییم:

- کاهش LG,LCS,CGD(ext)
- کم کردن سرعت روشن کردن ترانزیستور
- اضافه نمودن فریت به‌صورت سری با مقاومت گیت (Z=10-20)

[114] Oscilation



شکل ۴-۱۴ ساختار درایور با استفاده از فریت جهت کاهش نوسان [50]

حال با توجه به موارد گفته‌شده و بررسی انجام‌شده در موارد ساخته‌شده عملی مشخصات بهینه‌ای برای درایور در نظر گرفته‌شده است که می‌تواند عملکرد بهینه مدار را تا حد زیادی تضمین نماید.

جدول ۴-۲ مشخصات درایور بهینه [50]

Oprating gate Voltage	5-6.5
ROL	<2Ω
Peak Drive Current	>2A
Propagation Delay	<20ns
High Frequency Capability	>1MHz

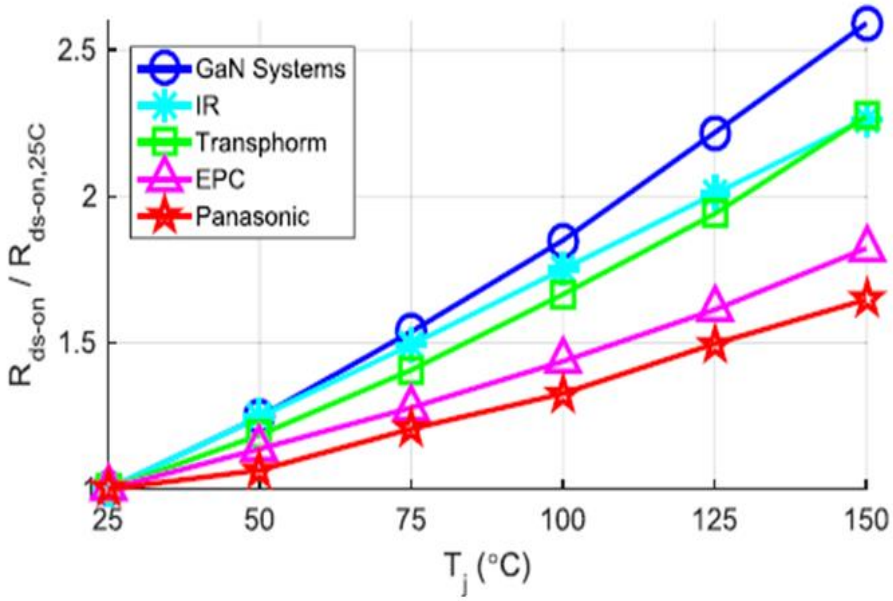
۴-۲-۵ الزامات دمایی

افزایش دمای ترانزیستور موجب افزایش مقاومت روشن شدن می‌شود. شکل ۴-۱۵ تغییرات دما برحسب تغییرات مقاومت روشن شدن برای شرکت‌های سازنده مختلف را بررسی می‌کند. ملاحظات دمایی تا حد بسیاری به بسته‌بندی ترانزیستور وابسته می‌باشد. معمولاً دو نوع پیکربندی دراین‌ارتباط وجود دارد:

۱) درروش اول هیت سینک[115] در زیر ترانزیستور سطحی و در تماس مستقیم با مدار چاپی قرارگرفته است

۲) درروش دوم ترانزیستور دارای هیت سینک در بالای سطح خود می‌باشد. اگرچه در این روش تهویه دمایی ترانزیستور آسان‌تر خواهد بود ولی ساخت پکیج با چالش‌هایی روبه‌رو خواهد بود.

در راستای رسیدن به یک طراحی دمایی مناسب آزمون‌های بسیاری صورت می‌پذیرد تا بتواند استانداردهای لازم را ارضا کند. قابل‌ذکر است هنوز استاندارد رسمی و مناسبی برای ادوات نیتریدگالیوم صورت نپذیرفته است و هنوز هم این قطعات با استانداردهایی مانند JEDES صورت می‌پذیرد که این استاندارد در ابتدا برای ترانزیستورهای ماسفت تعریف‌شده بود [53].



شکل ۴-۱۵ مقاومت روشن شدن نرمالیزه برحسب دما [54, 55, 56, 57]

۴-۳ بررسی انواع مبدل‌های مناسب برای ادوات نیتریدگالیوم

در این بخش به بررسی انواع مبدل‌های مناسب برای این ادوات می‌پردازیم و نتایج را به‌صورت خلاصه مطرح می‌نماییم. سپس به بررسی دقیق‌تر چند گزینه احتمالی می‌پردازیم. در انتها به‌طور مفید و مختصر نتایج حاصل از بررسی مبدل‌های توان تولیدشده با این ادوات را بررسی می‌کنیم.

[115] Heat Sink

۴-۳-۱ انواع مبدل‌های مناسب

۴-۳-۱-۱ مبدل‌های ایزوله رگوله شده

این زیرمجموعه از مبدل‌ها، با اختلاف گسترده‌ترین تنوع از مبدل‌ها را در خود جای‌داده است. بسیاری از مبدل‌های با کلید زنی سخت مثل نیم پل، تمام پل و مبدل‌های رزونانسی LLC در این تقسیم‌بندی قرار می‌گیرند. همچنین در طول سال‌های اخیر تلاش‌های بسیاری در جهت کلید زنی نرم این کلیدها نیز انجام‌شده است. ساختارهای Double clamped diode و مبدل‌های LLC چند سطحی نمونه‌ای از این تلاش‌ها هستند.

۴-۳-۱-۲ مبدل‌های ایزوله رگوله نشده

تنها یک نوع مبدل، مبدل دامنه سینوسی، در این قسمت قرار می‌گیرد. این مبدل که بالاترین بازدهی را در بین مبدل‌ها داراست، دارای ساختار و کنترل‌پذیری بسیار آسان است. همچنین با استفاده از یک ساختار رزونانسی سری در ساختار خود از ZVT استفاده نموده و قابلیت دستیابی به تلفات کلید زنی نرم دارا می‌باشد. با توجه به بالا بودن بازدهی آن گزینه مناسبی برای کاربردهای IBC می‌باشد.

۴-۳-۱-۳ مبدل‌های غیر ایزوله رگوله شده

ساختارهای رزونانسی باک-بوست یکی از گزینه‌های جذاب از این نوع مبدل‌هاست. این مبدل دارای کنترل‌پذیری بسیار آسان می‌باشد. همچنین قابلیت پیاده‌سازی آسان آن این مبدل را بسیار برای کاربردهای این‌چنینی مناسب می‌نماید. از طرفی این مبدل‌ها نمی‌توانند برای محدوده وسیعی از ورودی به‌طور مناسب عمل نمایند.

مبدل‌های Dickson switched-capacitor یکی دیگر از مبدل‌های مشهور در این زمینه‌اند؛ مانند تمام ساختارهای کلید-خازنی چالش‌های زیادی برای رگولاسیون این مبدل‌ها وجود دارد چون‌که خاصیت کاهنده یا افزاینده بودن آن تا حد زیادی وابسته به خازن‌های ذخیره کننده انرژی در این ساختارها دارد، لذا رگولاسیون آن دشوار و نیازمند کنترل دقیق است. هرچند که بنا به مطالعات انجام‌شده از طریق یک فیلتر سلفی در خروجی و کنترل دوگانه می‌توان به مشخصات مطلوب دست‌یافت.

محرمانه و مختص پژوهشگاه نیرو

۴-۳-۱-۴ مبدل‌های غیر ایزوله غیر رگوله

این مبدل‌ها که معمولاً در ساختارهای کلید-خازنی قرار می‌گیرند امروزه موردتوجه قرارگرفته‌اند. مبدل فلاش‌بک که قابلیت فراهم آوردن مبدل‌هایی با چگالی توان بالا هستند یکی از مشهورترین مبدل‌های این دسته هستند. این مبدل‌ها با بهره‌مندی از تلفات کم، فرکانس کلید زنی بالا و نبود المان‌های سلفی که باعث بزرگ شدن اندازه مبدل می‌شوند قادر گردیده‌اند تا چگالی توان بالایی را فراهم آورند؛ اما نکته منفی این مبدل‌ها این است که توانایی رگوله کردن ولتاژ خروجی با توجه به ثابت بودن نسبت دور ترانس آن‌ها بسیار پایین می‌باشد.
ساختارهای بالا در جدول ۴-۳ و جدول ۴-۴ به‌طور خلاصه مقایسه گردیده‌اند.

جدول ۴-۳ مقایسه مبدل‌های یادشده بر اساس بازدهی و رگولاسیون و نوع کلید زنی [58]

Converter Topology	Regulation	Reported Efficiencies	Input Voltage Range	Soft/Hard Switching	Control Complexity	Isolation
Flying Capacitor Multilevel Converter	Non-Regulated	95%	Wide	Hard	Simple	Non-Isolated
Resonant Buck-Boost	Regulated	97%	Small	Hard	Simple	Non-Isolated
Half Bridge	Regulated	92%	Medium	Hard	Simple	Isolated
Full Bridge	Regulated	90%	Medium	Hard	Simple	Isolated
LLC Resonant Half-Bridge	Regulated	96%	Small	Soft	Moderate	Isolated
LLC Resonant Full-Bridge	Regulated	97.5%	Small	Soft	Moderate	Isolated
Double-Clamped ZVS	Regulated	94%	Medium	Soft	Complex	Isolated
Sine Amplitude Converter	Non-Regulated	98%	Medium	Soft	Simple	Isolated
Hybrid Dickson Converter	Regulated	97%	Medium	Hard	Simple	Non-Isolated
Isolated Resonant Buck-Boost Converter	Regulated	96.5%	Medium	Soft	Simple	Isolated
Multilevel LLC Resonant Converter	Regulated	97.5%	Wide	Soft	Complex	Isolated

جدول ۴-۴ مقایسه مبدل‌های یادشده بر اساس تعداد قطعات و تابع تبدل مبدل [58]

Converter Topology	Number of Switches	Number of Capacitors	Number of Inductors	Maximum Switch Voltage
Flying Capacitor Multilevel Converter	$2(N-1)$	$N-2$	1	$\frac{V_S}{(N-1)}$
Resonant Buck-Boost	5	1	N	V_S
Half Bridge	4	4	1	V_S
Full Bridge	6	1	1	V_S
LLC Resonant Half-Bridge	4	2	2	V_S
LLC Resonant Full-Bridge	6	2	2	V_S
Double-Clamped ZVS	5	2	0	V_S
Sine Amplitude Converter	6	2	0	V_S
Hybrid Dickson Converter	$2(N-1)$	$N-2$	1	$2V_S/(N-1)$
Isolated Resonant Buck-Boost Converter	2	1	1	$2V_S$
Multilevel LLC Resonant Converter	$2(N-1)+4$	$N+1$	1	$\frac{V_S}{(N-1)}$

۴-۳-۲ بررسی سه مبدل پرکاربرد

حال در این قسمت به بررسی سه مبدل پرکاربرد در این زمینه و نتایج عملی به‌دست‌آمده از ساخت آن‌ها می‌پردازیم:

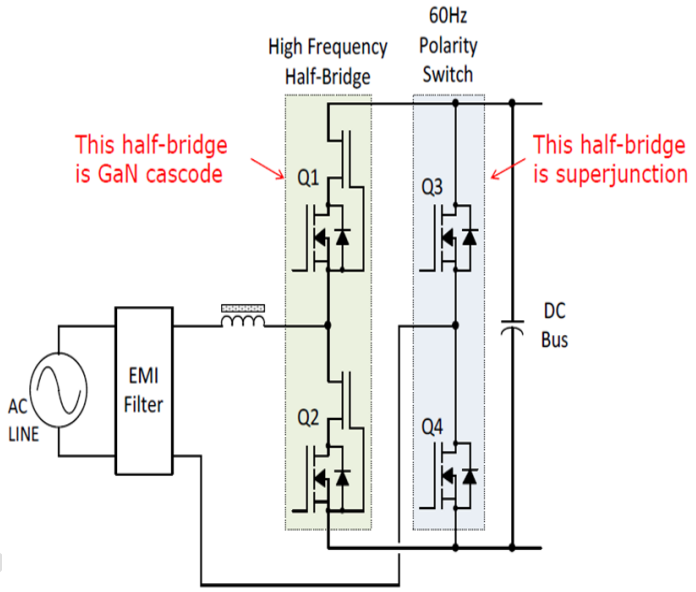
- مبدل Totem-Pole PFC Full Bridge (مبدل تمام پل با مدار اصلاح ضریب قدرت)
- مبدل رزونانسی LLC
- مبدل کاهنده ZVS Phase Shifted Full Bridge (مدار تمام پل باقابلیت کلید زنی نرم)

به‌طور خلاصه مشخصات هر مبدل ذکر گردیده است و در انتها نتایج شبیه‌سازی‌ها و نمونه‌های عملی قرار داده‌شده است.

۴-۳-۲-۱ مبدل Totem-Pole PFC Full Bridge

یکی از متداول‌ترین ساختارهای این مبدل به‌صورت شکل ۴-۱۶ است. این مبدل توسط شرکت Infineon در محدوده توان ۲٫۵ کیلووات با قطعات SMD ساخته‌شده است. این مبدل در قسمت افزاینده خود دارای ادوات نیتریدگالیوم با مقاومت ۰٫۰۷ اهم و به‌صورت افزایشی مورداستفاده قرارگرفته است. همچنین در جدول ۴-۵ می توان خلاصه‌ای از مشخصات این مبدل را مشاهده نمود.

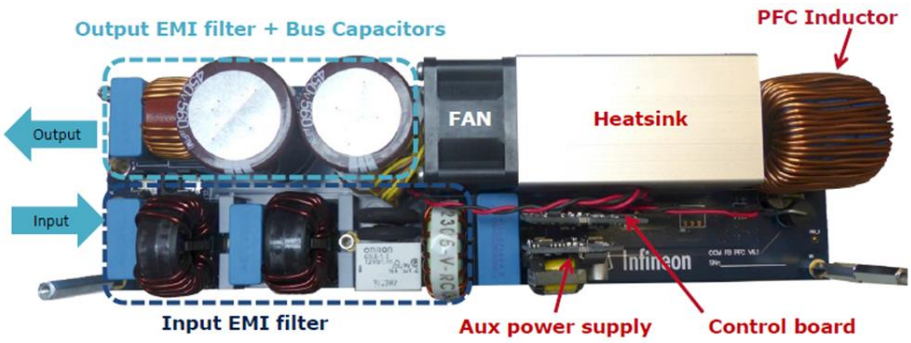
در شکل ۴-۱۷ نمایی از طرح نهایی را می‌بینیم. با اندازه‌گیری بازدهی مبدل با تغییرات توان مبدل در محدوده ۱۷ تا ۷۰ درصد بار مبدل دیده می‌شود. برای شرایط مذکور مبدل در بازدهی‌های بالای ۹۹ درصد عمل می‌کند (شکل ۴-۱۸). دو مشخصه اصلی این مبدل دوطرفه بودن مبدل و تعداد پایین المان‌ها می‌باشد. لازم به ذکر است این مبدل یک مبدل AC-DC می‌باشد. علت بررسی این مبدل در این فصل بدین خاطر است که این مبدل به



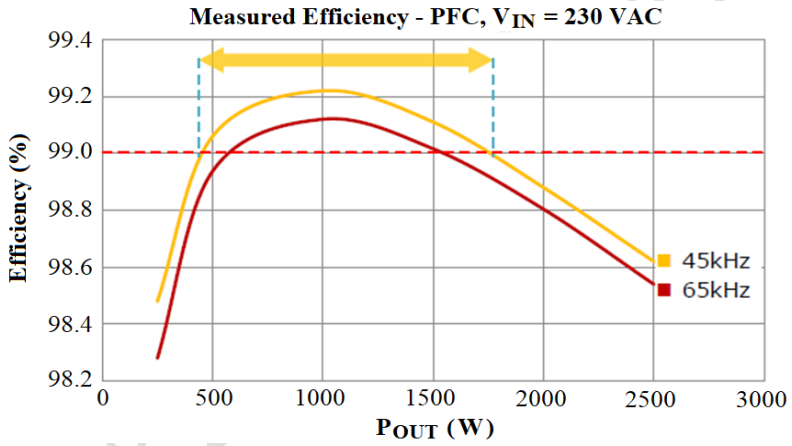
شکل ۴-۱۶ ساختار Totem-Pole PFC Full Bridge [59]

جدول ۴-۵ مشخصات نمونه عملی ساخته‌شده Totem-Pole PFC Full Bridge [59]

محدوده	مشخصات
۲۳۰ ولت	ولتاژ ورودی
۶٫۲۵ آمپر	جریان خروجی
۴۰۰ ولت	ولتاژ خروجی
۶۵ کیلوهرتز و پیوسته	فرکانس کلید زنی و نوع هدایت مبدل



شکل ۴-۱۷ نمونه نهایی ساخته‌شده با Totem-Pole PFC Full Bridge [59]



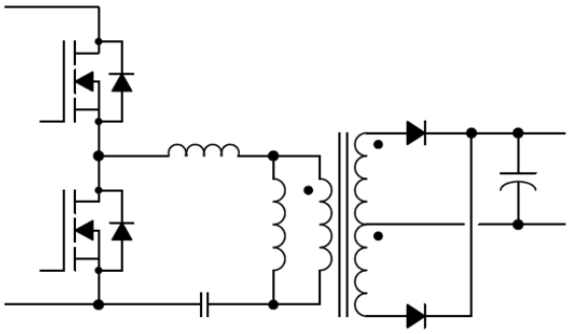
شکل ۴-۱۸ نمودار تغییرات بازدهی با توان خروجی مبدل [59]

دلیل تلفات بازیابی معکوس دیودهایش برای مدت طولانی مورد استفاده در محدود وسیعی از توان قرار نمی‌گرفت لذا با گسترش ادوات نیترید گالیوم و صفر بودن مولفه تلفات بازیابی معکوس دیود در ترانزیستورهای نیترید گالیوم، این ساختار می‌تواند تمایز بسیار مناسبی را بین ادوات نیترید گالیوم و ماسفت‌های توان قائل شود. کاربرد عمده این مبدل در شارژهای خودروهای برقی است.

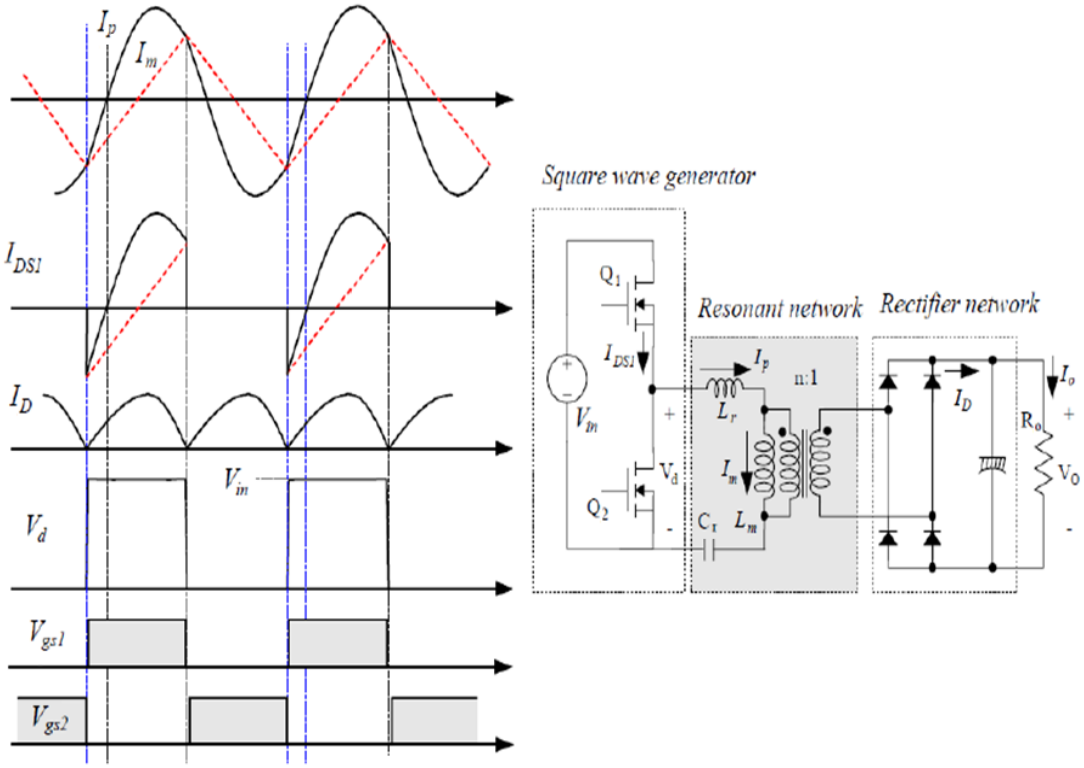
۴-۳-۲-۲ مبدل رزونانسی LLC

مبدل‌های رزونانسی یکی محبوب‌ترین مبدل‌های استفاده‌شده با ادوات نیتریدگالیوم می‌باشند. این مبدل‌ها تا امروز هنوز هم با ادوات اتصال فوق‌العاده مورداستفاده قرار می‌گیرند. همچنین فرکانس کلید زنی این مبدل‌ها می تواند ۲۰۰ کیلوهرتز نیز باشد؛ اما همان‌طور که در بخش قبل گفته شد این مبدل‌ها به‌صورت کلید زنی سخت کار می‌کنند لذا باید ملاحظات ویژه‌ای را در این خصوص در نظر بگیریم. در شکل ۴-۱۹ ساختار این مبدل به تصویر کشیده شده است.

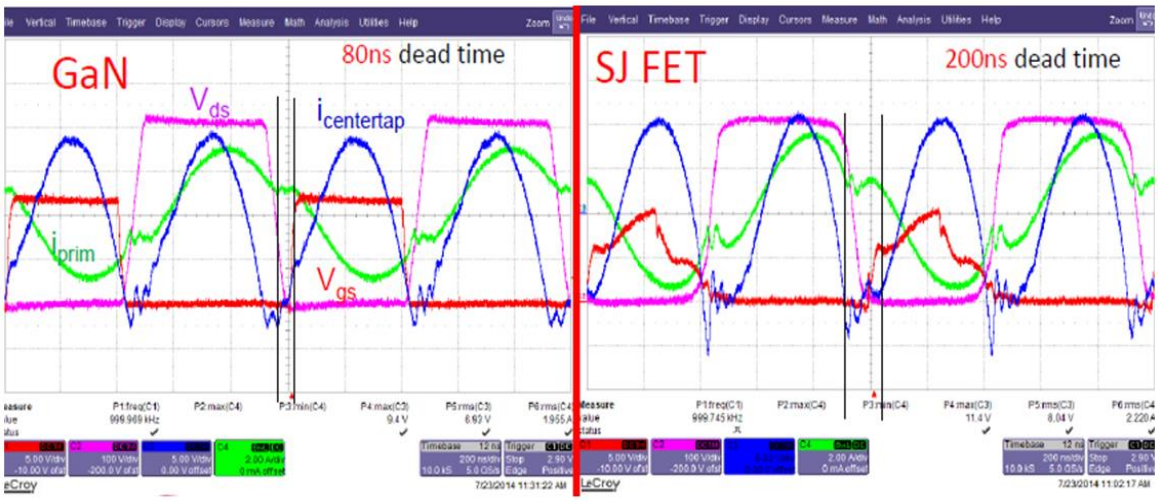
در شکل ۴-۲۰ نمونه‌ای از شکل موج‌های این مبدل را می‌بینیم. در شکل ۴-۲۱ یک نمونه عملی با هر دو کلید سوپر جانکشن و نیتریدگالیوم در فرکانس ۱ مگاهرتز تست‌شده است نتایج بدین‌صورت می‌باشد. همان‌طور که دیده می‌شود این مبدل به زمان مرده کمتری برای دستیابی به تلفات کلید زنی پایین‌تر(کلیدزنی نرم) نیاز دارد. لذا می‌تواند با فرکانس‌های کلید زنی بالاتری عمل نماید.



شکل ۴-۱۹ ساختار مبدل رزونانسی LLC [59]



شکل ۴-۲۰ شکل موج‌های مبدل رزونانسی LLC [59]

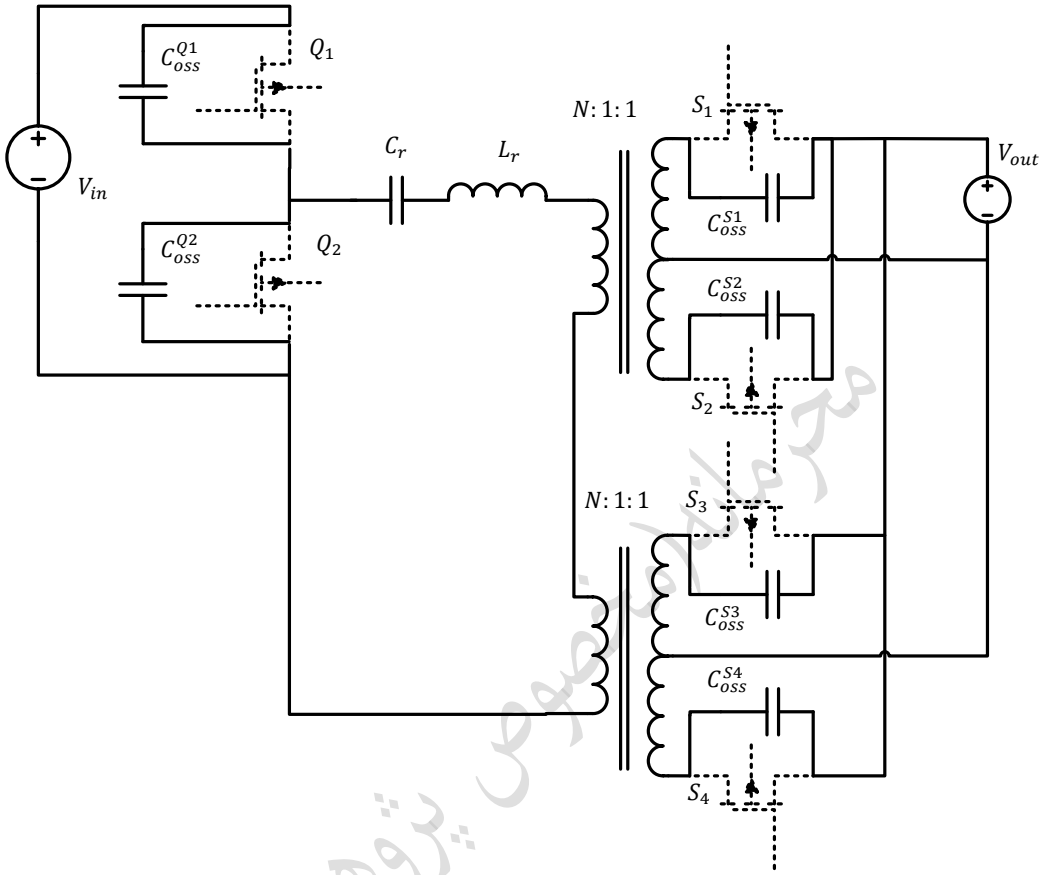


شکل ۴-۲۱ مقایسه عملکرد مبدل برای دو نوع کلید نیتریدگالیوم و اتصال فوق‌العاده برای رسیدن به عملکرد ZVS [59]

ملاحظات طراحی و ساخت مبدل‌های LLC

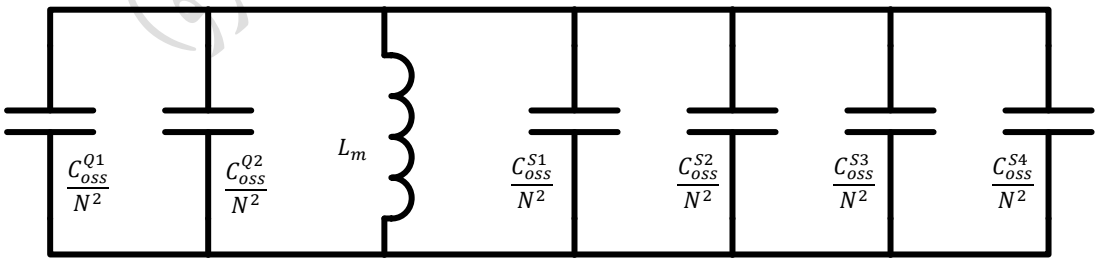
محاسبه زمان مرده

در نظر گرفتن زمان مرده یکی از الزامات طراحی یک پل یا نیم‌پل ترانزیستوری است. زیرا در صورت روشن ماندن دو کلید بالا و پایین، ورودی اتصال کوتاه شده و کلیدها آسیب می‌بینند. در مبدل تشدیدی LLC کلیدهای اولیه امکان کلیدزنی در ولتاژ صفر را دارند. یعنی به دلیلی سلفی بودن جریان تانک تشدید، قبل از روشن شدن کلید جریان از دیود موازی ترانزیستور می‌گذرد که باعث می‌شود تلفات روشن شدن کلید که شامل حاصل ضرب ولتاژ و جریان کلید است صفر شود. هنگامی که به طور مثال کلید بالایی خاموش می‌شود، خازن خروجی کلید بالایی باید به میزان ولتاژ ورودی شارژ شود و ولتاژ خازن خروجی کلید پایینی که در نیم‌سیکل بعدی روشن خواهد شد، باید خالی شود. همانطور که در شکل ۴-۲۲ مشاهده می‌شود، مدار معادل مبدل در زمان مرده همه کلیدها خاموش بوده و فقط خازن خروجی آن‌ها در مدار قرار میگیرند.



شکل ۴-۲۲ مدار معادل مبدل در حین زمان مرده.

چون خازن‌های خروجی از خازن رزونانس بسیار کوچک‌ترند و سلف موازی نیز در طی زمان مرده مانند یک منبع جریان عمل می‌کند. مدار معادل ساده شده در شکل ۴-۲۹ مشاهده می‌شود.



شکل ۴-۲۳ مدار معادل ساده شده در زمان مرده.

محرمانه خصوص پژوهشگاه نیرو

با نوشتن رابطه تساوی بار برای پر و خالی شدن خازن‌های پارازیتی، حاصل ضرب زمان مرده و جریان خاموش شدن از مقدار بار مورد نیاز باید بیشتر باشد. پس در حالت‌های عملکردی‌ای که جریان خاموش شدن کم است، به زمان مرده بیشتر و در حالت‌هایی که جریان خاموش شدن زیاد است به زمان مرده کمتری نیاز است.

$$t_d^{\min} I_d \geq 2C_{oss}^{Q1} V_{in}^{\max} + \frac{4C_{oss}^{S1}}{N}(2V_{out}) \qquad (۶-۴)$$

خازن خروجی ترانزیستورها وابسته به ولتاژ درین-سورس تغییر می‌کند، بنابراین اطلاعات داده شده در دیتاشیت قطعات قابل اطمینان نیست. از طرفی طی عملیات پر و خالی شدن دو کلید بالا و پایین، ولتاژهای متفاوتی روی هریک از این خازن‌ها می‌افتد. ممکن است بعضی تولیدکنندگان اندازه خازن معادلی که انرژی پر شدن خازن خروجی ترانزیستور را از ولتاژ ۰ تا ۸۰٪ ولتاژ نامی را داشته باشد در دیتاشیت درج کنند. اما برای محاسبه خازن معادل قابل استفاده در رابطه زمان مرده، از رابطه زیر استفاده می‌شود.

$$C_{osseq}(V_{in}) = 2\sqrt{\frac{V_{rated}}{V_{in}}} C_{oss}(V_{rated}) \qquad (۷-۴)$$

لازم به ذکر است که زیاد انتخاب کردن زمان‌مرده موجب کاهش بازده و یا دوباره پر شدن یا خالی شدن خازن‌های خروجی کلیدها شود.

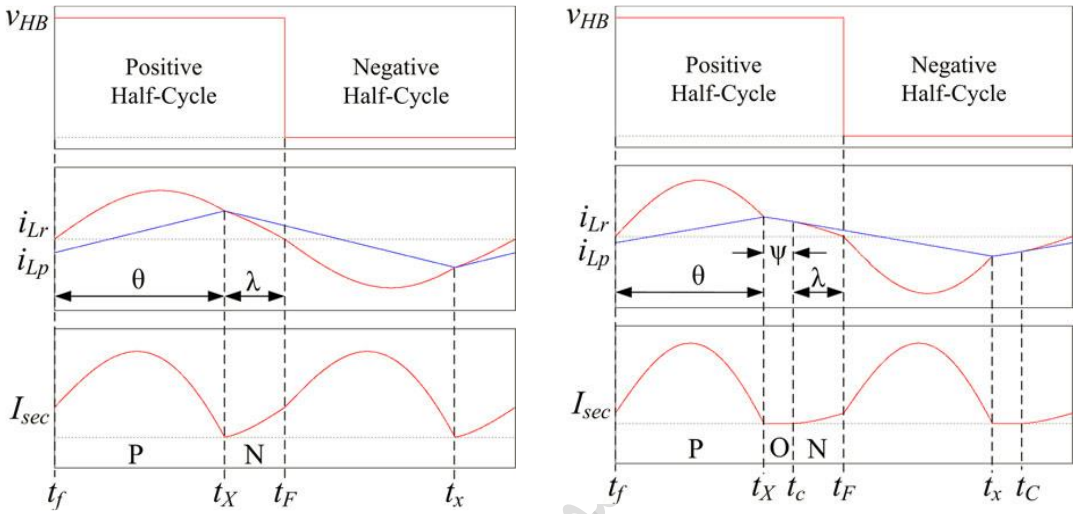
محاسبه حداکثر نسبت تبدیل ولتاژ

محاسبه حداکثر نسبت تبدیل ولتاژ در مبدل تشدیدی LLC جز مهم‌ترین مراحل طراحی می‌باشد زیرا در کاربرد سیستم خورشیدی تغییرات محدوده ولتاژ ورودی وسیع می‌باشد. در نتیجه مبدل باید به ازای بیشینه و کمینه مقدار ولتاژ ورودی توانایی تنظیم ولتاژ خروجی را داشته باشد. زیرا از طرفی به ازای عناصر تانک تشدیدی مختلف، این حداکثر نسبت ولتاژ تغییر می کند. بنابراین در الگوریتم بهینه سازی و طراحی مبدل، لازم است تا با طراحی مناسب عناصر تانک تشدید و هم چنین کمینه فرکانس کلیدزنی، از توانایی مبدل برای عملکرد به ازای ولتاژ های کمتر از مقدار نامی اطمینان حاصل شود.

با کاهش فرکانس نسبت ولتاژ افزایش یافته و بعد از رسیدن به یک مقدار حداکثر مشخص به ازای بار و فرکانس خاص، نسبت ولتاژ کاهش یافته و شرایط کلید زنی در ولتاژ صفر برای کلید های اولیه از بین می رود زیرا مبدل وارد ناحیه خازنی (امپدانس ورودی تانک رزونانس خازنی است) می شود. در طراحی این مبدل‌ها، حداکثر نسبت ولتاژ باید به ازای فرکانس کلید زنی کمینه و بار کامل طراحی شود. . برای محاسبه دقیق حداکثر نسبت تبدیل ابتدا باید به این نکته توجه کرد که در نقطه‌ای که نسبت تبدیل ولتاژ بیشینه است، امپدانس ورودی تانک تشدید

مرکز تحقیقات مخصوص پژوهشگاه نیرو

در مرز ناحیه سلفی و خازنی قرار دارد. پس فاز اولیه شکل موج جریان تانک تشدید صفر خواهد بود. این قضیه دو شرط مرزی به محاسبات ما اضافه خواهد کرد. با بررسی توزیع وضعیت های عملکردی زیر فرکانس تشدید، مشاهده می شود که حداکثر نسبت ولتاژ ممکن است در وضعیت عملکردی PON یا PN اتفاق می‌افتد.



شکل ۴-۲۴ شکل موج‌های ولتاژ و جریان در حالت‌های عملکردی PN *و* PON *در شرایط نسبت تبدیل بیشینه* [60]

با استفاده از قانون بقای بار و تساوی بار ورودی و خروجی، ولتاژ خازن تشدید در نقطه ابتدایی نیم‌سیکل اول کلیدزنی از رابطه‌ی زیر بدست می‌آید [61]:

$$v_{Cr}(t_f)=\frac{C_r R_L V_{in}{}^2 f_s - V_{out}^2}{2R_L f_s C_r V_{in}} \qquad (۸-۴)$$

ابتدا در حالت عملکردی PN روابط بررسی می‌شوند. در ابتدای نیم سیکل کلیدزنی، جریان سلف صفر بوده و ولتاژ از رابطه بالا محاسبه می‌شود. با جایگذاری این مقادیر اولیه در معادلات تشدید P که در [61] آمده است ولتاژ خازن و جریان سلف در نقطه بین دو مرحله تشدید P و N از روابط زیر بدست می‌آید.

$$v_{Cr}(t_x)=\frac{(2NC_r R_L V_{out} V_{in}^{\min} f_s^{\min} - C_r R_L (V_{in}^{\min})^2 f_s^{\min} - V_{out}^2)\cos\theta}{2R_L f_s^{\min} C_r V_{in}^{\min}} \qquad (۹-۴)$$

$$i_{Lr}(t_x)=-\frac{(2NC_r R_L V_{out} V_{in}^{\min} f_s^{\min} - C_r R_L (V_{in}^{\min})^2 f_s^{\min} - V_{out}^2)\sin\theta}{2R_L f_s^{\min} V_{in}^{\min}\sqrt{L_r C_r}} \qquad (۱۰-۴)$$

با برابر قرار دادن اندازه ولتاژ خازن و جریان سلف مرحله تشدید P و N در نقطه x، می‌توان زوایای λ و θ را

محاسبه کرد.

$$\theta = \cos^{-1}\left(\frac{V_{in}^{\min}(4N^2C_rR_LV_{out}f_s^{\min} - 2NC_rR_LV_{in}^{\min}f_s^{\min} + V_{out})}{(2NC_rR_LV_{out}V_{in}^{\min}f_s^{\min} - C_rR_L(V_{in}^{\min})^2 f_s^{\min} - V_{out}^2)2N}\right) \quad (۱۱-۴)$$

$$\lambda = \sin^{-1}\left(\frac{\sin\theta(2NC_rR_LV_{out}V_{in}^{\min}f_s^{\min} - C_rR_L(V_{in}^{\min})^2 f_s^{\min} - V_{out}^2)}{(2NC_rR_LV_{out}V_{in}^{\min}f_s^{\min} + C_rR_L(V_{in}^{\min})^2 f_s^{\min} - V_{out}^2)2N}\right) \quad (۱۲-۴)$$

از طرفی با در نظرگرفتن جریان مغناطیس‌کنندگی، خواهیم داشت:

$$\begin{cases} i_{Lp}(t_F) + \dfrac{NV_{out}\lambda}{L_P\omega_r} = i_{Lr}(t_X) \\ i_{Lp}(t_f) + \dfrac{NV_{out}\theta}{L_P\omega_r} = i_{Lr}(t_X) \\ i_{Lp}(t_f) = -i_{Lp}(t_F) \end{cases} \quad (۱۳-۴)$$

$$k = -\frac{NR_LC_r f_s^{\min}V_{in}^{\min}V_{out}(\theta+\lambda)}{(2NC_rR_LV_{out}V_{in}^{\min}f_s^{\min} - C_rR_L(V_{in}^{\min})^2 f_s^{\min} - V_{out}^2)\sin\theta} \quad (۱۴-۴)$$

حال با داشتن نسبت تبدیل سلف موازی به سری و همچنین فرکانس کلیدزنی، مقادیر سلف موازی و سری از روی مقدار خازن سری محاسبه می شود.

$$L_r = \frac{1}{C_r(2\lambda f_s^{\min} + 2\theta f_s^{\min})^2} \quad (۱۵-۴)$$
$$L_p = kL_r$$

حال ممکن است که نسبت تبدیل ولتاژ حداکثر در حالت عملکردی PON اتفاق بیفتد. برای تمیز دادن این دو حالت عملکردی، باید ولتاژ طرف اول ترانسفورماتور بررسی شود. اگر این ولتاژ از مقدار $-NV_o$ کمتر باشد، مبدل در حالت عملکردی PN کار می‌کند. در غیر این صورت، مبدل در حالت عملکردی PON قرار دارد. بنابراین اگر نامساوی زیر برقرار باشد، حالت عملکردی مبدل PN می‌باشد.

$$v_{Cr}(t_X) - V_{in}^{\min} > \frac{NV_o(k+1)}{k} \quad (۱۶-۴)$$

حال مراحل محاسبه نسبت تبدیل ولتاژ را به صورت خلاصه بیان می‌کنیم:

محرمانه(مخصوص پژوهشگاه نیرو)

۱- مشخص کردن ولتاژ بیشینه خروجی، ولتاژ کمینه ورودی و حداقل فرکانس کلیدزنی
۲- کم‌ترین مقدار خازن تانک تشدید را توسط رابطه ولتاژ قابل تحمل خازن تشدید انتخاب می شود. پله افزایش مقدار خازن در الگوریتم نیز مشخص می‌شود.

$$C_r^{\min} = \frac{V_{out}^2}{R_L f_s^{\min}(2v_{Cr}^{rating} - V_{in}^{\min})V_{in}^{\min}} \qquad (۱۷-۴)$$

که v_{Cr}^{rating} حداکثر ولتاژ قابل تحمل خازن تشدید می‌باشد.
۳- محاسبه θ و λ از طریق روابط (۴-۱۱)و (۴-۱۲)
۴- محاسبه نسبت اندوکتانس موازی به سری از طریق رابطه (۴-۱۴)
۵-محاسبه عناصر تانک تشدید از طریق رابطه (۴-۱۵)
۶- بررسی حالت عملکردی PN

انتخاب ترانزیستور و تلفات کلیدزنی

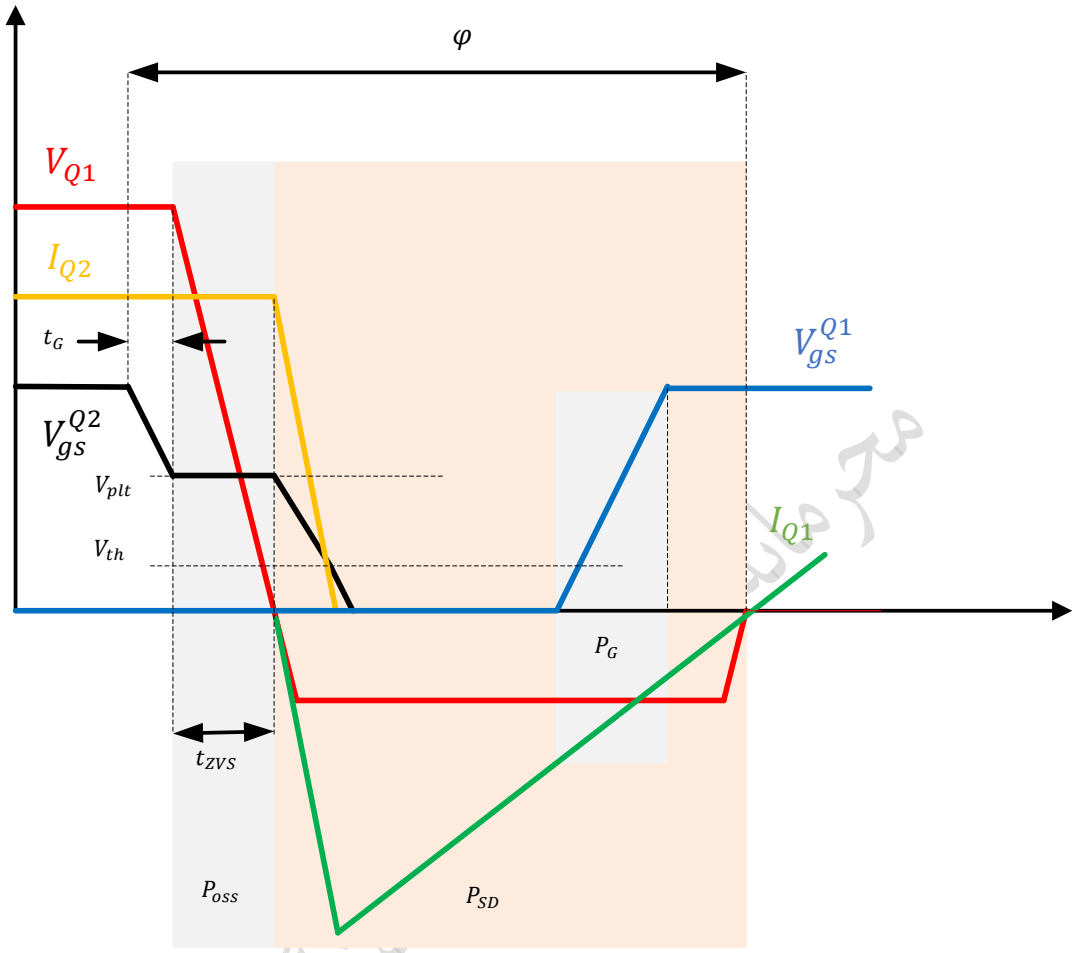
برای انتخاب یک ترانزیستور علاوه بر حداکثر ولتاژ و جریان قابل تحمل، مقاومت حالت روشن ،اندازه خازن‌های پارازیتی و ملزومات درایو حائز اهمیت می‌باشند. در این قسمت، تلفات کلیدزنی و هدایتی ترانزیستورهای مورد استفاده در مبدل تشدیدی LLC که شامل کلیدهای اولیه و ثانویه می‌شود بررسی خواهد شد.

تلفات کلیدزنی در روشن شدن و خاموش شدن

شکل ۴-۲۵ موج‌های جریان و ولتاژ یک ترانزیستور را موقع روشن شدن نشان می‌دهد. وقتی که سوییچ Q_2 خاموش می‌شود، بعد از تاخیری به اندازه t_Gولتاژ گیت-سورس این کلید شروع به کاهش می‌کند تا به مقدار ولتاژ پلاتو برسد. در مرحله بعد خازن خروجی کلید Q_2 شارژ و خازن خروجی کلید Q_1 دشارژ می‌شود. برای فراهم شدن شرایط کلیدزنی در ولتاژ صفر خازن خروجی کلید Q_1 باید قبل از فرمان روشن شدن آن صفر شود. تلفات ناشی از شارژ شدن خازن از رابطه زیر به دست می‌آید. نمودار تغییرات خازن خروجی ترانزیستور نسبت به ولتاژ درین-سورس در دیتاشیت ترانزیستورها موجود می‌باشد.

$$P_{oss} = f_{sw}\int_0^{V_{in}} v_{DS}C_{oss}(v_{DS})dv_{DS} \qquad (۱۸-۴)$$

سپس جریان درین و ولتاژ گیت کلید Q_2 تا مقدار صفر کاهش می‌یابد. وجود اندوکتانس نشتی در سورس کلید باعث می‌شود تا این مدت کمی بیشتر طول بکشد. در همین حین، جریان در کلید Q_1 در جهت عکس شروع به جاری شدن می‌کند. این بازه را هدایت در جهت معکوس می‌نامند. تلفات در این بازه با فرض خطی بودن جریان سورس-درین از رابطه زیر بدست می‌آید.



شکل ۴-۲۵ شکل موج‌های ترانزیستور در حالت روشن شدن.

$$\begin{cases} P_{SD} = f_{sw}\int_0^{t_{SD}} V_{SD} i_{SD} dt_{SD} = V_{SD}\dfrac{I_{turn\_off}}{2} t_{SD} f_{sw} \\ t_{SD} = \dfrac{\varphi}{2\pi f_{sw}} - t_{ZVS} \end{cases} \quad (۱۹-۴)$$

φ اختلاف فاز جریان و ولتاژ تانک تشدید می‌باشد. فرمان هدایت کلید Q_1 باید تا قبل از صفر شدن جریان سورس-درین صادر شود. از آنجایی که در کلیدزنی در ولتاژ صفر، ولتاژ گیت کلید حین روشن شدن ولتاژ پلاتو را رد می‌کند، برای محاسبه تلفات درایو کلید باید بار میلر یا Q_{GD} را از مقدار بار گیت کم کرد. تلفات روشن شدن کلید ناشی از درایو گیت از رابطه زیر محاسبه می‌شود.

$$P_G = (Q_G - Q_{GD}) V_{DR} f_{sw} \quad (۲۰-۴)$$

شکل‌موج‌های ولتاژ و جریان حین خاموش شدن کلید در تصویر-مشاهده می‌شود. تلفات خاموش‌شدن به دو قسمت تقسیم می‌شود. در قسمت اول (t_{off1}) جریان ثابت و ولتاژ به صورت خطی افزایش می‌یابد. این بازه تا زمانی ادامه می‌یابد تا خازن گیت-درین از طریق مسیر برگشت درایو گیت با مقاومت R_{Goff} تخلیه شود. در قسمت دوم (t_{off2}) ولتاژ ثابت می‌ماند و جریان درین-سورس کلید به صورت خطی کاهش می‌یابد. برای محاسبه t_{off2} باید مدت زمانی که بار Q_{GS2} تخلیه می‌شود را در نظر بگیریم. تلفات خاموش شدن کلید از رابطه زیر بدست می‌آید.

$$\begin{cases} P_{off} = \dfrac{V_{in} I_{turn-off} f_{sw}}{2}(t_{off1} + t_{off2}) \\ t_{off1} = \dfrac{Q_{GD} R_{Goff}}{V_{plt}} \\ t_{off2} = \dfrac{Q_{GS2}(R_{Goff} + R_{SI})}{(\dfrac{V_{plt} + V_{th}}{2})} \end{cases} \quad (۲۱-۴)$$

R_{SI}تاثیر سلف پارازیتی سورس مشترک در مدار چاپی کلید می‌باشد. مدار معادل کلید و مسیر درایو موقع خاموش کردن کلید در تصویر نمایش داده شده است. مطابق با قانون کیرشهف ولتاژ گیت-سورس از رابطه زیر محاسبه می‌شود.

$$V_{GS} = I_G R_{Goff} + \frac{L_{SI} I_D}{t_{off2}} \quad (۲۲-۴)$$

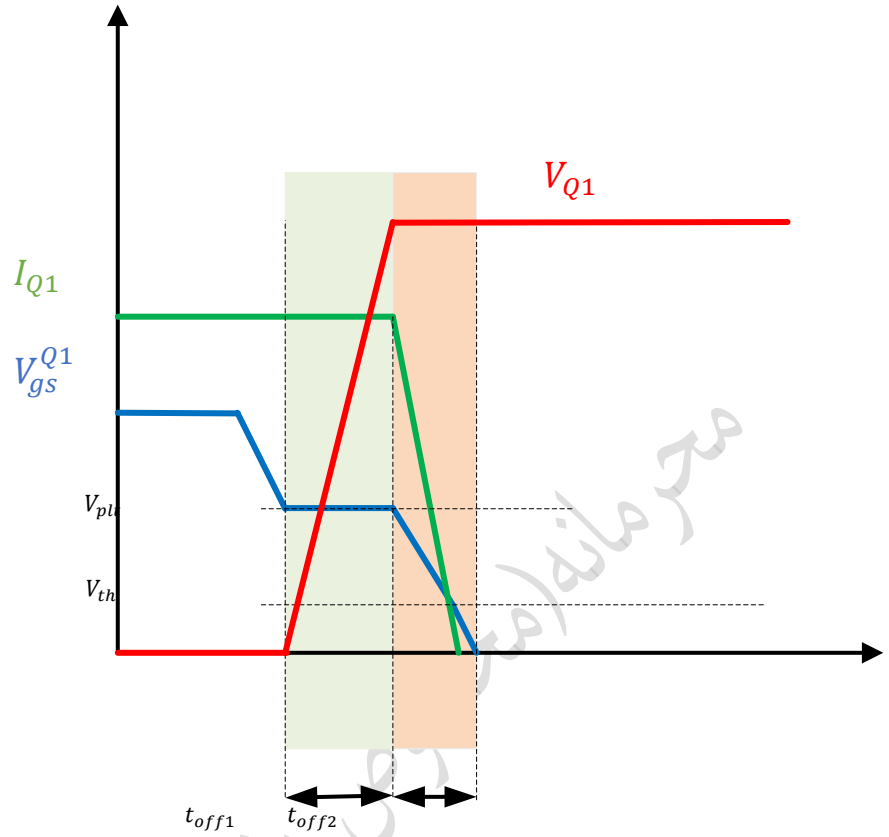
$$I_G = \frac{Q_{GS2}}{t_{off2}} = \frac{C_{GS} I_D}{t_{off2} g_m} \quad (۲۳-۴)$$

که g_m رسانایی ترانزیستور می‌باشد. لذا خواهیم داشت:

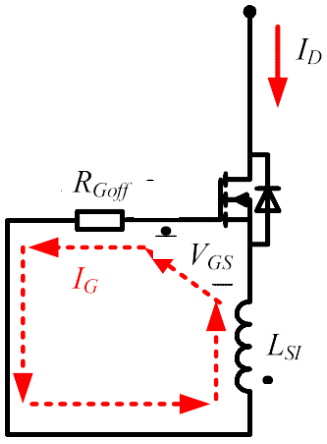
$$t_{off2} = \frac{I_D}{V_{GS}} \frac{C_{GS}}{g_m} (\frac{L_{SI} g_m}{C_{GS}} + R_{Goff}) \quad (۲۴-۴)$$

$$\frac{L_{SI} g_m}{C_{GS}} \equiv R_{SI} \quad (۲۵-۴)$$

محرمانه(مخصوص پژوهشگاه نیرو)



شکل ۴-۲۶ شکل موج‌های ترانزیستور در حالت خاموش شدن.



شکل ۴-۲۷ ساختار تبدیل انرژی.

محرمانه (متعلق به پژوهشگاه نیرو)

تلفات هدایتی ترانزیستور

تلفات هدایتی ترانزیستورها از رابطه زیر بدست می‌آید.

$$P_{Con} = R_{DS-on} I_{rms}^2 \quad (۲۶-۴)$$

ترانزیستورهای گالیوم نیترید به علت داشتن مقاومت حالت روشن بسیار کم تلفات هدایتی بسیار کمتری نسبت به ترانزیستورهای سیلیکونی دارند. از طرفی اگر در سمت ثانویه نیز از یکسوسازهای همگام و ترانس ماتریسی استفاده شود، جریان ثانویه‌ای که از کلیدهای یکسوساز می‌گذرند نیز نصف شده که موجب کاهش تلفات هدایتی سمت ثانویه در بارهای زیاد می‌شود.

طراحی ترانسفورماتور

در ترانسفورماتور یکپارچه شده، اندوکتانس نشتی ترانسفوماتور به عنوان سلف سری و اندوکتانس مغناطیس-کنندگی ترانسفورماتور به عنوان سلف موازی در مدار مبدل عمل می‌کنند. در این قسمت به طور خلاصه مراحل طراحی ترانسفورماتور بررسی می‌شود.

در مرحله اول اطلاعاتی شامل مقدار حداکثر و RMS جریان ورودی به همراه اندازه سلف‌های مبدل و نسبت تبدیل از کاربر گرفته می‌شود. در مرحله بعدی برای چگالی شار حداکثر (B_m)، تغییر دمای حداکثر (ΔT_m)و ضریب گنجایش (k_u)یک حدس اولیه زده می‌شود. برای انتخاب هسته از روش A_P استفاده می‌شود [62].

$$A_p = \left[\frac{\sqrt{k_u(1+\gamma)} L_m I_{r\_rms} I_{Lm\_pk}}{B_{\max} k_{up} K_t \sqrt{\Delta T_{\max}}} \right]^{\frac{8}{7}} \quad (۲۷-۴)$$

در مرحله بعدی ضریب نفوذپذیری معادل برای یافتن فاصله هوایی از رابطه زیر محاسبه می‌شود.

$$\mu_{eff} = \frac{B_{max} l_c}{\mu_0 \sqrt{\frac{P_{cu\_p} k_{up} W_a}{\rho_w MLT}}} \frac{I_{r\_rms}}{I_{Lm\_pk}} \quad (۲۸-۴)$$

$$g = \frac{l_c}{2} \left(\frac{1}{\mu_{eff}} - \frac{1}{\mu_r} \right) \quad (۲۹-۴)$$

سپس با استفاده از رابطه زیر اندوکتانس بر متر این ترانسفورماتور بدست می‌آید.

$$A_L = \frac{\mu_0 \mu_r A_c}{2g\mu_r + l_c} \qquad (۳۰-۴)$$

برای محاسبه تعداد دور اولیه و ثانویه خواهیم داشت:

$$N_p = \sqrt{\frac{L_m}{A_L}}; N_S = \frac{N_p}{n} \qquad (۳۱-۴)$$

برای محاسبه اندوکتانس پراکندگی از شبیه‌سازی FEM یا روابط الکترومغناطیس استفاده می‌شود که در این متن نمی‌گنجد. تلفات ترانسفورماتور شامل تلفات هسته و هدایتی است. تلفات هسته با جنس هسته و چگالی شار بیشینه متناسب است و از روی نمودار داده شده توسط سازنده استخراج می‌شود. به طور مثال تلفات هسته نوع L از کمپانی Magnetics از رابطه زیر حساب می‌شود [63].

$$P_{core} = 5.078 \times 10^{-6} f^{1.1} B^{2.4} [mW/cm^3] \qquad (۳۲-۴)$$

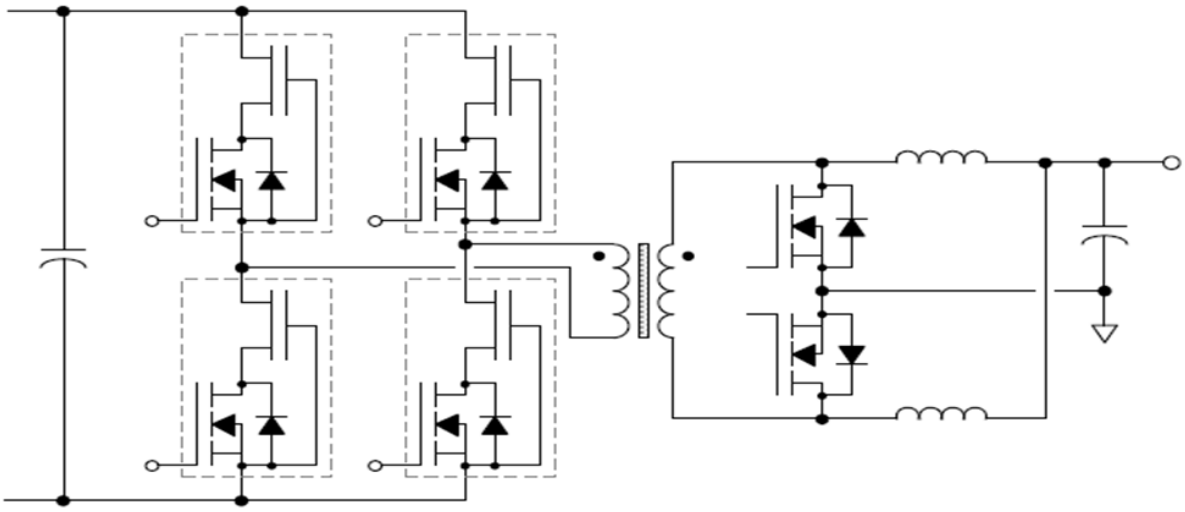
تلفات هدایتی در فرکانس‌های بالا به علت اثر پوستی و همسایگی افزایش می‌یابد. رابطه اشمیتز به عنوان معروف‌ترین مدل کننده اثر پوستی در این پروژه استفاده شده است [62].

$$R_{AC} = F_R R_{DC} = R_{DC} A[\frac{\sinh(2A)+\sin(2A)}{\cosh(2A)-\cos(2A)} + \frac{2(N_l^2 S-1)}{3}\frac{\sinh(A)-\sin(A)}{\cosh(A)+\cos(A)}] \qquad (۳۳-۴)$$
$$A = \left(\frac{\pi}{4}\right)^{0.75} \frac{d_s}{\delta}\sqrt{\eta}$$

۴-۳-۲-۳ مبدل ZVS[116] Phase Shifted Full Bridge

این مبدل برای تمام توان‌های پایین به‌صورت ZVS عمل می‌کند. در شکل ۴-۲۸ نمونه‌ای از این ساختار را می‌بینیم. یک نمونه ساخته‌شده توسط شرکت Infineon ارائه می‌گردد. مشخصات نمونه ساخته‌شده در جدول ۴-۱ ارائه گردیده است. درشکل ۴-۲۹و شکل ۴-۳۰ تصویری از نمونه ساخته‌شده به همراه داده‌های عملی برای این نمونه را می‌توان مشاهده نمود.

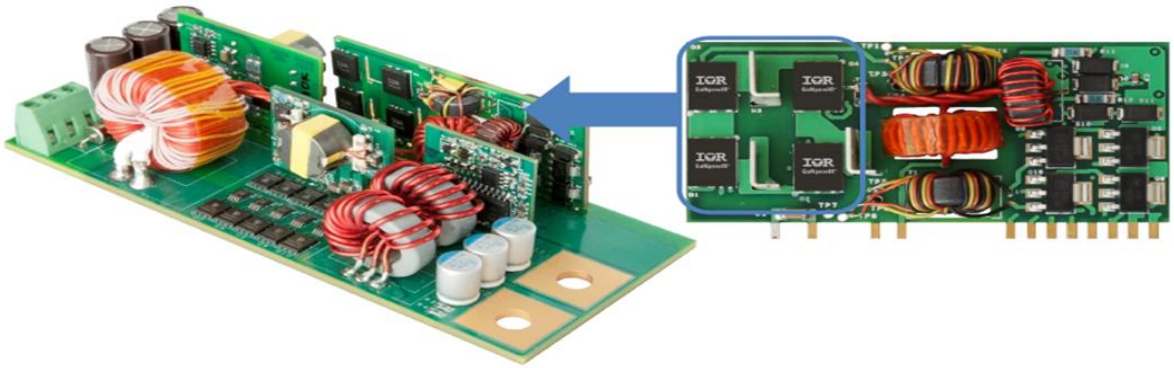
[116] Zero Voltage Switching



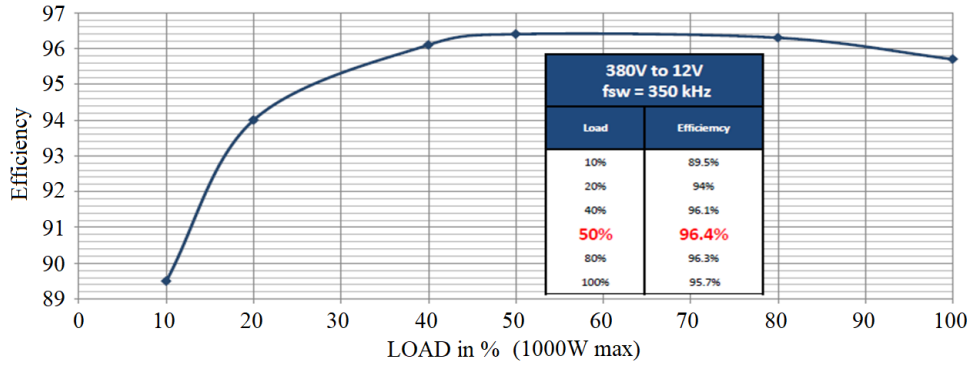
شکل ۴-۲۸ ساختار مبدل [59] ZVS Phase Shifted Full Bridge

جدول ۴-۱ : مشخصات نمونه عملی ساخته‌شده [59] ZVS Phase Shifted Full Bridge

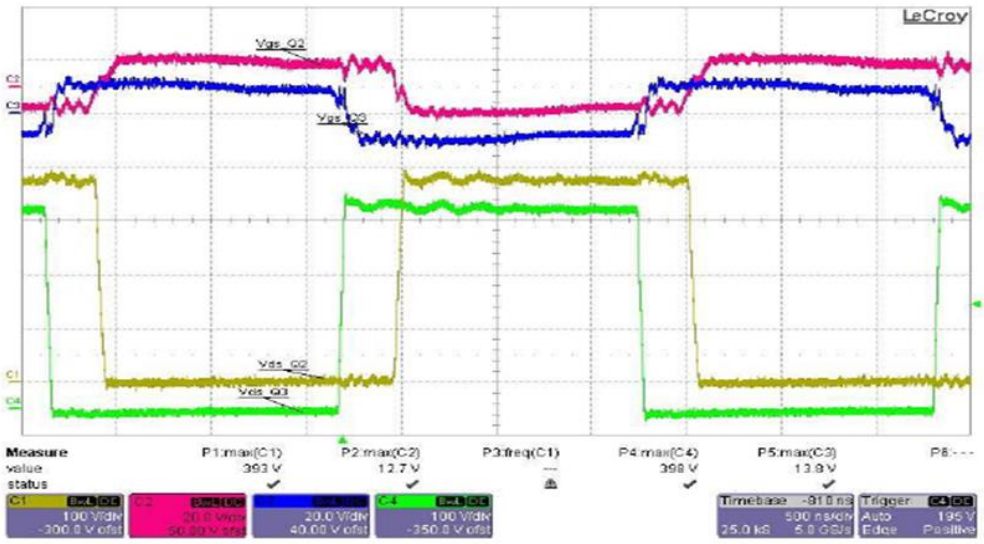
محدوده	مشخصات
۱۲ ولت	ولتاژ ورودی
۱۰۰۰ وات	توان خروجی
۳۸۰ ولت	ولتاژ خروجی
۱۲۰ (W/in^3)	چگالی توان



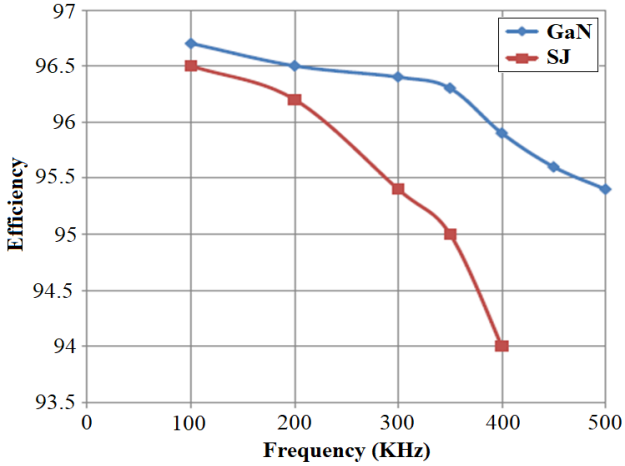
شکل ۴-۲۹ نمونه عملی ساخته‌شده [59] ZVS Phase Shifted Full Bridge



شکل ۴-۳۰ نمودار تغییرات بازدهی به ازای تغییرات بار به ازای دو کلید نیتریدگالیوم و اتصال فوق‌العاده [59]



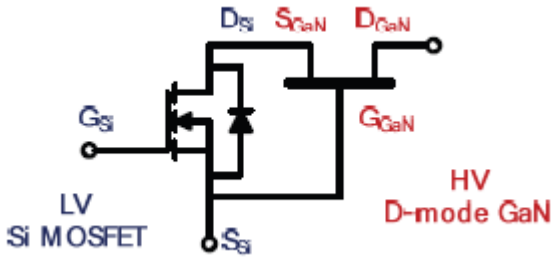
شکل ۴-۳۱ شکل موج عملی به‌دست‌آمده از مبدل ZVS Phase Shifted Full Bridge [59]



شکل ۴-۳۲ نمودار تغییرات بازدهی با تغییرات فرکانس ورودی به ازای دو کلید نیتریدگالیوم و اتصال فوق‌العاده [59]

ملاحظات طراحی و ساخت مبدل‌های ZVS Phase Shifted Full Bridge

همان‌طور که در بخش های قبلی نیز ارائه شد یکی از روش‌های تبدیل ترانزیستور به صورت نرمال روشن به ادوات به صورت نرمال خاموش استفاده از ساختار کسکود می‌باشد. این کلیدها کاربردهای بسیاری در گستره توان‌های کم دارند. هرچند ادوات ۶۵۰ ولت این تکنولوژی در توان‌های زیادتر از مشکلاتی مانند کوچک بودن ولتاژ ترشولد(به دلیل استفاده از ماسفت کوچک در ورودی(کاهش مقاومت روشن شدن)) می‌تواند نسبت نویز محیط حساسیت زیادی نشان دهد و باعث روشن شدن ناخواسته کلید گردد. همچنین خازن خروجی این ادوات نیز بسیار کوچک هستند و می‌توانند باعث دشواری در طراحی مدار به دلیل di/dt , dv/dt زیاد آن‌ها گردند. لذا این تغییرات شدید ولتاژ و جریان کلید و کوچک بودن ولتاژ آستانه کلید می‌تواند کلید را در زمان‌های ناخواسته روشن نماید. در شکل زیر نمونه‌ای از این کلیدها را می‌توان مشاهده نمود.



شکل ۴-۳۳ ساختار ترانزیستور نیتریدگالیوم افزایشی کسکود [64]

در مدارات PSFB رزونانسی برای بدست آوردن کلیدزنی نرم در هنگام روشن شدن معمولا دو پارامتر اهمیت بسیاری دارند:

۱- خازن خروجی کلید

۲- زمان مرده

هرچه خازن خروجی کوچک تر باشد در محدوده وسیع‌تری می‌توان به کلیدزنی نرم حتی در بارهای کم دست یافت. لذا حد بالای کلیدزنی نرم به این خازن محدود خواهد شد. از طرفی محدوده کلیدزنی نرم از پایین نیز می‌تواند به زمان مرده محدود گردد. لذا این زمان را باید طوری طراحی نمود که عملکرد کلیدزنی نرم را محدود ننماید.

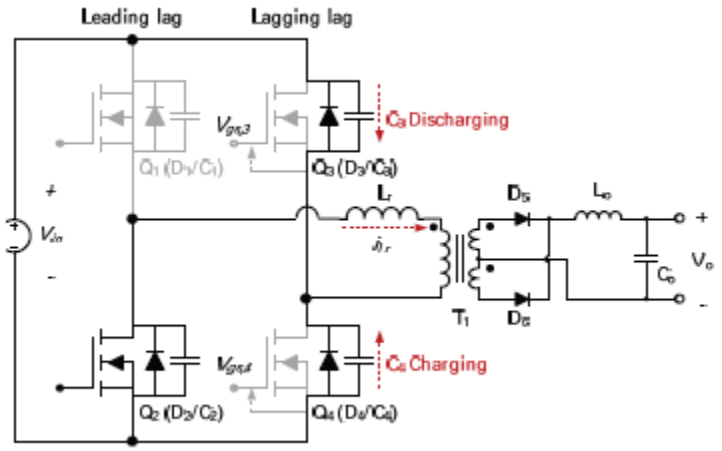
در ملاحظات عملی و به صورت تقریبی معمولا زمان مرده برابر ۲۵ درصد یک دوره تناوب شبکه رزونانس در نظر گرفته می‌شود. لازم به ذکر است که بسیاری از مطالعات انجام شده در این زمینه تنها خازن خروجی و سلف رزونانس را مد نظر قرار می‌دهند که در نهایت تنها می‌توانند فرکانس رزونانس مدار را برای دستیابی

زمان مرده مناسب برای رسیدن به کلیدزنی نرم تعیین کنند. اما آنچه در یک سیستم خورشیدی مهم است تغییرات بار خواهد بود. لذا در این گزارش به بررسی دقیق زمان مرده بر اساس تغییرات بار نیز خواهیم پرداخت.
در یک سیستم عملکرد کلیدزنی نرم شکست میخورد اگر دو شرط زیر برقرار شود:

۱- زمان مرده طولانی گردد. در این صورت جریان سلف رزونانس تخلیه گردیده و امکان کلیدزنی نرم به طور کامل، از دست می‌رود.

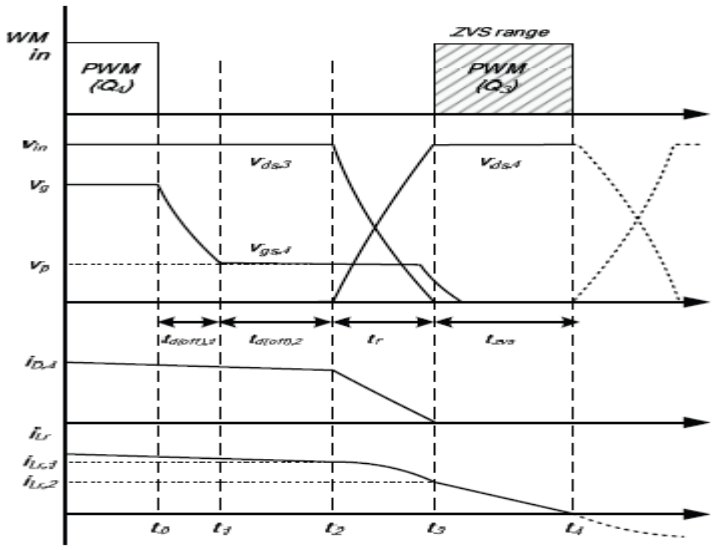
۲- زمان مرده کوتاه باشد. در این صورت ممکن است کلید توسط جریان اتصال کوتاه صدمه ببیند.

حال با توجه به موارد گفته شده باید مقدار زمان مرده را مورد تحلیل قرار دهیم تا با بدست آوردن مقداری بهینه عملکرد کلیدزنی نرم مبدل تضمین گردد.
مبدل نامبرده دارای دو پایه کلیدزنی است. پایه اول را پایه پیشرو و پایه دوم(سمت راست) ار پسرو می‌نامند. این دو پایه به طور متفاوت در کلیدزنی نرم عمل می‌کنند. با توجه به اینکه در حالت گذرا پایه پسرو علاوه بر خازن کلید و سلف رزونانس سلف فیلتر خروجی نیز دخیل است این زمان طولانی تر بوده و می‌تواند زمان مرده و در نتیجه آن کلیدزنی نرم را محدود نماید لذا در این تحلیل تنها پایه پسرو را مورد تحلیل قرار می دهیم. در شکل ۳۴-۴ می توان در حالت گذرا مبدل را مشاهده نمود.



شکل ۴-۳۴ مدار مبدل PSFB در حالت گذرای پایه پسرو [64]

در این حالت فرض می‌شود که کلید دوم به طور کامل روشن شده و حال کلید چهارم که سیگنال گیت آن صفر شده است در حال خاموش شدن است. در این زمان قصد داریم زمان مرده لازم برای روشن کردن کلید سوم را محاسبه کنیم. در شکل زیر می توان نمودار شکل موج‌های مدار را مشاهده نمود.



شکل ۴-۳۵ نمودار شکل موج‌های حالت گذرا در پایه پسرو [64]

بازه زمانی $[T_0,T_1]$:

در این بازه پس از آن‌که سیگنال گیت ترانزیستور Q_4 صفر گردید، ولتاژ درین-سورس این ترانزیستور به صورت نمایی شروع به کاهش می‌نماید. ثابت زمانی این کاهش به R_{GOFF} و خازن ورودی گیت ترانزیستور نیترید گالیوم وابسته است. این زمان که برابر $T_{d(off)1}$ می‌باشد به صورت زیر قابل محاسبه می‌باشد.

$$t_{d(off),1} = \left| R_{G,off} C_{iss} \ln(1-\frac{V_p}{V_{GG}}) \right| \qquad (۳۴-۴)$$

دراین رابطه V_{GG} ولتاژ گیت در حالت ماندگار و V_p ولتاژ مسطح میلر می‌باشد.

بازه زمانی $[T_1,T_2]$:

زمانی که سطح ولتاژ گیت ترانزیستور Q_4 به V_p می‌رسد، Q_{GD4} از طریق جریان گیت شروع به شارژ شدن می‌کند و ولتاژ درین-سورس این ترانزیستور به کندی شروع به افزایش می‌نماید. مشخصه غیرخطی خازن گیت-درین ترانزیستور نیترید گالیوم مشابه ترانزیستور ماسفت است به اینگونه در مقادیر کم ولتاژ درین-سورس مقدار بزرگی را داراست. مقدار بار این ناحیه تقریبا ۲/۳ بار Q_{GD4} تخمین زده می‌شود[65] .لذا می‌توان مدت این بازه را بدین‌گونه تخمین زد.

$$t_{d(off),2} = \frac{2Q_{GD}}{3I_{G,p}} \qquad (۳۵-۴)$$

که در این رابطه I_{Gp} برابر جریان گیت در سطح ولتاژ میلر می‌باشد.

بازه زمانی $[T_2,T_3]$:

در این بازه ولتاژ گیت ترانزیستور Q_4 در V_p می‌ماند و ولتاژ V_{DS4} به سرعت شروع به افزایش می‌نماید. دراین بازه خازن خروجی Q_4 شارژ شده و خازن خروجی Q_3 نیز به وسیله‌ی جریان رزونانس سلف دشارژ می‌شود. ثابت زمانی را می‌توان به صورت زیر نمایش داد:

$$t_f = \left|\sin^{-1}\left(\frac{2\omega V_{in} C_{oss}}{i_{Lr,1}}\right)\right| \qquad (۳۶-۴)$$

که دراین رابطه فرکانس رزونانس خازن خروجی و سلف رزونانس به صورت زیر می‌باشد.

$$\omega = \frac{1}{\sqrt{2L_r C_{oss}}} \qquad (۳۷-۴)$$

در این رابطه $i_{Lr,1}$ مقدار جریان رزونانس سلف در ابتدای حالت گذرای پایه پسرو می‌باشد.

بازه زمانی $[T_3,T_4]$:

مقدار $i_{Lr,2}$ برابر جریان سلف رزونانس در لحظه t_3 می‌باشد. این مقدار را می‌توان با تفریق انرژی لازم برای شارژ خازن خروجی از انرژی اولیه آن بدست آورد. لذا خواهیم داشت:

$$i_{Lr,2} = \sqrt{i^2_{Lr,1} - \frac{2C_{oss}V^2_{in}}{L_r}} \qquad (۳۸-۴)$$

جریان i_{LR} به صورت خطی کاهش می‌یابد زیراکه که از ولتاژ ورودی عبور می‌کند. این بازه زمانی برابر به صورت زیر قابل محاسبه است:

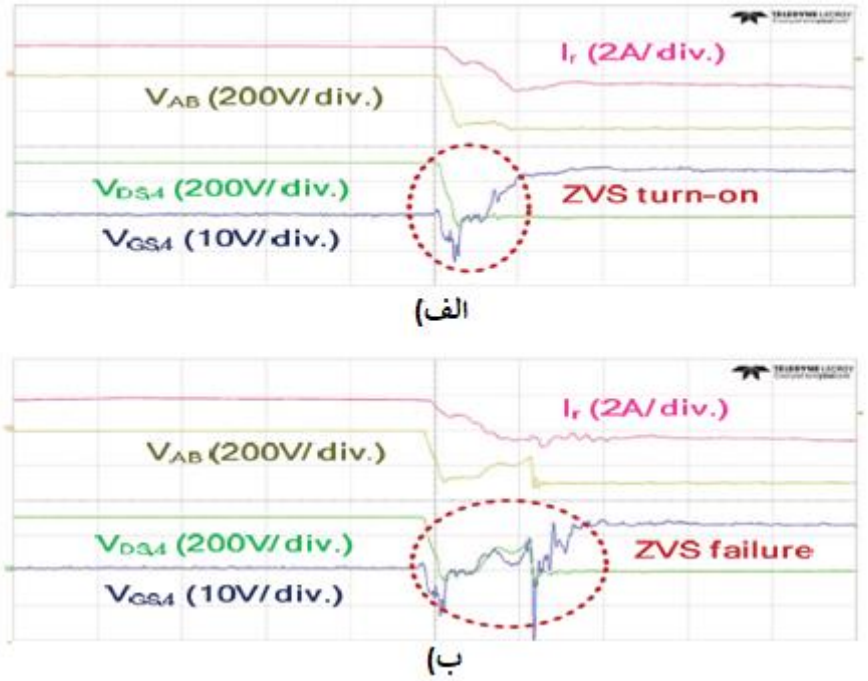
$$t_{zvs} = \frac{L_r i_{Lr,2}}{V_{in}} \qquad (۳۹-۴)$$

محرمانه(مخصوص پژوهشگاه نیرو)

لذا ترانزیستور Q_3 باید در بازه t_{ZVS} روشن گردد تا عملکرد کلیدزنی نرم فراهم شود، زیراکه در این بازه V_{DS3} صفر باقی می‌ماند. در غیر این صورت عملکرد کلیدزنی نرم با شکست روبه‌رو خواهد شد. لذا زمان مرده لازم برای عملکرد کلیدزنی نرم مبدل PSFB به صورت زیر محاسبه می‌شود.

$$t_{zvs}+t_f \le t_{dt} \le t_{d(off),1}+t_{d(off),2}+t_f+t_{zvs} \qquad (۴۰-۴)$$

مقدار زمان انتشار درایور و اپتوکوپلر در رابطه بالا نادیده گرفته شده است. حال می‌توان در شکل زیر عملکرد کلیدزنی نرم را مشاهده نمود. در حالت الف کلیدزنی نرم شکست خورده زیراکه زمان مرده بسیار طولانی شده و باعث می‌شود که ولتاژ گیت به صورت کلیدزنی سخت نوسان کند. در حالت ب مقدار زمان مرده به صورت مناسب انتخاب گردیده است و کلیدزنی نرم فراهم گردیده است.



شکل ۴-۳۶ نمودار عملکرد کلیدزنی نرم تحت شرایط متفاوت زمان مرده [64]

در ترانزیستورهای نیترید گالیوم مقدار خازن خروجی و Q_{GD4} نسبت به ماسفت کمتر بوده که به نوبه‌ی خود می‌تواند مقدار بازه های ۲ و۳ و۴ را کاهش دهد. لذا می‌توان بدین نتیجه رسید که این ترانزیستورها می‌توانند عملکرد کلیدزنی نرم را در گستره بزرگتری فراهم آورند و زمان مرده را نیز کاهش دهند که می‌تواند باعث افزایش سرعت مدار نیز گردد.

همان‌طور که در قسمت ملاحظات PCB نیز گفته شده می‌بایست برای عملکرد بهینه مدار و جلوگیری از افزایش اندوکتانس‌های پارازیتیکی مدار درایور حتی الامکان به ترانزیستور نزدیک باشد تا از نوسان جلوگیری شود. معمولا در این ساختار توصیه می‌گردد که ترانزیستور و درایور در یک لایه PCB قرار بگیرند و از طریق Via به همدیگر متصل نگردند. در جدول زیر می توان این نتیجه این ملاحظات را مشاهده نمود.

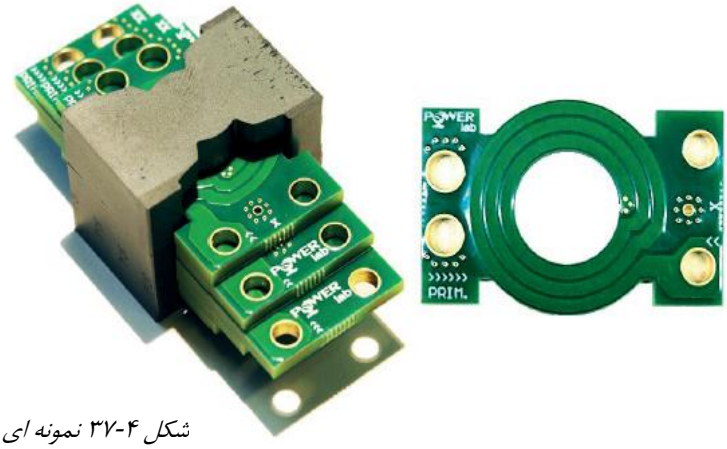
جدول ۴-۶ جدول تاثیر فاصله مسیرهای مسی بر عملکرد مدار [66]

Parameter	Original PCB	Revised PCB	Remarks
Gate-on length	54.5 mm	30.2 mm	45% reduced
Gate-off length	59.0 mm	18.4 mm	69% reduced
Distance between FET	21.3 mm	4.4 mm	79% reduced
Connection with kelvin and power source	Yes	No	L_s is reduced

با توجه به پیشرفت‌های انجام شده در زمینه ادوات نیترید گالیوم اکنون می‌توان در فرکانس‌های چند صد کلیو هرتز نیز کلیدزنی نمود. یکی از ساختارهایی که در چند سال گذشته مورد توجه قرار گرفته است ساختار ترانسفورمر های پلنار می‌باشد. ساختار PSFB با کاربرد در سیستم‌های خورشیدی را می توان به وسیله این ترانسفورمرها پیاده سازی نمود. این ایده توسط [66] پیاده سازی گردیده است.

جدول ۴-۷ مشخصات مدار ساخته شده در [66]

Parameter	Value
Rated Input Voltage	33 V
Max. Input Voltage	40 V
Max. Input Current	10 A
DC BUS Voltage	350 ± 10%
Switching Frequency	300 kHz

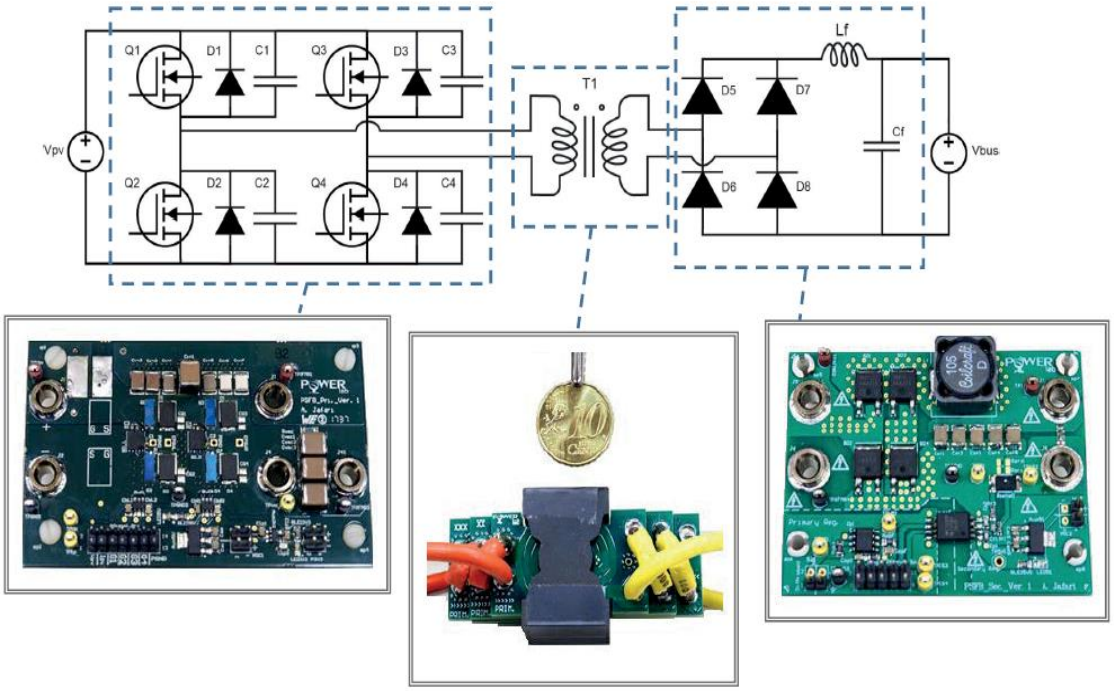


شکل ۴-۳۷ نمونه ای از یک ترانس پلنار [66]

زمانی که در یک سیستم خروشیدی بهره بزرگ و قابل توجهی نیاز است این ساختار می‌بایست به وسیله‌ی نسبت تعداد دورهای ترانس و تنظیم شیفت فاز این بهره را تامین نماید. در ساختارهای PSFB این بهره را می‌توان با ترانس پلنار تامین نمود. استفاده از این ترانس‌ها مدیون افزایش فرکانس مدارات سوئیچینگ می‌باشد که به دلیل استفاده از ادوات نیتریدگالیوم قابل محقق شدن خواهد بود. این ترانس‌ها اثر پوستی کمی دارند و رفتار دمایی

مبدل را بهبود خواهند داد. اما در این مدارات آنچه اهمیت دارد این است که چگالی میدان مغناطیسی از حد معینی تجاوز نکند. لذا طبق رابطه زیر می‌توان این میدان مغناطیسی بیشینه را محاسبه نمود.

$$B_{peak} = \frac{V_p}{4\,fNA_{\min}} \qquad (۴۱-۴)$$



شکل ۴-۳۸ نمونه ای مدل ساخته شده در [66]

۴-۴ نتیجه‌گیری

با توجه به مطالعات انجام‌شده و مشخصات پروژه در حال حاضر استفاده از ساختار **ZVS Phase Shifted Full Bridge** پیشنهاد می‌شود. این ساختار تعداد المان‌های کمتر و درنتیجه بازدهی بالاتری را در اختیار ما می گذارد. مبدل های رزونانس LLC می‌توانند بهره و بازدهی مناسبی را فراهم آورند هرچندکه این مبدل ها در صورتی مه بخواهند در یک سیستم خورشیدی عمل کنند باید در گستره وسیعی از توان و تغییرات ولتاژ ورودی بهره زیاد قابل تغییری ارائه دهند که این مبدل‌ها در صورت کار کردن در بهره‌های زیاد بازدهی کمتری خواهند داشت. از طرفی در این مبدل‌ها تنش ولتاژ کلیدها نیز محدودکننده خواهد بود. مبدل‌های **ZVS Phase Shifted**

Full Bridge می‌توانند ضمن فراهم آوردن کلیدزنی نرم با تنظیم شیفت فاز کلیدها و نسبت دور ترانس به بهره‌ی زیادی در بازدهی مناسب دست یابند. تنش ولتاژ در این مبدل‌ها کمتر می‌باشد. از طرف دیگر حضور این مدار در سمت ورودی شبکه خورشیدی جریان ورودی از پنل(ماژول خورشیدی) را از جریان شبکه ایزوله خواهد نمود که برای حذف اثر مشترک اینوترهای خورشیدی نیز یک مزیت به شمار می‌رود. این ویژگی برای دستیابی به استاندارد های PV[۱۱۷] مناسب است. همچنین در صورت استفاده از ترانس‌های پلنار می‌توان تلفات ترانس را کاهش و مقدار مس استفاده شده را نیز حداقل نمود. لذا امکان کلیدزنی در فرکانس‌های بالاتر فراهم می‌گردد که به نوبه خود می‌تواند باعث کاهش ابعاد مدارات قدرت شود. از طرف دیگر در این مبدل اثر پوستی ترانس نیز حداقل شده که می‌تواند الزامات حفاظتی را نیز در محدوده توان متوسط کاهش دهد.

محرمانه(مخصوص پژوهشگاه نیرو)

[117] PhotoVolataic

مراجع:

[۱] "GaN Systems .[درون خطی] ",Available: http://www.gansystems.com/why_gallium_nitride_new.php .[دستیابی در ۱۴ ۱۰ ۲۰۱۷].

[۲] A. Soltani" ,What possible future for GaN on silicon substrate for power applications in microwave and millimeter wave ۲-۱ ",?Apr. 2015 .[درون خطی] .Available: http://www.microwave-rf.com/docs/10h30-11h00-Soltani_futur-of-GaN.pdf.[۲۰۱۷ ۱۰ ۱۴ دستیابی در] .

[۳] U. K. Mishra, L. Shen, T. E. Kazior و Y. F. Wu" ,GaN-based RF power devices and amplifiers ",*Proceedings of the IEEE* ,۲ شماره ,۹۶ جلد ,pp. 287-305, Feb. 2008 .

[۴] R. Quay, Gallium Nitride electronics, Berlin, Germany: Springer-Verlag, 2008 .

[۵] C. Day" ,The technology underneath GaN, how GaAs enables green GaN performance ",*CED Magazine* , Mar./Apr. 2013 .

[۶] A. Lidow" ,GaN transistors-Giving new life to Moore's Law ۲۰۱۵ در ",*IEEE 27th International Symposium on Power Semiconductor Devices IC's (ISPSD)* ,May 2015 .

[۷] N. Herbecq, I. Roch-Jeune, N. Rolland, D. Visalli, J. Derluyn, S. Degroote, M. Germain و F. Medjdoub , ۱۹۰۰"V, 1.6 m Omega cm(2) AIN/GaN-on-Si power devices realized by local substrate removal ",*Applied Physics Express* ,Feb. 2014 .

[۸] I. Akasaki" ,Nitride semiconductorsï¡£impact on the future world ",*Journal of Crystal Growth* ,۲۳۷ جلد ,pp. 905-911, 2002 .

[۹] "GS66516T Datasheet .[درون خطی] ",Available: http://www.mouser.com/ds/2/692/GS66516T%20shortform%20datasheet%20150406-542126.pdf .[دستیابی در ۱۸ ۸ ۲۰۱۷].

محرمانه (مخصوص پژوهشگاه نیرو)

[۱۰] O. Hilt, E. Bahat-Treidel, A. Knauer, F. Brunner, R. Zhytnytska و J. Wuerfl" ,High-voltage normally OFF GaN power transistors on SiC and Si substrates ",*MRS Bulletin* ,۴۰ جلد ,pp. 418-424, May 2015 .

[۱۱] T. Morita, S. Tamura, Y. Anda, M. Ishida, Y. Uemoto, T. Ueda, T. Tanaka و D. Ueda ٪۹۹,۳" ,Efficiency of Three-Phase Inverter for Motor Drive Using GaN-based Gate Injection Transistors در ",*Proceeding of the 2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)* ,Fort Worth, TX, USA, 6-11 Mar. 2011 .

[۱۲] S. Levin" ,Vendor positions in the high voltage gan commercialization race ",Technical report, Power Petrov group, 2013.

[۱۳] U. Radharkrishna, Modeling Gallium-Nitride based high electron mobility transistors: Linking device physics to high voltage and high frequency circuit design (PhD Thesis), Massachusetts Institute of Technology 2016, 2016 .

[۱۴] R. Wang" ,Enhancement/depletion-mode HEMT technology for III-nitride mixed-signal and RF applications (PhD Thesis) ",Hong Kong, Jan. 2008.

[۱۵] J. P. Ibbeston, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck و U. K. Mishra" ,Polarization effects, surface states, and the source of electrons in AlGaN/GaN heterostructure field effect transistors ",*Applied Physics Letter* , ,۲ شماره ,۷۷ جلدpp. 250-252, Jul. 2000 .

[۱۶] "RichardsonRFPD An Arrow Company .[درون خطی] ",Available: http://www.richardsonrfpd.com/resources/RellDocuments/SYS_26/Microsemi-A-Comparison-of-Gallium-Nitride-Versus-Silicon-Carbide.pdf.[۲۰۱۷ ۱۰ ۱۴ دستیابی در] .

[۱۷] T. Ueda, M. Ishida, T. Tanaka و D.Ueda" ,GaN transistors on Si for switching and high-frequency applications ", *Japanese Journal of Applied Physics* ,۱۰ شماره ,۵۳ جلد ,p. 100214, 2014 .

[۱۸] O. Hilt, E. Bahat-Treidel, F. Brunner, A. Knauer, R. Zhytnytska, P. Kotara و J. Wuerfl" ,Normally-off GaN transistors for power applications ",*Journal of Physics: Conference Series* ,۱ شماره ,۴۹۴ جلد ,p. 012001, 2014 .

[۱۹] S. Chowdhury و U. K. Mishra" ,Lateral and Vertical Transistors Using the AlGaN/GaN Heterostructure ",*IEEE Transactions on Electron Devices* ,۱۰ شماره ,۶۰ جلد ,pp. 3060-3066, 2013 .

محرمانه/مخصوص پژوهشگاه نیرو

[۲۰] G. S. Gildenblat, Compact modeling: principles, techniques and applications, Springer Science & Business Media, 2010 .

[۲۱] Y. Long, Yong-Xin Guo و Zheng Zhong" ,A 3-D table-based method for non-quasi-static microwave FET devices modeling ",*IEEE Transactions on Microwave Theory and Techniques* ,۱۰ شماره ,۶۰ جلد ,pp. 3088-3095, 2012 .

[۲۲] I. Angelov, Herbert Zirath و Niklas Rorsman" ,A new empirical nonlinear model for HEMT and MESFET devices ",*IEEE Transactions on Microwave Theory and Techniques* ,۱۲ شماره ,۴۰ جلد ,pp. 2258-2266, 1992 .

[۲۳] W. R. Curtice و M Ettenberg" ,A nonlinear gaas fet model for use in the design of output circuits for power amplifiers ",*IEEE Transactions on Microwave Theory Techniques* ,۳۳ جلد ,pp. 1383-1394, 1985 .

[۲۴] W. Clausen, Small and large signal modeling of MM-Wave MHEMT devices (PhD Thesis), University of South Florida, 2003 .

[۲۵] X. Cheng و Yan Wang" ,A surface-potential-based compact model for AlGaN/GaN MODFETs ",*IEEE Transactions on Electron Devices* ,۲ شماره ,۵۸ جلد ,pp. 448-454, 2011 .

[۲۶] P. Martin و Luca Lucci" ,A compact model of AlGaN/GaN HEMTs power transistors based on a surface-potential approach ",*Proceedings of the 20th International Conference Mixed Design of Integrated Circuits and Systems - MIXDES 2013* ,pp. 92-95, Jun 2013 .

[۲۷] S. Khandelwal, Yogesh Singh Chauhan, Tor A. Fjeldly, Sudip Ghosh, Ahtisham Pampor ,Dhawal Mahajan, Raghvendra Dangi و Sheikh Aamir Ahsan" ,ASM GaN: Industry standard model for GaN RF and power devices--Part 1: DC, CV, and RF model ",*IEEE Transactions on Electron Devices* .۲۰۱۸ ,

[۲۸] a. D. Mertens" ,Status of the GaN HEMT standardization effort at the compact model coalition ۲۰۱۴",*IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)* ,pp. 1-4, October 2014 .

[۲۹] S. Khandelwal, Chandan Yadav, Shantanu Agnihotri, Yogesh Singh Chauhan, Arnaud Curutchet, Thomas Zimmer, Jean-Claude De Jaeger و Tor A. Fjeldly" ,Robust surface-potential-based compact model for GaN HEMT IC design ",*IEEE Transactions on Electron Devices* ,۱۰ شماره ,۶۰ جلد ,pp. 3216-3222, 2013 .

محرمانه (مخصوص پژوهشگاه نیرو)

[۳۰] S. Khandelwal, Compact modeling solutions for advanced semiconductor devices (PhD Thesis), Norway: Department of Electronic Systems (IES) at the Norwegian University of Science and Technology (NTNU), 2013 .

[۳۱] S. Khandelwal, Y. S. Chauhan و T. A. Fjeldly" ,Analytical modeling of surface-potential and intrinsic charges in AlGaN/GaN HEMT devices ",*IEEE Transactions on Electron Devices* ,۱۰ شماره ,۵۹ جلد ,pp. 2856-2860, 2012 .

[۳۲] X. Li, M. Van Hove, M. Zhao, K. Geens, V. Lempinen, J. Sormunen, G. Groeseneken و S. Decoutere ۲۰۰" ,V enhancement-mode p-GaN HEMTs fabricated on 200 mm GaN-on-SOI with trench isolation for monolithic integration ",*IEEE Electron Device Letters* ,۷ شماره ,۳۸ جلد ,pp. 918-921, 2017 .

[۳۳] S. Ghosh, A. Dasgupta, S. Khandelwal, S. Agnihotri و Y. S. Chauhan" ,Surface-potential-based compact modeling of gate current in AlGaN/GaN HEMTs ",*IEEE Transaction on Electron Devices* ,۲ شماره ,۶۲ جلد ,p. 443 .۲۰۱۵ ,۴۴۸–

[۳۴] A. Dasgupta, S. Khandelwal و Y. S. Chauhan" ,Surface potential based modeling of thermal noise for HEMT circuit simulation ",*IEEE Microwave and Wireless Components Letters (MWCL)* ,۶ شماره ,۲۵ جلد , p. 376 ,۳۷۸– .۲۰۱۵

[۳۵] A. Dasgupta, S. Khandelwal و Y. S. Chauhan" ,Compact modeling of flicker noise in HEMTs ",*IEEE Journal of the Electron Devices Society (J-EDS)* ,۶ شماره ,۲ جلد , p. 174 .۲۰۱۴ ,۱۷۸–

[۳۶] S. Khandelwal, S. Ghosh, Y. S. Chauhan, B. Iniguez و T. A. Fjeldly" ,Surface-potential-based RF large signal model for gallium nitride HEMTs ",*Proc. IEEE Compound Semiconductor Integr. Circuit Symp. (CSICS)* ,October 2015 .

[۳۷] S. A. Ahsan, S. Ghosh, S. Khandelwal و Y. S. Chauhan" ,Analysis and modeling of cross-coupling and substrate capacitances in GaN HEMTs for power-electronic applications ",*IEEE Transactions on Electron Devices* ,۶۴ جلد , ,۳ شماره ,pp. 816-823, 2017 .

[۳۸] M. Meneghini, C. de Santi, T. Ueda, T. Tanaka, D. Ueda, E. Zanoni و G. Meneghesso" ,Time- and field-dependent trapping in GaN-based enhancement-mode transistors with p-Gate ",*IEEE Electron Device Letters* , ,۳ شماره ,۳۳ جلد ,pp. 375-377, 2012 .

محرمانه (مخصوص پژوهشگاه نیرو)

[۳۹] S. A. Albahrani, Dhawal Mahajan, Jason Hodges, Yogesh Singh Chauhan و Sourabh Khandelwal" ,ASM GaN: Industry standard model for GaN RF and power devices--Part-II: Modeling of charge trapping ",*IEEE Transactions on Electron Devices* .۲۰۱۸ ,

[۴۰] F. Filicori, G. Vannini, A. Santarelli, A. M. Sanchez, A. Tazon و Y. Newport" ,Empirical modeling of low-frequency dispersive effects due to traps and thermal phenomena in III-V FET's ",*IEEE Transactions on Microwave Theory and Techniques* ,جلد ۴۳, شماره ۱۲, pp. 2972-2981, 1995 .

[۴۱] O. Jardel, F. De Groote, T. Reveyrand, J. C. Jacquet, C. Charbonniaud, J. P. Teyssier, D. Floriot و R. Quere" ,An electrothermal model for AlGaN/GaN power HEMTs including trapping effects to improve large-signal simulation results on high VSWR ",*IEEE Transactions on Microwave Theory and Techniques* ,جلد ۵۵, شماره ۱۲, pp. 2660-2669, 2007 .

[۴۲] A.-D. Huang, Z. Zhong, Y.-X. Guo و W. Wu" ,A general dimension reduction method for the dispersion modeling of semiconductor devices ",*IEEE Access* ,جلد ۶, pp. 39422-39434, 2018 .

[۴۳] K.-I. Jeon, Y.-S. Kwon و S.-C. Hong" ,A frequency dispersion model of GaAs MESFET for large-signal applications ",*IEEE Microwave Guided Wave Letters* ,جلد ۷, شماره ۳, pp. 79-80, 1997 .

[۴۴] N. Matsunaga, M. Yamamoto, Y. Hatta و H. Masuda" ,An improved GaAs device model for the simulation of analog integrated circuit ",*IEEE Transaction on Electron Devices* ,جلد ۵۰, شماره ۵, pp. 1194-1199, 2003 .

[۴۵] J. G. Rathmell و A. E. Parker" ,Circuit implementation of a theoretical model of trap centres in GaAs and GaN devices ",*Proc. SPIE* ,pp. 67980R-۱۶۷۹۸۰–R-11, December 2007 .

[۴۶] S. A. Albahrani, A. E. Parker و M. Heimlich" ,Circuit model for single-energy-level trap centers in FETs ",*Solid-State Electron* ,جلد ۱۲۶, pp. 143-151, 2016 .

[۴۷] R. Reiner, P. Waltereit, B. Weiss, S. Moench, M. Wespel, S. Müller, R. Quay و O. Ambacher" ,Monolithically integrated power circuits in high-voltage {GaN-on-Si} heterojunction technology ",*IET Power Electronics* جلد , ۱۱, شماره ۴, pp. 681-688, 2018 .

محرمانه(مخصوص پژوهشگاه نیرو)

[۴۸] X. Huang, Q. Li, Z. Liu و F. C. Lee“ ,Analytical loss model of high voltage {GaN HEMT} in cascode configuration ۲۰۱۳”,*IEEE Energy Conversion Congress and Exposition* ,pp. 3587-3594, September 2013 .

[۴۹] K. A. D. M. M.-P. S. a. D. X. I. Angelov“ ,Large-Signal Modelling and Comparison of AlGaN/GaN HEMTs and SiC MESFETs در ”,*Proc. Asia-Paci* .۲۰۰۶ ,

[۵۰] E. A. Jones, Fred Wang, Daniel Costinett, Zheyu Zhang و Ben Guo“ ,Characterization of an Enhancement-Mode 650-V GaN HFET ۲۰۱۵”,*IEEE Energy Conversion Congress and Exposition (ECCE)* ,pp. 400-407, Sep. 2015 .

[۵۱] E. A. Jones ,Fei Fred Wang و Daniel Costinett“ ,Review of Commercial GaN Power Devices and GaN-Based Converter Design Challenges ”,*IEEE Journal of Emerging and Selected Topics in Power Electronics* ,۳ شماره ,۴ جلد ,pp. 707-719, 2016 .

[۵۲] E. A. Jones, Fred Wang, Daniel Costinett, Zheyu Zhang و Ben Guo“ ,Cross conduction analysis for enhancement-mode 650-V GaN HEFTs in a phase-leg topology ۲۰۱۵”,*IEEE 3rd Workshop on Wide Bandgap Power Devices and Applications (WiPDA)* ,pp. 98-103, Nov. 2015 .

[۵۳] E. A. Jones, Fred Wang, Daniel Costinett, Zheyu Zhang و Ben Guo“ ,Temperature-dependent turn-on loss analysis for GaN HFETs ۲۰۱۶”,*IEEE Applied Power Electronics Conference and Exposition (APEC)* ,p. 1010=1017, 2016 .

[۵۴] H. Li, Chengcheng Yao, Chaoran Han, John Alex Brothers, Xuan Zhang و Jin Wang“ ,Evaluation of 600 V GaN based gate injection transistors for high temperature and high efficiency applications ۲۰۱۵”,*IEEE 3rd Workshop on Wide Bandgap Power Devices and Applications (WiPDA)* ,pp. 85-91, Nov. 2015 .

[۵۵] EPC. (2015). Gen4 eGaN FETs .[درون خطی] ,Available: http://epcco.com/epc/Products/eGaNFETs/Gen4eGaNFETs.aspx.

[۵۶] Transphorm. (2015). Products .[درون خطی] ,.Available: http://www.transphormusa.com/products.

محرمانه (مخصوص پژوهشگاه نیرو)

[۵۷] T. McDonald“ ,GaN based power conversion: moving on در ”,*IEEE Applied Power Electronics Conference and Exposition (APEC)* ,Long Beach, CA, 2013 .

[۵۸] K. George و Simon Ang“ ,Topology survey for GaN-based high voltage step-down single-input multi-output DC-DC converter systems ۲۰۱۶”,*IEEE 4th Workshop on Wide Bandgap Power Devices and Applications (WiPDA)* , pp. 340-343, 2016 .

[۵۹] E. Persson“ ,Practical Application of 600V GaN HEMTs in Power Electronics در ”,*Applied Power Electronics Conference and Exposition* ۲۰۱۵ ,.

[۶۰] “NCP4308: Synchronous Rectifier Controller ”,On Semiconductor, 2017.

[۶۱] L. W. H. W. Y.-F. L. a. a. P. C. S. Z. Hu“ ,An Accurate Design Algorithm for LLC Resonant Converters-Part I ”, *IEEE TRANSACTIONS ON POWER ELECTRONICS* ,۳۱ جلد ,pp. 5435-5448, 2016 .

[۶۲] M. Kazimierczuk, High-Frequency Magnetic Components, Chichester, U.K: Wiley, 2009 .

[۶۳] “Magnetics incorporated‘ :Curve fit equations for ferrite material .’Technical Bulletin FC-S7 ”,,July 2009 درون] . .[خطیAvailable: http://www.mag-inc.com/design/technical-documents.

[۶۴] D.-M. Joo, B.-K. Lee, D.-S. Kim, J.-S. Kim و H.-J. Kim“ ,Analysis of GaN HEMT-based Phase Shifted Full Converter ۲۰۱۵ ”,*IEEE International Telecommunications Energy Conference (INTELEC)* ۲۰۱۵ ,.

[۶۵] “Understanding and Predicting ”,ON Semiconductor, Appl., AN-1090/D, 2002.

[۶۶] A. Jafari و E. Matioli“ ,High Step-Up High-Frequency Zero-Voltage Switched GaN-Based Single-Stage Isolated DC-DC Converter for PV Integration and Future DC Grids در ”,*PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management* ,Nuremberg, Germany,, 2018 .

محرمانه و مخصوص پژوهشگاه نیرو